



Urkunde · Certificat · Certificato

über die Erteilung des Erfindungspatentes Nr.
de délivrance du brevet d'invention n°
di rilascio del brevetto d'invenzione no.

714180

Nachdem die gesetzlichen Bedingungen erfüllt worden sind, ist für die in der beigefügten Patentschrift dargelegte Erfindung ein Patent mit der oben angegebenen Nummer erteilt worden. Auf der ersten Seite der Patentschrift sind alle wesentlichen Angaben enthalten, die das vorliegende Erfindungspatent betreffen. Erfindungspatente werden ohne Gewährleistung des Bundes erteilt. Massgeblich ist der Eintrag im Patentregister.

Bern, Datum der Patenterteilung

Les conditions requises par la loi étant remplies, un brevet portant le numéro susmentionné a été délivré pour l'invention décrite dans le fascicule ci-joint. Sur la première page du fascicule du brevet figurent toutes les indications essentielles relatives au brevet d'invention considéré. Les brevets d'invention sont délivrés sans garantie de l'Etat. Seul l'enregistrement dans le registre des brevets fait foi.

Berne, date de la délivrance du brevet

Essendo soddisfatte le condizioni prescritte dalla legge, è stato rilasciato un brevetto contrassegnato dal numero sopraindicato per l'invenzione documentata nel fascicolo allegato. Sulla prima pagina del fascicolo del brevetto figurano tutte le indicazioni essenziali concernenti il brevetto in questione. I brevetti d'invenzione sono rilasciati senza garanzia dello Stato. Determinante è l'iscrizione nel registro dei brevetti.

Berna, data del rilascio del brevetto

Leiter Patente / chef des Brevets / capo dei Brevetti

Dr. Alban Fischer





SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) CH 714 180 B1

(51) Int. Cl.: H02M 7/797 (2006.01)

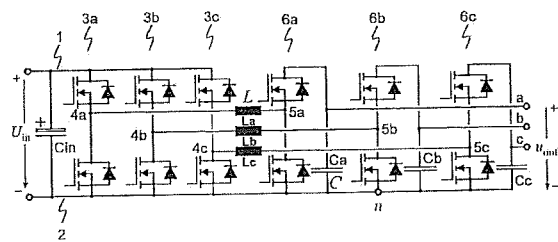
Erfindungspatent für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTSCHRIFT**

<p>(21) Anmeldenummer: 01159/17</p> <p>(22) Anmeldedatum: 20.09.2017</p> <p>(43) Anmeldung veröffentlicht: 29.03.2019</p> <p>(24) Patent erteilt: 15.11.2021</p> <p>(45) Patentschrift veröffentlicht: 15.11.2021</p>	<p>(73) Inhaber: ETH Zürich, ETH Transfer, HG E 47-49 Rämistrasse 101 8092 Zürich ETH Zentrum (CH)</p> <p>(72) Erfinder: Michael Georg Leibl, 9450 Alstätten (CH) Lukas Franz Josef Schrittwieser, 8050 Zürich (CH) Johann Walter Kolar, 8044 Zürich (CH) Dominik Bortis, 8052 Zürich (CH) Michail Marios Antivachis, 8051 Zürich (CH)</p> <p>(74) Vertreter: Frei Patentanwaltsbüro AG, Postfach 8032 Zürich (CH)</p>
---	--

(54) **Konverter zur Übertragung von elektrischer Energie zwischen einem DC und einem AC-System.**

(57) Die Erfindung betrifft einen konverter zur Übertragung von elektrischer Energie zwischen einem Gleichspannungs-(DC)-system und einem Wechselspannungssystem. Er weist gleichspannungsseitig eine positive DC-Eingangsspannungsschiene (1) und eine negative DC-Eingangsspannungsschiene (2) und wechsellspannungsseitig mindestens zwei Ausgangsphasenanschlüsse (a, b, c) auf. Dabei liegt für jeden der Ausgangsphasenanschlüsse (a, b, c) ein Phasenkonverter vor, welcher an einer ersten Seite an die positive DC-Eingangsspannungsschiene (1) und die negative DC-Eingangsspannungsschiene (2) und an einer zweiten Seite an diesen Ausgangsphasenanschluss (a; b; c) angeschlossen ist und als Hochsetz-Tiefsetzsteller ausgebildet ist. Der Konverter weist eine Regelung auf, welche dazu ausgebildet ist, im Betrieb des Konverters jeden der Phasenkonverter, in Abhängigkeit eines Verhältnisses einer DC-Eingangsspannung zu Momentanwerten von an den Ausgangsphasenanschlüssen (a, b, c) zu erzeugenden Ausgangsphasenspannungen, zeitweise entweder als reinen Tiefsetzsteller oder als reinen Hochsetzsteller zu betreiben.



Beschreibung

[0001] Die leistungselektronische Konversion einer Gleichspannung in ein dreiphasiges Wechselspannungssystem (DC/AC Konversion) findet industriell z.B. in der Antriebstechnik, bei unterbrechungsfreien Stromversorgungen (USV) und bei der Einspeisung photovoltaisch erzeugter Energie in das Dreiphasennetz breite Anwendung.

[0002] Das Eingangsgleichspannungsniveau weist hierbei aufgrund der typischerweise stark vom Ladezustand abhängigen Klemmenspannung elektrochemischer Speicher oder Brennstoffzellen (Antriebstechnik oder USV) oder zufolge der Temperaturabhängigkeit der Kennlinie von Solarzellen (Photovoltaik) eine relativ grosse Schwankungsbreite auf, sodass der leistungselektronische Konverter typischerweise zweistufig, d.h. mit einem eingangsseitigen DC/DC-Hochsetzsteller, einem Spannungszwischenkreis und einem ausgangsseitigen Dreiphasen-DC/AC-Konverter (Inverter) ausgeführt wird (siehe Fig.1). Vorteilhaft kann so der, bei Leistungsfluss von der DC-Seite zur Dreiphasen-AC-Seite letztlich als Tiefsetzsteller wirkende Inverter für einen Betrieb mit konstanter Zwischenkreisspannung und damit mit minimaler Bauleistung ausgeführt werden. Weiters ist durch das gegenüber der Eingangsgleichspannung höhere Zwischenkreisspannungsniveau die Erzeugung einer relativ hohen Ausgangsspannung, welche auch unabhängig vom Batterieladezustand aufrecht erhalten werden kann, möglich, bzw. kann für Photovoltaikanlagen unabhängig von Einstrahlungsstärke und Temperatur ein Betrieb im Punkt maximaler Leistungslieferung erfolgen. In der Antriebstechnik bietet die hohe Zwischenkreisspannung den Vorteil der Beherrschung eines weiten Drehzahlbereiches einer gespeisten Wechselstrommaschine.

[0003] Durch den Inverter wird aus der Zwischenkreisspannung ein dreiphasiges pulsbreitenmoduliertes Spannungssystem erzeugt und bei Realisierung eines drehzahlvariablen Antriebes im einfachsten Fall direkt an die Motorklemmen gelegt. Allerdings resultiert damit zufolge der steilen Spannungsfanken eine erhebliche Isolationsbelastung der Statorwicklungen des Motors, weiters weist der Statorstrom typischerweise einen hohen schaltfrequenten Rippel auf, der zu hohen Rotorverlusten und damit aufgrund der durch den Luftspalt beschränkten Kühlung zu einer erheblichen thermischen Belastung des Rotors führen kann. Weiters sind durch den schaltfrequenten Gleichtaktanteil der Maschinenklemmenspannungen verursachte Lagerströme, welche zu einer Zerstörung der Laufbahnen der Lager führen können, als nachteilig zu nennen. Die genannten Nachteile können durch ein dreiphasiges LC-Ausgangsfilter des Inverters, welches schaltfrequente Harmonische der pulsbreitenmodulierten Inverterausgangsphasenspannungen unterdrückt und damit einen glatten, typischerweise sinusförmigen Inverterausgangsspannungsverlauf sicherstellt, vermieden werden.

[0004] Für USV-Systeme ist dieses LC-Ausgangsfilter in jedem Fall anzuordnen, da die angeschlossenen Wechselspannungsverbraucher i.A. mit einer, nur geringförmig von einem rein sinusförmigen Verlauf abweichenden Spannung gespeist werden müssen. Gleiches gilt für Photovoltaikanwendungen, wo das LC-Ausgangsfilter die erste Stufe eines EMV-Filters darstellt, welches die Ausbreitung schaltfrequenter elektromagnetischer Störungen (Ströme) in das Dreiphasennetz unterdrücken soll.

[0005] In diesem Kontext ist darauf hinzuweisen, dass die vorgehend beschriebene Konverterstruktur auch bei Umkehrung der Energierichtung, also für Anwendungen, bei welchen ausgehend von einer Dreiphasennetzspannung eine in weiten Grenzen schwankende Gleichspannung erzeugt werden muss, wie dies z.B. bei der Batterieladung von Elektrofahrzeugen der Fall ist, Einsatz finden kann. Der DC/DC-Hochsetzsteller arbeitet dann aufgrund der umgekehrten Energierichtung von der Zwischenkreisspannung aus gesehen als DC/DC-Tiefsetzsteller (es ist hiefür antiparallel zur Hochsetzstellerdiode ein Leistungs- bzw. Stromfluss aus dem Zwischenkreis in die Batterie. Der Dreiphasen-AC/DC-Konverter wirkt in diesem Fall als aktiver Gleichrichter und stellt einen sinusförmigen Verlauf der aus dem Netz aufgenommenen Ströme und einen konstanten Wert der Zwischenkreisspannung sicher.

[0006] Allerdings weist das Gesamtsystem mit der Induktivität des DC/DC-Hochsetzstellers, dem Zwischenkreiskondensator und der in jeder der drei Ausgangsphasen des Inverters angeordneten Filterinduktivität und Filterkapazität insgesamt einen hohen Aufwand an passiven Komponenten auf, womit ein relativ hohes Bauvolumen resultiert bzw. relativ hohe Realisierungskosten in Kauf zu nehmen sind. Weiters ist die zweistufige Energieumformung mit Blick auf hohe Energieeffizienz als nachteilig zu sehen.

[0007] In der Literatur wurden daher einstufige DC/AC-Konverter vorgeschlagen welche aus drei identischen bidirektionalen DC/DC-Phasenkonvertern gebildet werden, welche eine gemeinsame negative Spannungsschiene aufweisen und ausgehend von derselben DC Speisespannung drei sinusförmig variierende, phasenverschobene offsetbehaftete, d.h. gegenüber der negativen Spannungsschiene stets positiv verbleibende Spannungen (Phasenkonverterausgangsspannungen) erzeugen. Die Unipolarität der Phasenkonverterausgangsspannungen, wird durch Verschiebung eines symmetrischen Phasensinuslastspannungssystems (welches letztlich zwischen der zugeordneten Phasenklemme und dem freien Sternpunkt der zu speisenden Dreiphasenlast auftreten soll) um einen positiven Offset in Höhe der Amplitude der Phasensinuslastspannungen gebildet. Am Ausgang eines Phasenkonverters treten damit Spannungswerte zwischen der zweifachen Amplitude der Phasensinuslastspannung und Null auf, es ist also in jeder Phase im allgemeinen Fall sowohl der Betrieb mit einem über der Eingangsspannung als auch mit einem unterhalb der Eingangsspannung liegenden Ausgangsspannungspegel zu beherrschen. Als Phasenkonverter werden daher in entsprechenden Publikationen Cuk-Konverter mit oder ohne Potentialtrennung für die Realisierung der DC/DC Konverter vorgeschlagen.

[0008] Da die seitens der Last jeweils zwischen zwei positiven Ausgangsklemmen der Cuk-DC/DC-Phasenkonverter abgegriffenen Aussenleiterspannungen der Differenz der zwei zugeordneten Phasenkonverterausgangsspannungen entsprechen, findet die für alle Phasen gleiche Offsetverschiebung in den an den Klemmen des Dreiphasenverbrauchers auftretenden Aussenleiterspannungen (Verbraucheraussenleiterspannungen) keinen Ausdruck, die Verbraucheraussenleiterspannungen weisen demgemäss einen sinusförmigen symmetrischen Verlauf auf.

[0009] Als Variante der oben beschriebenen Erzeugung unipolarer Ausgangsspannungen durch kontinuierliche Taktung aller drei Cuk-DC/DC-Phasenkonverter ist auch ein Steuerverfahren bekannt, für welches ein Phasenkonverterausgang jeweils für ein Drittel der Ausgangsspannungsperiode auf der negativen Spannungsschiene geklemmt verbleibt, wobei jeweils die Phase mit dem negativsten Momentanwert der zugehörigen Phasensinuslastspannung geklemmt wird und nur die beiden anderen Cuk-DC/DC-Phasenkonverter takten und Ausgangsspannungen derart erzeugen, dass gegenüber dem geklemmten Phasenausgang Ausschnitte der jeweiligen Aussenleiterspannungen erzeugt werden. Somit ist eine Reduktion der Schaltverluste des Systems möglich, weiters tritt am Ausgang eines Phasenkonverters maximal der Wert der Amplitude der Grundschiwingung der zu bildenden Verbraucheraussenleiterspannung und nicht der zweifache Wert der Amplitude der Phasensinusspannung auf.

[0010] Für beide Steuerverfahren zeigt die Verbraucheraussenleiterspannung aufgrund der am Ausgang der Cuk-DC/DC-Phasenkonverter angeordneten Glättungskondensatoren einen glatten Verlauf. Ein für konventionelle Inverter mit pulsbreitenmodulierter Ausgangsspannung erforderliches LC-Ausgangsfilter (siehe oben) kann somit entfallen. Allerdings ist desungeachtet ein hoher Realisierungsaufwand des Gesamtsystems gegeben, da anstelle einer Hochsetzstellerinduktivität des eingangs beschriebenen konventionellen zweistufigen Systems (siehe Fig.1) nun drei Eingangsinduktivitäten und anstelle der Zwischenkreiskapazität drei Kapazitäten als Kernelemente der auf kapazitivem Leistungstransfer beruhenden Cuk-DC/DC-Phasenkonverter einzusetzen sind. Weiters treten an den Leistungshalbleitern signifikant höhere, durch die Summe von Ein- und Ausgangsspannung eines Phasenkonverters und nicht entweder durch die Eingangsspannung oder die Ausgangsspannung definierte Sperrspannungsbelastungen und damit letztlich auch hohe Schaltverluste auf. Der bekannte einstufige Cuk-basierte DC/AC Konverter ist daher nur für Verbraucher mit relativ tiefem Effektivwert der Aussenleiterspannung einsetzbar und mit relativ tiefer Schaltfrequenz realisierbar, was die Möglichkeit einer Erhöhung der Schaltfrequenz zur Minimierung der Baugrösse der Filterelemente begrenzt.

[0011] Weiters wurde die Regelung der Phasenkonverter des einstufigen Systems bisher nur einschleifig ausgeführt, womit sich mit Blick auf die hohe Zahl an Energiespeichern bzw. die hohe Ordnung der Systeme eine klare Limitierung der Dynamik der Regelung der Phasenkonverterausgangsspannungen bzw. der Verbraucheraussenleiterspannungen ergibt, welche besonders für hochdynamische Antriebe mit Anforderungen an eine rasche Drehzahl- bzw. Spannungserhöhung oder Absenkung nachteilig ist.

[0012] Aufgabe der Erfindung ist es daher, einen Konverter zur Übertragung von elektrischer Energie zwischen einem DC und einem AC-System zu schaffen, welcher mindestens einen der oben genannten Nachteile behebt.

[0013] Diese Aufgabe löst ein Konverter zur Übertragung von elektrischer Energie zwischen einem DC und einem AC-System gemäss den Patentansprüchen.

[0014] Der Konverter zur Übertragung von elektrischer Energie zwischen einem Gleichspannungs-(DC-)system und einem Wechselspannungs-(AC-)system, weist gleichspannungsseitig eine positive DC-Eingangsspannungsschiene und eine negative DC-Eingangsspannungsschiene und wechselfspannungsseitig mindestens zwei Ausgangsphasenanschlüsse auf. Dabei liegt für jeden der Ausgangsphasenanschlüsse ein Phasenkonverter vor, welcher an einer ersten Seite an die positive DC-Eingangsspannungsschiene und die negative DC-Eingangsspannungsschiene und an einer zweiten Seite an diesen Ausgangsphasenanschluss angeschlossen ist und als Hochsetz-Tiefsetzsteller ausgebildet ist. Der Konverter weist eine Regelung auf, welche dazu ausgebildet ist, im Betrieb des Konverters jeden der Phasenkonverter, in Abhängigkeit eines Verhältnisses einer DC-Eingangsspannung zu Momentanwerten von an den Ausgangsphasenanschlüssen zu erzeugenden Ausgangsphasenspannungen, zeitweise entweder als reinen Tiefsetzsteller oder als reinen Hochsetzsteller zu betreiben.

[0015] Es sind also die Phasenkonverter nicht als DC/DC-Cuk-Konverter sondern als mehrschleifig geregelte Tiefhochsetz-DC/DC-Konverter ausgeführt, wobei die Vorgabe der Sollwerte der Phasenkonverterausgangsspannungen derart erfolgt, dass einerseits ein minimaler Maximalwert der Ausgangsspannungen erforderlich ist und andererseits eine minimale Schwankung der Ströme in den Induktivitäten der Phasenkonverter resultiert. Damit können bei gegebener Schaltfrequenz kleine Induktivitätswerte und bei gegebenen Induktivitätswerten kleine Schaltfrequenzen gewählt werden bzw. geringe Schaltverluste auftreten.

[0016] In Ausführungsformen ist die Regelung dazu ausgebildet, im Betrieb des Konverters in jedem der Phasenkonverter eine Taktung von Schaltern des Phasenkonverters zeitweise auf einen eingangsseitigen Tiefsetzstellerteil oder Brückenweig oder auf einen ausgangsseitigen Hochsetzstellerteil oder Brückenweig des Phasenkonverters zu beschränken.

[0017] In Ausführungsformen ist die Regelung dazu ausgebildet, im Betrieb des Konverters die Taktung aller Phasenkonverter derart vorzunehmen, dass für alle Phasenkonverter dieselbe Taktfrequenz vorliegt und eine Synchronisation

der Taktung der Phasenkonverter einen in den Ausgangsphasenspannungen enthaltenen Gegentaktspannungsanteil minimiert.

[0018] In Ausführungsformen ist die Regelung dazu ausgebildet, im Betrieb des Konverters die Taktung aller Phasenkonverter derart vorzunehmen, dass für alle Phasenkonverter dieselbe Taktfrequenz vorliegt und eine Synchronisation der Taktung der Konverter einen in den Ausgangsphasenspannungen enthaltenen Gleichtaktspannungsanteil minimiert.

[0019] In Ausführungsformen ist die Regelung dazu ausgebildet, im Betrieb des Konverters einen Offset zur Bildung von Ausgangsphasenspannungssollwerten aus Lastphasenspannungssollwerten vorzugeben, derart, dass jeweils in einem Zeitabschnitt für denjenigen Phasenkonverter, dessen zugeordneter Lastphasenspannungssollwert den höchsten negativen Wert aufweist, ein Ausgangsphasenspannungssollwert gleich Null resultiert, womit dieser Phasenkonverter nicht getaktet werden muss und sein Ausgangsphasenanschluss an eine Referenzspannungsschiene geklemmt verbleiben kann, und der Verlauf der Ausgangsphasenspannungssollwerte von nicht geklemmten von den Phasenkonvertern durch gegenüber einem geklemmten von den Ausgangsphasenanschlüssen zu erzeugende und durch Subtraktion von jeweils zwei Lastphasenspannungssollwerten in diesem Zeitabschnitt gebildete Sollwerte von Lastausseitleiterspannungen definiert ist, sodass insgesamt wieder ein sinusförmiger Verlauf aller Lastausseitleiterspannungen vorliegt.

[0020] In Ausführungsformen sind die Phasenkonverter jeweils als kaskadierte Ab- Aufwärtswandler (Buck-Boost Converter) ausgebildet.

[0021] In Ausführungsformen sind die Phasenkonverter jeweils durch eine Schaltung realisiert, in welcher ein Brückenweig zwischen der positiven DC-Eingangsspannungsschiene und einem zugehörigen Ausgangsphasenanschluss angeordnet ist, eine Phasenkonverterinduktivität zwischen einen Mittelpunkt des Brückenweiges und die negative DC-Eingangsspannungsschiene geschaltet ist, eine Ausgangskapazität zwischen den Ausgangsphasenanschluss und eine gemeinsame Referenzspannungsschiene geschaltet ist, welche mit der DC-Eingangsspannungsschiene verbunden ist.

[0022] In Ausführungsformen ist in den Phasenkonvertern jeweils eine Ausgangsdiode zwischen den Ausgangsphasenanschluss und die Referenzspannungsschiene geschaltet welche eine positive Ausgangsphasenspannung am Ausgangsphasenanschluss bezüglich der Referenzspannungsschiene sicherstellt Zusätzlich zur Ausgangsdiode kann auch noch ein Schalter parallelgeschaltet werden, bzw. die Ausgangsdiode durch einen Schalter mit antiparalleler Ausgangsdiode ersetzt werden. Somit kann die Phase mit der tiefsten Spannung jeweils über ein Drittel der Periode geklemmt werden (keine Schaltverluste für diese Phase) und somit die Konvertereffizienz gesteigert werden.

[0023] In Ausführungsformen ist die Regelung dazu ausgebildet, im Betrieb des Konverters bei relativ kleinen Amplituden der Ausgangsphasenspannungen einen konstanten Offset der Ausgangsphasenspannungen so gross zu wählen, dass einerseits eine, durch zu erzeugende Lastphasenspannungen bedingte Schwankung der Ausgangsphasenspannungen symmetrisch um ein Niveau der DC-Eingangsspannung zu liegen kommt, und andererseits eine zweifache maximale Amplitude von Lastphasenspannungen nicht überschritten wird, wobei dies durch Absenken des Offsets bei hohen Amplituden der Lastphasenspannungen erreicht wird.

[0024] Im Folgenden wird der Erfindungsgegenstand anhand von bevorzugten Ausführungsbeispielen, welche in den beiliegenden Zeichnungen dargestellt sind, näher erläutert. Es zeigen jeweils schematisch:

- Fig. 1:** Bidirektionales dreiphasiges Hoch-Tiefsetzsteller DC/AC-Konvertersystem gemäss dem Stand der Technik mit eingangsseitigem DC/DC-Hochsetzsteller, Zwischenkreiskondensator, ausgangsseitigem Spannungswischenkreis-Dreiphaseninverter und nachgeschaltetem LC-Ausgangsfilter zur Erzeugung einer geglätteten Dreiphasen-Ausgangswechsellspannung.
- Fig. 2:** Konvertersystem mit Anordnung je eines DC/DC-Tiefhochsetzstellers je Ausgangsphase, wobei jeder Phasenkonverter einen eingangsseitigen und einen ausgangsseitigen Brückenweig und eine zwischen den Brückenweigen angeordnete, für Tief- und Hochsetzstellerbetrieb verwendete Phasenkonverterinduktivität aufweist.
- Fig. 3:** Zeitverlauf der bei Speisung einer Drehstrommaschine zu erzeugenden Phasenkonverterausgangsspannungen für (**Fig. 3.1**) zeitlich konstante Offsetverschiebung uoff des eigentlich zu erzeugenden Lastphasenspannungssystems in Höhe der Amplitude der Lastphasenspannung; (**Fig. 3.2**) bei konstanter Offsetverschiebung und zusätzlicher Überlagerung eines Wechselanteil des Offsetsignals mit dreifacher Ausgangsfrequenz und einer Phasenlage derart, dass der Maximalwert der Phasenkonverterausgangsspannungen minimiert wird; (**Fig. 3.3**) bei Offsetverschiebung des zu erzeugenden Lastphasenspannungssystems derart, dass für einen Phasenkonverterausgang über ein Drittel der Ausgangsperiode ein Sollwert gleich Null vorliegt, und dieser Konverter daher im Klemmzustand verbleiben kann.
- Fig.4:** Ausführung der Phasenkonvertern mit quasi minimaler Komplexität, wobei die Ausgangsklemmen der Phasenkonverter negatives Potential zeigen, und weiters um einen einfachen Hochlauf des Systems zu ermöglichen ausgehend von den Ausgangsklemmen der Phasenkonverter Dioden gegen

die Referenzspannungsschiene gelegt werden. Jeweils eine Diode parallel zu einem Ausgangskondensator kann einen parallelen Schalter aufweisen, dies ermöglicht analog zur Schaltung in Fig.2 das Klemmen der Phase mit tiefster Spannung über ein Drittel der Periodendauer und somit Reduktion der Schalt-/Konverterverluste

- Fig.5:** Zeitverlauf der Sollwerte u_{out}^* der Phasenkonverterausgangsspannungen u_{out} (wobei mit u_{out} in zusammenfassender Weise die einzelnen Spannungen u_{an} , u_{bn} , u_{cn} bezeichnet sind für die Konverterschaltungen nach Fig.2, welche bei gegenüber der DC-Eingangsspannung U_{in} kleiner Amplitude U_{Mpk} der Sollwerte der Lastphasenspannungen u_M^* Einsatz finden kann, um eine Minimierung der schaltfrequenten Schwankung des Stromes in der Phasenkonverterinduktivität zu erreichen (siehe Fig. 5.1). In Fig. 5.2 ist der Zeitverlauf zugehörig der Konverterschaltung nach Fig. 4 dargestellt, welcher alternativ zu
- Fig. 5.1** auch für die Konverterschaltung nach Fig.2 Einsatz finden kann. $2u_{Mpk,max}$ bezeichnet den bei maximaler Lastphasenspannungsamplitude auftretenden Maximalwert der Phasenkonverterausgangsspannungen u_{out} ; die zugehörigen Zeitverläufe von u_{out} sind jeweils strichliert dargestellt.
- Fig. 6:** Vorrichtung zur Regelung der Ausgangsspannungen der Phasenkonverter um einen vorgegebenen Verlauf u_M^* der Lastphasenspannungen u_M einzustellen, wie dies für USV Systeme oder bei der Speisung drehzahlvariabler Drehstrommaschinen benötigt wird. Die Regelung weist für jede Phase gleiche Struktur und ist aus Gründen der Übersichtlichkeit nur für eine Phase dargestellt.
- Fig. 7:** Vorrichtung zur Regelung der im Zusammenwirken aller Phasenkonverter gebildeten DC-Ausgangsspannung bei Einsatz des Konvertersystems als Dreiphasenpulsleichrichterschaltung, wobei durch eine unterlagerte Regelung ein sinusförmiger Verlauf der Netzphasenströme, jeweils in Phase mit der zugehörigen Netzphasenspannung sichergestellt wird. Die Regelung weist für jede Phase gleiche Struktur und ist aus Gründen der Übersichtlichkeit nur für eine Phase dargestellt.
- Fig. 8:** Modifikation eines Teiles der Regelvorrichtungen nach Fig. 6 und Fig. 7.
- Fig.9:** Alternative Ausführung eines Teiles der Regelschaltung nach Fig. 6 bis Fig. 8.

[0025] Jeder Phasenkonverter des Systems (siehe Fig. 2) weist einen zwischen der positiven DC-Eingangsspannungsschiene 1 und der negativen DC-Eingangsspannungsschiene 2 liegenden eingangsseitigen Brückenweig 3a, 3b, 3c auf, welcher durch Serienschaltung eines oberen, typischerweise kollektor- oder drainseitig mit der positiven DC-Eingangsspannungsschiene verbundenen und eines unteren, typischerweise emitter- oder sourceseitig mit der negativen DC-Eingangsspannungsschiene verbundenen Schalter, allgemein einem Leistungstransistor realisiert wird, wobei zu beiden Transistoren eine Freilaufdiode antiparallel geschaltet ist und der beiden Transistoren gemeinsame Schaltungspunkt (Verbindung des Emitter- oder Sourceanschlusses des oberen und des Kollektor- oder Drainanschlusses des unteren Transistors) den Brückenweigausgang 4a, 4b, 4c bildet, von welchem eine Phasenkonverterinduktivität L_a , L_b , L_c abzweigt, welche mit ihrem zweiten Ende an den Eingang 5a, 5b, 5c eines weiteren ausgangsseitigen Brückenweiges 6a, 6b, 6c gelegt ist, wobei der Sourceanschluss des unteren Schalters respektive Transistors dieses Brückenweiges mit einer Referenzspannungsschiene n und der Drainanschluss des oberen Transistors dieses Brückenweiges mit der zugeordneten Ausgangsphasenklemme a , b , c verbunden ist, wobei zur Sicherstellung eines glatten Verlaufes der Ausgangsphasenspannung zwischen der Ausgangsphasenklemme und der Referenzspannungsschiene eine Glättungskapazität C_a , C_b , C_c gelegt ist. Die für alle Phasenkonverter gemeinsame Referenzspannungsschiene n ist schliesslich mit der negativen Schiene 2 der DC-Eingangsspannung verbunden, womit jeder Phasenkonverter die Struktur eines Tiefhochsetzsteller-DC/DC-Konverters und das gesamte dreiphasige DC/AC-Konvertersystem vorteilhaft nur drei Induktivitäten L_a , L_b , L_c aufweist.

[0026] Eine Dreiphasenlast wird mit ihren Phasenklemmen an die Ausgangsphasenklemmen a , b , c der drei Phasenkonverter geschaltet und weist einen freien Sternpunkt auf, sodass nur die verketteten Phasenkonverterausgangsspannungen (Lastausenleiterspannungen), definiert als Differenz von jeweils zwei Phasenkonverterausgangsspannungen bzw. die von einer Lastphasenklemme gegen einen Laststernpunkt gemessenen Lastphasenspannung die Bildung der Lastphasenströme bestimmt.

[0027] Die Phasenkonverterausgangsspannungen werden derart erzeugt, dass die Sollwerte der typischerweise mit Ausgangsfrequenz sinusförmig verlaufenden und ein symmetrisches Dreiphasensystem bildenden Lastphasenspannungen u_{an} , u_{bn} , u_{cn} mittels eines im einfachsten Fall zeitlich konstanten Offsets u_{off} derart zu positiven Werten verschoben werden (siehe Fig.3.1), dass jede Phasenausgangsspannung einen unipolaren Verlauf, d.h. nur positive Werte bzw. minimal den Wert Null zeigt. Wie oben erwähnt, wird dieser Offset in den Lastausenleiterspannungen nicht wirksam und bleibt damit ohne Einfluss auf die Strombildung der Last. In Ausführungsformen kann zu diesem konstanten Offset ein weiterer Offset- mit dreifacher Ausgangsfrequenz und einer Amplitude und Phase derart addiert werden, dass die Unipolarität der Ausgangsphasenspannungen mit einem Minimalwert des konstanten Offsets sichergestellt ist, womit die Spannungsbe-

lastung der Transistoren der ausgangsseitigen Brückenweige 6a, 6b, 6c der Phasenkonverter bei definierter zu erzeugender Lastphasenspannungsamplitude minimiert werden kann (siehe Fig.3.2).

[0028] Bezüglich der Taktung der ein- und ausgangsseitigen Brückenweige 6a, 6b, 6c der Phasenkonverter ist anzumerken, dass in Bereichen, in welchen eine über der DC-Eingangsspannung liegende Phasenkonverterausgangsspannung erzeugt werden muss, der obere Schalter respektive Leistungstransistor des eingangsseitigen Brückenweiges 3a, 3b, 3c eines Phasenkonverters durchgeschaltet verbleiben kann, und nur der ausgangsseitige Brückenweige 6a, 6b, 6c getaktet wird. Die Spannungsübersetzung des Konverters entspricht dann für Leistungsfluss von der DC-Eingangsspannung zur Phasenkonverterausgangsspannung jener eines Hochsetzstellers, wobei die Phasenkonverterinduktivität L_a , L_b , L_c als Hochsetzstellerinduktivität, der untere Leistungstransistor des ausgangsseitigen Brückenweiges 6a, 6b, 6c als Hochsetzstellertransistor und die antiparallele Diode des oberen Leistungstransistors als Hochsetzstellerfreilaufdiode wirkt, wobei in Ausführungsformen stets auch der obere Leistungstransistor durchgeschaltet wird, d.h. die Leistungstransistoren des ausgangsseitigen Brückenweiges 6a, 6b, 6c im Gegentakt betrieben werden. Da zu allen Leistungstransistoren antiparallele Dioden angeordnet sind, kann dann auch ein Leistungsfluss von der Phasenkonverterausgangsspannung in die DC-Eingangsspannung erfolgen, wobei die Funktion des Phasenkonverters in diesem Fall der eines zwischen Phasenkonverterausgangsspannung und DC-Eingangsspannung liegenden Tiefsetzstellers entspricht.

[0029] In Bereichen, in welchen eine unterhalb der DC-Eingangsspannung liegende Phasenkonverterausgangsspannung erzeugt werden muss, verbleibt in Ausführungsformen der obere Leistungstransistor des ausgangsseitigen Brückenweiges 6a, 6b, 6c des Phasenkonverters durchgeschaltet, und die Taktung wird auf den eingangsseitigen Brückenweige 3a, 3b, 3c beschränkt. Die Spannungsübersetzung des Konverters entspricht dann für Leistungsfluss von der DC-Eingangsspannung zur Phasenkonverterausgangsspannung jener eines Tiefsetzstellers, wobei die Phasenkonverterinduktivität als Tiefsetzstellerinduktivität, der obere Leistungstransistor des eingangsseitigen Brückenweiges 3a, 3b, 3c als Tiefsetzstellertransistor und die zum unteren Leistungstransistor antiparallel liegende Diode als Tiefsetzstellerfreilaufdiode wirkt, wobei in Ausführungsformen stets auch der untere Leistungstransistor durchgeschaltet, d.h. die Leistungstransistoren des eingangsseitigen Brückenweiges 3a, 3b, 3c im Gegentakt betrieben werden. Da zu allen Leistungstransistoren antiparallele Dioden angeordnet sind, kann dann auch ein Leistungsfluss von der Phasenkonverterausgangsspannung in die DC-Eingangsspannung erfolgen, wobei die Funktion des Phasenkonverters in diesem Fall der eines zwischen Phasenkonverterausgangsspannung und DC-Eingangsspannung liegenden Hochsetzstellers entspricht.

[0030] Hinsichtlich der Taktung aller Phasenkonverter sei darauf hingewiesen, dass in Ausführungsformen für alle Phasenkonverter dieselbe Taktfrequenz gewählt wird und eine Synchronisation der Taktung der Konverter derart erfolgt, dass der in den Phasenkonverterausgangsspannungen enthaltene Gegentaktspannungsanteil, welcher zu schaltfrequenten Ströme und damit ggf. zu Hochfrequenzverlusten in der angeschlossenen Dreiphasenlast führt, minimiert wird, d.h. schaltfrequente Änderungen der Phasenkonverterausgangsspannungen vor allem als Gleichtaktkomponenten gebildet werden, welche für alle Phasenausgänge eine gleichartige Spannungsverschiebung gegenüber der Referenzspannungsschiene bewirken.

[0031] Für Verbraucher, welche insbesondere gegenüber hochfrequenten Gleichtaktverschiebungen sensitiv sind, kann andererseits eine Synchronisierung der wieder mit gleicher Taktfrequenz arbeitenden Phasenkonverter derart vorgenommen werden, dass die schaltfrequenten Gleichtaktspannungen minimiert werden, wobei dann allerdings eine höhere Gegentaktkomponente der Phasenkonverterausgangsspannungen in Kauf zu nehmen ist.

[0032] Ein zu Fig.3.1 und Fig.3.2 alternativer Verlauf des Offsets ist derart definiert, dass für den Phasenkonverter, dessen zugeordnete Lastphasenspannung den höchsten negativen Wert aufweist, ein Ausgangsphasenspannungssollwert gleich Null resultiert (siehe Fig.3.3), womit dieser Phasenkonverter nicht getaktet werden muss, bzw. die zugehörige Ausgangsphasenklemme an die Referenzspannungsschiene geklemmt verbleiben kann, was für die oben beschriebene Phasenkonvertertopologie (siehe Fig.2) einfach durch gleichzeitiges Durchschalten des oberen und des unteren Leistungstransistors des ausgangsseitigen Brückenweiges 6a, 6b, 6c erreicht werden kann. Vorteilhaft ist dann auch der untere Leistungstransistor des eingangsseitigen Brückenweiges 3a, 3b, 3c durchzuschalten. Der Verlauf der Ausgangsspannungssollwerte der beiden anderen Phasenkonverter wird dann direkt durch die gegenüber der geklemmten Phase zu erzeugenden und durch Subtraktion von jeweils zwei Lastphasenspannungssollwerten zu bildenden Ausschnitte der Sollwerte der Lastausenleiterspannungen definiert, sodass insgesamt wieder ein sinusförmiger Verlauf aller drei Lastausenleiterspannungen erreicht wird. Da die Klemmung zyklisch zwischen den Phasen weitergereicht wird, bleibt jede Phase bei Erzeugung eines sinusförmigen symmetrischen Lastphasenspannungssystems für ein Drittel der Lastphasenspannungsperiode geklemmt und somit ohne Schaltverluste, womit eine Erhöhung der Effizienz der Energieübertragung erreicht wird.

[0033] Hinsichtlich der Realisierung der Phasenkonverter ist anzumerken, dass neben der vorstehend beschriebenen Ausführung eine Reihe vorteilhafter Modifikationen bestehen:

So kann in Ausführungsformen der ein- und/oder ausgangsseitige Brückenweige vorteilhaft in Multilevelstruktur, also z.B. als Flying Capacitor Multilevelbrückenweige ausgeführt werden, womit für die Einstellung der Spannungsübersetzung zwischen DC-Eingangsspannung und Phasenkonverterausgangsspannung eine höhere

Zahl von Spannungsniveaus zur Verfügung steht, womit ein geringerer schaltfrequenter Rippel der Ströme in den Phaseninduktivitäten auftritt.

[0034] Weiters können in Ausführungsformen die Phasenkonverter durch mehrere parallele, phasenversetzt getaktete Systeme realisiert werden, womit der in die Ausgangskapazität gespeiste und der aus der DC-Eingangsspannung bezogene Strom verglichen mit einem Einzelsystem vorteilhaft eine höhere effektive Frequenz und eine kleinere Schwankung aufweist.

[0035] Ein Konvertersystem in Ausführungsformen mit Phasenconvertern von relativ geringer Komplexität ist in **Fig.4** gezeigt, wobei in jeder Phase zur Realisierung des bidirektionalen DC/DC-Tiefhochsetzstellers nur ein Brückenweig zwischen der positiven Klemme der DC-Eingangsspannung und der zugehörigen Ausgangs- bzw. Lastphasenklemme angeordnet ist und die zugehörige Phasenkonverterinduktivität vom Mittelpunkt des Brückenweiges gegen die Referenzspannungsschiene geschaltet ist. Funktionsbedingt weist dann die Referenzspannungsschiene positives Potential auf bzw. zeigen die Ausgangsklemmen der Phasenkonverter negatives Potential, was bei der Vorgabe der Sollwerte der Ausgangsphasenspannungen zu berücksichtigen ist (es wird also die Spannungszählung ausgehend von der Referenzspannungsschiene gegen die Phasenklammern vorgenommen). Um einen einfachen Hochlauf des Systems zu ermöglichen können in Ausführungsformen weiters ausgehend von den Ausgangsklemmen der Phasenkonverter Dioden gegen die Referenzspannungsschiene gelegt werden. Entsprechend einer Klemmschaltung wird dann bei Vorliegen einer aktiven Dreiphasenlast oder bei Anschluss eines Dreiphasennetzes anstelle einer Dreiphasenlast eine Polaritätsumkehr der Phasenkonverterausgangsspannungen unterbunden und in einem breiten Intervall der Ausgangsperiode ohne Taktung der Leistungstransistoren eine positive Ausgangsspannung sichergestellt, welche für den Hochlauf des Systems genutzt werden kann. Zusätzlich zur jeder Ausgangsdiode kann auch noch jeweils ein Schalter parallelgeschaltet werden, bzw. die Ausgangsdiode durch einen Schalter mit antiparalleler Ausgangsdiode ersetzt werden. Somit kann wie für die Schaltung nach **Fig. 2** die Phase mit der tiefsten Spannung jeweils über ein Drittel der Periode geklemmt werden (keine Schaltverluste für diese Phase) und somit die Konvertereffizienz gesteigert werden.

[0036] Anzumerken ist, dass für Phasenkonverter mit einem ein- und ausgangsseitigen Brückenweig (siehe **Fig.2**) die Freilaufdioden des ausgangsseitigen Brückenweiges während des Hochlaufs als Klemmdioden wirken und daher keine expliziten weiteren Dioden vorzusehen sind.

[0037] Für Einsatz des Systems nach **Fig.2** oder **Fig.4** für die Speisung einer an den Ausgangsphasenklammern liegenden Drehstrommaschine (Last) sind abhängig von der Drehzahl der Maschine verschiedene Amplituden der Lastphasenspannung bzw. verschiedene Amplituden der zugeordneten Phasenkonverterausgangsspannungen zu erzeugen, wobei typischerweise bei höchster Drehzahl die höchsten Amplitudenwerte auftreten, für welche die Leistungshalbleiter des ausgangsseitigen Brückenweiges auszulegen sind.

[0038] Vorteilhaft kann nun für die Schaltung nach **Fig.2** bei tiefen Drehzahlen, bzw. relativ kleinen Amplituden der Phasenkonverterausgangsspannungen der konstante Offset so gross gewählt werden, dass einerseits die, durch die zu erzeugenden Lastphasenspannungen bedingte Schwankung der Phasenkonverterausgangsspannungen symmetrisch um das Niveau der DC-Eingangsspannung zu liegen kommt, und andererseits die der maximalen Drehzahl zugeordnete zweifache maximale Amplitude der Lastphasenspannung nicht überschritten wird, wobei dies durch entsprechendes Absenken des Offsets bei hohen Amplituden der Lastphasenspannungen erreicht wird. Wie in **Fig.5.1** gezeigt, weisen die Sollwerte der Phasenkonverterausgangsspannungen dann typischerweise Minimalwerte deutlich grösser als Null auf und die Ströme in den Phasenkonverterinduktivitäten zeigen einen relativ geringen Rippel, da dann der ein- und der ausgangsseitige Brückenweig abwechselnd mit Tastverhältnissen nahe Eins arbeiten (d.h. die jeweils oberen Leistungstransistoren nahezu beständig durchgeschaltet sind) was bekanntermassen in einer geringen schaltfrequenten Schwankung des Stromes in der Phasenkonverterinduktivität resultiert, was wiederum in niedrigen Hochfrequenzverlusten Ausdruck findet. Auch unter Berücksichtigung der dann aufgrund der höheren geschalteten Phasenkonverterausgangsspannung höheren Schaltverluste des ausgangsseitigen Brückenweiges ist somit eine Verbesserung der Effizienz der Energieübertragung erreichbar.

[0039] Für die Schaltung nach **Fig.4** sind die Phasenkonverterausgangsphasenspannungen im Gegensatz zu **Fig.5.1** stets möglichst tief, d.h. der konstante Offset unabhängig von der Amplitude der Lastphasenspannung bzw. Maschinendrehzahl möglichst klein zu halten, also nur so gross zu wählen, dass als minimaler Spannungswert Null auftritt (siehe **Fig.5.2**). Dies deshalb, da dann die oberen Leistungstransistoren der eingangsseitigen Brückenweige der Phasenkonverter geringe relative Einschaltauern aufweisen, was wieder in einer geringen Schwankung der Ströme in den Phasenkonverterinduktivitäten resultiert.

[0040] Eine kaskadierte Regelung des dreiphasigen Konvertersystems nach **Fig.2** ist in **Fig.6** gezeigt. Die Regelschaltung ist für jede Phase gleichartig und im der Sinne der Übersichtlichkeit nur für eine Phase gezeigt. Spannungen werden, wie eingetragen gegenüber der Referenzspannungsschiene n bzw. der negativen Schiene DC- der DC-Eingangsspannung U_n gemessen.

[0041] Der Sollwert einer Phasenkonverterausgangsspannung u_{out}^* wird durch Addition des typischerweise sinusförmig verlaufenden Sollwertes u_M^* der zugehörigen Lastphasenspannung u_M einer gespeisten Dreiphasenlast (z.B. einer elektrischen Maschine M) und des für alle Phasen gleichen Sollwert u_{off}^* des Offsets u_{off} gebildet, welcher typischerweise durch Addition eines über die Ausgangsperiode konstanten Anteils u_{offDC}^* und eines mit dreifacher Ausgangsfrequenz

schwankenden Anteils u_{offAC}^* erzeugt wird. Vorteilhaft wird der Zeitverlauf von u_{off}^* derart gewählt, dass u_{out}^* für ein vorgegebenes zu erzeugendes Lastphasenspannungssystem u_M^* auf möglichst tiefe Werte beschränkt bleibt, wodurch auch die Sperrspannungsbeanspruchung und die Schaltverluste der ausgangsseitigen Brückenarme BB der Phasenkonverter minimiert werden. Dies schliesst eine Vorgabe von u_{off}^* derart ein, dass jeweils ein Phasenkonverter über ein Drittel der Ausgangsperiode im geklemmten Zustand verbleibt, d.h. u_{out}^* entsprechend breite Intervalle mit $u_{out}^*=0$ aufweist.

[0042] Der Phasenkonverterausgangsspannungssollwert u_{out}^* wird mit dem gemessenen Istwert der Phasenkonverterausgangsspannung verglichen und die Regelabweichung Δu_{out} einem Phasenkonverterausgangsspannungsregler R_{uout} zugeführt, an dessen Ausgang der zur Korrektur von Δu_{out} erforderliche Ausgangskondensatorstromsollwert i_{Cout}^* gebildet wird, welcher durch eine Vorsteuerung des gemessenen zugehörigen Lastphasenstromes i_{Load} den Ausgangsstrom i des ausgangsseitigen Brückenarmes BB des Phasenconverters bestimmt, der durch Division durch die relative Einschaltdauer d_B des oberen Transistors T3 dieses Brückenarmes in einen Sollwert i_L^* des Stromes i_L in der Phasenkonverterinduktivität L umgerechnet werden kann. Durch Vergleich von i_L^* mit dem gemessenen Istwert i_L wird anschliessend die Regelabweichung Δi_L des Stromes in L gebildet und einem Phaseninduktivitätsstromregler R_{iL} zugeführt, welcher an seinem Ausgang die zur Korrektur der Regelabweichung Δi_L erforderliche Sollwert u_L^* der an L zu legenden Spannung bildet.

[0043] Ausgehend von der Annahme eines Betriebes mit kontinuierlich durchgeschaltetem oberen Transistor T3 des ausgangsseitigen Brückenarmes BB, welcher durch das Auftreten von u_{out} an der Eingangsklemme B von BB und damit auch am ausgangsseitigen Ende von L gekennzeichnet ist, ist dann der Sollwert u_A^* der an das eingangsseitige Ende A von L zu legenden bzw. am Ausgang A des eingangsseitigen Brückenarmes BA zu erzeugenden Spannung u_A durch Addition von u_L^* und u_{out} zu erhalten. Das Tastverhältnis d_A , d.h. die relative Einschaltdauer des oberen Transistors T1 von BA wird dann einfach im Sinne einer Tiefsetzstellerfunktion von BB durch Division von u_A^* und des Istwertes der DC-Eingangsspannung U_{in} erhalten.

[0044] Da d_A auf Werte zwischen Null und Eins beschränkt ist, ist u_A^* entsprechend nach oben durch U_{in} und nach unten durch den Wert Null zu begrenzen. Vorteilhaft kann zufolge dieser Begrenzung auch die relative Einschaltdauer des Brückenarmes BB einfach generiert werden, indem von u_A^* die gemessene DC-Eingangsspannung U_{in} subtrahiert wird. Die so erhaltene Differenz Δu_A^* wird nach unten durch den Wert Null und nach oben durch u_{out} begrenzt, was den physikalisch einstellbaren Grenzen von u_A entspricht. Tritt nun ein positiver Wert Δu_A^* auf, bedeutet dies letztlich, dass BB den über L für korrekte Stromregelung zu erzeugenden Spannungswert u_L^* auch bei Maximalaussteuerung von BA mit $d_A=1$ bzw. $u_A=U_{in}$ nicht erzeugen kann. Entsprechend darf dann der Eingang B von BB nicht weiter das Tastverhältnis $d_B=1$ aufweisen bzw. darf T3 nicht mehr wie oben angenommen dauerhaft im durchgeschalteten Zustand verbleiben. Der Eingang B ist also spannungsmässig um Δu_A^* abzusenken, bzw. letztlich ein Sollwert u_B^* der an B zu erzeugenden Spannung gemäss einer Subtraktion des begrenzten Wertes von u_A^* von u_{out} zu bilden, wobei das Tastverhältnis d_B von BB dann mit Blick auf die Tiefsetzstellerfunktion von BB von u_{out} nach u_B^* durch Division von u_B^* durch u_{out} zu erhalten.

[0045] Für über u_{out}^* liegende Werte der DC-Eingangsspannung U_{in} wird dann das Konvertersystem vorwiegend im Tiefsetzstellerbetrieb, d.h. mit Taktung von BA arbeiten, BB wird mit $d_B=1$ bzw. T3 kontinuierlich eingeschaltet verbleiben. Einzig bei raschen transienten Änderungen von u_{out}^* oder i_{Load} wird vorübergehend eine Taktung von BB auftreten.

[0046] Allerdings beherrscht die Regelschaltung nach Fig.6 auch den Betrieb für Spannungen $U_{in} < u_{out}$, da die Aktivierung der Brückenarme BA und BB ja direkt vom Sollwert u_L^* und den Istwerten u_{out} und U_{in} abgeleitet wird. Vorteilhaft ist die Regelschaltung daher unabhängig vom jeweiligen Verhältnis von U_{in} und u_{out}^* und auch für beide Leistungsflussrichtungen, d.h. für Speisung eines Motors M aus U_{in} oder Rückspeisung von Bremsenergie des Motors M in U_{in} einsetzbar.

[0047] Die Ansteuersignale der im Gegentakt betriebenen Brückenarme BA und BB werden ausgehend von d_A und d_B durch entsprechende Pulsbreitenmodulation erhalten.

[0048] Wie eingangs erwähnt, kann die Konverterschaltung einerseits zur Speisung einer elektrischen Maschine M, andererseits aber auch als Dreiphasengleichrichtersystem mit vorteilhaft sinusförmigen Netzströmen i_N und einer auf einen konstanten Wert geregelten DC-Ausgangsspannung U_{out} eingesetzt werden.

[0049] Wie in Fig.7 gezeigt, sind dann unter weitestgehender Verwendung der in Verbindung mit Fig.6 eingeführten Bezeichnungen die positiven Ausgänge der Phasenkonverter zu verbinden und an die positive Klemme DC+ eines für alle Phasen gemeinsamen Ausgangskondensators C_{out} zu legen, dessen negative Schiene DC- mit der Referenzspannungsschiene n , gegen die die eingangsseitigen Brückenarme BA geschaltet sind, verbunden ist. Weiters werden die für Fig. 6 sämtlich an der positiven Klemme der DC-Eingangsspannung liegenden Eingänge der Brückenarme BA der Phasenkonverter nun getrennt ausgeführt und über Phasenvorschaltinduktivitäten L_N an die Klemmen a_N, b_N, c_N des Dreiphasennetzes N geführt. Weiters wird in jedem Phasenkonverter ein Filterkondensator C_{in} parallel zum jeweiligen eingangsseitigen Brückenarm BA von der jeweiligen Eingangsklemme a, b, c gegen die für alle Phasenkonverter gemeinsame Referenzspannungsschiene n geschaltet.

[0050] Für die Regelung von V_{out} wird die Differenz des DC-Ausgangsspannungssollwertes U_{out}^* und des gemessenen Wertes u_{out} gebildet und die Regelabweichung Δu_{out} einem für alle Phasenkonverter gemeinsamen Ausgangsspannungsregler R_{uout} zugeführt, der an seinem Ausgang den für eine entsprechende Ladungsänderung von C_{out} erforderlichen Stromsollwert i_{Cout}^* bildet, zu welchem vorteilhaft der Messwert i_{Load} des an einen DC-Verbraucher R_{Load}

fließenden Stromes addiert wird um den Sollwert i_{out}^* des von der Parallelschaltung der Phasenkonverter gesamt zu bildenden Ausgangsstromes i_{out} (Summe der Ausgangsströme i der ausgangsseitigen Brückenzeige BB) zu erhalten. Durch Multiplikation mit U_{out}^* wird dann ein Sollwert p_{out}^* der Konverterausgangsleistung erhalten und unter Annahme eines symmetrischen und sinusförmigen Verlaufes der Netzphasenspannungen u_N durch Division durch das dreifache Quadrat der Amplitude U_{Npk} einer Netzphasenspannung und Division durch 2, $\frac{3}{2} U_{Npk}^2$, in den Sollwert eines Ersatzleitwertes G^* der Phasenzweige einer Widerstandsersatzsternschaltung, welche durch das Konvertersystem für das Netz repräsentiert werden soll um ein ohmsches Netzverhalten sicherzustellen, umgerechnet. Durch Multiplikation von G^* mit dem Messwert der zugeordneten Netzphasenspannung u_N ist dann einfach der Sollwert i_N^* des vom jeweiligen Phasenkonverter zu beziehenden Netzphasenstromes i_N zu erhalten, von welchem der Messwert i_N des Netzphasenstromes subtrahiert wird um eine Regelabweichung Δi_N zu erhalten, welche einem Netzstromregler R_{iN} zugeführt wird, der an seinem Ausgang den Sollwert u_{LN}^* der über der zugehörigen Phasenvorschaltinduktivität L_N zu erzeugenden Spannung u_{LN} erzeugt, welcher von u_N zu subtrahieren ist um den Sollwert u_{inY}^* der am Eingang des Phasenkonverters gegenüber dem Netzsternpunkt Y zu erzeugende Phasenspannung u_{inY} zu erhalten, zu welchem ein Sollwert eines für alle Phasen gleichen Offsets, u_{off} , addiert wird um den Sollwert u_{in}^* der auf die Referenzspannungsschiene n bezogenen Phasenkonvertereingangsspannung u_{in} zu erhalten. Der Offsetsollwert u_{off}^* wird dabei typischerweise durch Addition eines über die Netzperiode konstanten Anteils u_{offDC}^* und eines mit dreifacher Netzfrequenz schwankenden Anteils u_{offAC}^* erzeugt und so gestaltet, dass u_{in}^* für ein vorgegebenes Netzphasenspannungssystem u_N auf möglichst tiefe Werte beschränkt bleibt, wodurch auch die Sperrspannungsbeanspruchung und die Schaltverluste der eingangsseitigen Brückenzeige der Phasenkonverter minimiert werden. Dies schliesst eine Vorgabe von u_{off}^* derart ein, dass jeweils ein Phasenkonverter über ein Drittel der Ausgangsperiode im geklemmten Zustand verbleibt, wobei dann das zugeordnete u_{in}^* entsprechend breite Intervalle mit $u_{out}^*=0$ aufweist.

[0051] Der Phasenkonvertereingangsspannungssollwert u_{in}^* wird dann mit dem gemessenen Istwert der Phasenkonvertereingangsspannung u_{in} verglichen und die Regelabweichung Δu_{in} in einem Phasenkonvertereingangsspannungsregler R_{uin} zugeführt, an dessen Ausgang der zur Korrektur von Δu_{in} erforderliche Eingangskondensatorstromsollwert i_{Cin}^* gebildet wird, welcher vom Sollwertes i_N^* des zugehörigen Netzphasenstromes subtrahiert wird, um den Sollwert i_{in}^* der Eingangstromes i_{in} des eingangsseitigen Brückenzeiges BA des Phasenkonverters zu erhalten. Durch Division von i_{in}^* durch die relative Einschaltdauer d_A des oberen Transistors von BA kann dann der Sollwert i_L^* des Stromes i_L in der Phasenkonverterinduktivität L erhalten werden. Der Vergleich (Subtraktion) von i_L^* mit dem zugehörigen Messwert i_L führt dann auf die Regelabweichung Δi_L des Stromes in L welche einem Phaseninduktivitätsstromregler R_{iL} zugeführt wird, der an seinem Ausgang den Sollwert u_L^* der zur Korrektur der Regelabweichung Δi_L über L zu legenden Spannung u_L bildet. Die übrige Regelschaltung zwischen i_L^* und den relativen Einschaltzeiten d_A und d_B der Brückenzeige BA und BB ist gleich wie für die Schaltung nach Fig.6 weshalb hier auf eine Beschreibung verzichtet werden kann.

[0052] Die Regelschaltung nach Fig.6 und Fig.7 geht von einem Tiefsetzstellerbetrieb des eingangsseitigen Brückenzeiges BA und einem durchgeschalteten Zustand des Transistors T3 des ausgangsseitigen Brückenzeiges BB als Regulärbetrieb aus, wobei jedoch auch der Fall einer über der Eingangsspannung liegenden Ausgangsspannung eines Phasenkonverters, d.h. der Hochsetzstellerbetrieb beherrscht wird.

[0053] Alternativ kann auch der Hochsetzstellerbetrieb des Konverters, d.h. ein bleibender Durchschaltzustand von T1 und Taktung des Brückenzeiges BB als Regulärbetrieb angesehen werden, womit die in Fig. 8 gezeigte alternative Ausführung eines Teiles der Regelschaltungen nach Fig.6 und Fig.7 resultiert. Die übrigen Teile der Regelschaltungen bleiben unverändert. Die nachfolgende Beschreibung wird daher auf den zu ersetzenden Teil der bereits beschriebenen Vorrichtungen beschränkt.

[0054] Für die Ermittlung der relativen Einschaltzeiten der Brückenzeige BA und BB wird der Sollwert u_L^* invertiert und dann diese physikalisch von der Ausgangsseite zur Eingangsseite gerichtete Spannung $-u_L^*$ zur Eingangsspannung u_{in} des Phasenkonverters addiert und so der am Eingang B von BB einzustellende Spannungssollwert u_B^* ermittelt. Nach Begrenzung auf u_{out} nach oben und Null nach unten - es können ja nur zwischen Null und Eins liegende Tastverhältnisse d_B eingestellt werden - wird dann das Tastverhältnis, d.h. die relative Einschaltdauer des oberen Transistors T3 von BB erhalten.

[0055] Um die geforderte Spannung u_L^* auch dann einstellen zu können, wenn u_B^* den Wert u_{out} übersteigt, wird weiters die Differenz Δu_B^* von u_B^* und u_{out} ermittelt und nach Begrenzung mit u_{in} nach oben und Null nach unten von der Eingangsspannung u_{in} subtrahiert. Dies folgt der Überlegung, dass zur Einstellung eines Sollwertes u_L^* welcher auf $u_B^*=u_{out}$ bzw. $d_B=1$ führt, der Ausgang A des Brückenzeiges BA von der Eingangsspannung gelöst und durch entsprechende Taktung potentialmässig abgesenkt werden muss. Das dann einzustellende Tastverhältnis d_A ist dann einfach durch Division von u_A^* durch u_{in} zu erhalten.

[0056] Für unterhalb von u_{out} liegende Werte der Eingangsspannung u_{in} wird dann das Konvertersystem vorwiegend im Hochsetzstellerbetrieb, d.h. mit Taktung von BB arbeiten, BA wird mit $d_A=1$ bzw. T1 kontinuierlich eingeschaltet verbleiben. Einzig bei raschen transienten Änderungen von u_{in}^* oder i_{Load} wird vorübergehend eine Taktung von BA auftreten. Allerdings beherrscht die Regelschaltung auch den Betrieb für Spannungen $u_{in} > u_{out}$, da die Aktivierung der Brückenzeige BB und BA ja direkt vom Sollwert u_L^* (und den Istwerten u_{in} und u_{out}) abgeleitet wird. Vorteilhaft ist die Regelschaltung daher unabhängig vom jeweiligen Verhältnis von u_{in} und u_{out} und auch für beide Leistungsflussrichtungen, d.h. für Speisung eines Motors M aus u_{in} , oder für Realisierung eine Photovoltaikinverters zur Netzeinspeisung photovoltaisch

erzeugter Leistung (u_{in} stellt dann die Spannung des Solarpaneels dar) oder für die Rückspeisung von Bremsenergie eines Drehstrommotors M in die DC-Eingangsspannung u_{in} , bzw. für den Betrieb der Vorrichtung als aktives Dreiphasen-gleichrichtersystem (Erzeugung einer DC-Ausgangsspannung u_{out}) einsetzbar.

[0057] Eine alternative Ausführung eines Teiles der Regelschaltung nach Fig. 6, welche zur Berechnung der Tastverhältnisse d_A und d_B , im Gegensatz zu den beiden Regelungskonzepten nach Fig. 6 bis Fig. 8, beide Betriebsarten, d.h. Buck- und Boostbetrieb, gleich favorisiert, ist in Fig. 9 gezeigt. Einerseits wird für den Brücken-zweig BA von einem **Buckbetrieb** ausgegangen, d.h. es wird angenommen, dass der Brücken-zweig BA getaktet wird und andererseits wird für den Brücken-zweig BB von einem **Boostbetrieb** ausgegangen, d.h. es wird angenommen, dass der Brücken-zweig BB getaktet wird. Um die Sollspannung u_A^* des Brücken-zweiges BA zu erhalten, wird der Sollwert u_L^* zur Ausgangsspannung u_{out} addiert und aber nach oben auf u_{in} und nach unten auf Null begrenzt. Umgekehrt wird für die Berechnung der Sollspannung u_B^* des Brücken-zweiges BB der Sollwert u_L^* von der Eingangsspannung u_{in} subtrahiert und aber nach oben auf u_{out} und nach unten auf Null begrenzt. Durch diese gegenseitige Verrechnung der Ausgangsspannung u_{out} in die Sollspannung u_A^* und der Eingangsspannung u_{in} in die Sollspannung u_B^* und die entsprechende Begrenzung auf den möglichen Stellbereich, werden schliesslich die beiden Betriebsarten voneinander ausgeschlossen, d.h. der Konverter arbeitet trotz anfänglicher Betrachtung beider Betriebsarten schliesslich entweder im reinen Buck- oder reinen Boostbetrieb. Die einzustellenden Tastverhältnis d_A und d_B sind dann einfach durch Division von u_A^* durch u_{in} bzw. u_B^* durch u_{out} zu erhalten.

Patentansprüche

1. Konverter zur Übertragung von elektrischer Energie zwischen einem Gleichspannungs- respektive DC-System und einem Wechselspannungs- respektive AC-System, aufweisend gleichspannungsseitig eine positive DC-Eingangsspannungsschiene (1) und eine negative DC-Eingangsspannungsschiene (2) und wechselspannungsseitig mindestens zwei Ausgangsphasenanschlüsse (a, b, c), wobei für jeden der Ausgangsphasenanschlüsse (a, b, c) ein Phasenkonverter (10a, 10b, 10c) vorliegt, welcher an einer ersten Seite an die positive DC-Eingangsspannungsschiene (1) und die negative DC-Eingangsspannungsschiene (2) und an einer zweiten Seite an diesen Ausgangsphasenanschluss (a; b; c) angeschlossen ist und als Hochsetz-Tiefsetzsteller ausgebildet ist und einen eingangsseitigen Tiefsetzstellerteil, auch eingangsseitiger Brücken-zweig (BA) genannt, und einen ausgangsseitigen Hochsetzstellerteil, auch ausgangsseitiger Brücken-zweig (BB) genannt, aufweist, und wobei der Konverter eine Regelung aufweist, welche dazu ausgebildet ist, im Betrieb des Konverters jeden der Phasenkonverter (10a, 10b, 10c), in Abhängigkeit eines Verhältnisses einer DC-Eingangsspannung zu Momentanwerten von an den Ausgangsphasenanschlüssen (a, b, c) zu erzeugenden Ausgangsphasenspannungen, zeitweise entweder als reinen Tiefsetzsteller oder als reinen Hochsetzsteller zu betreiben.
2. Konverter gemäss Anspruch 1, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters in jedem der Phasenkonverter (10a, 10b, 10c) eine Taktung von Schaltern des Phasenkonverters (10a, 10b, 10c) zeitweise auf den eingangsseitigen Brücken-zweig (BA) oder auf den ausgangsseitigen Brücken-zweig (BB) des Phasenkonverters (10a, 10b, 10c) zu beschränken.
3. Konverter gemäss Anspruch 1, oder 2 wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters die Taktung aller Phasenkonverter (10a, 10b, 10c) derart vorzunehmen, dass für alle Phasenkonverter (10a, 10b, 10c) dieselbe Taktfrequenz vorliegt und eine Synchronisation der Taktung der Phasenkonverter einen in den Ausgangsphasenspannungen enthaltenen Gegentaktspannungsanteil minimiert.
4. Konverter gemäss Anspruch 1, oder 2 wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters die Taktung aller Phasenkonverter (10a, 10b, 10c) derart vorzunehmen, dass für alle Phasenkonverter (10a, 10b, 10c) dieselbe Taktfrequenz vorliegt und eine Synchronisation der Taktung der Phasenkonverter einen in den Ausgangsphasenspannungen enthaltenen Gleichtaktspannungsanteil minimiert.
5. Konverter gemäss einem der vorangehenden Ansprüche, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters einen Offset zur Bildung von Ausgangsphasenspannungssollwerten aus Lastphasenspannungssollwerten vorzugeben, derart, dass jeweils in einem Zeitabschnitt für denjenigen Phasenkonverter (10a, 10b, 10c), dessen zugeordneter Lastphasenspannungssollwert den höchsten negativen Wert aufweist, ein Ausgangsphasenspannungssollwert gleich Null resultiert, womit dieser Phasenkonverter (10a, 10b, 10c) nicht getaktet werden muss und sein Ausgangsphasenanschluss (a; b; c) an eine Referenzspannungsschiene (n) geklemmt verbleiben kann, und der Verlauf der Ausgangsphasenspannungssollwerte von nicht geklemmten von den Phasenkonvertern durch gegenüber einem geklemmten von den Ausgangsphasenanschlüssen zu erzeugende und durch Subtraktion von jeweils zwei Lastphasenspannungssollwerten in diesem Zeitabschnitt gebildete Sollwerte von Lastausenleiterspannungen definiert ist, sodass insgesamt ein sinusförmiger Verlauf aller Lastausenleiterspannungen vorliegt.
6. Konverter gemäss einem der Ansprüche 1 bis 4, wobei die Regelung dazu ausgebildet ist, in einer Betriebsart des Konverters einen konstanten Offset der Ausgangsphasenspannungen so gross zu wählen, dass einerseits eine, durch zu erzeugende Lastphasenspannungen bedingte Schwankung der Ausgangsphasenspannungen symmetrisch um

ein Niveau der DC-Eingangsspannung zu liegen kommt, und andererseits eine zweifache maximale Amplitude von Lastphasenspannungen nicht überschritten wird, wobei dies durch Absenken des Offsets bei hohen Amplituden der Lastphasenspannungen erreicht wird.

7. Konverter gemäss Anspruch 6, wobei die Regelung dazu ausgebildet ist, zusätzlich zum konstanten Offset eine dritte Harmonische zu überlagern.
8. Konverter gemäss einem der vorangehenden Ansprüche, wobei die Phasenkonverter (10a, 10b, 10c) jeweils als kaskadierte Ab-Aufwärtswandler ausgebildet sind.
9. Konverter gemäss einem der Ansprüche 1 bis 5, wobei die Phasenkonverter (10a, 10b, 10c) jeweils durch eine Schaltung realisiert sind, in welcher der eingangsseitige Brückenweig (BA) zwischen der positiven DC-Eingangsspannungsschiene (1) und einem zugehörigen Ausgangsphasenanschluss (a; b; c) angeordnet ist, eine Phasenkonverterinduktivität (La, Lb, Lc) zwischen einen Mittelpunkt des eingangsseitigen Brückenweiges (BA) und die negative DC-Eingangsspannungsschiene (2) geschaltet ist, eine Ausgangskapazität (Ca, Cb, Cc) zwischen den Ausgangsphasenanschluss (a; b; c) und eine gemeinsame Referenzspannungsschiene (n), welche im Fall der Abhängigkeit von Anspruch 5 gleich der in Anspruch 5 genannten Referenzspannungsschiene ist, geschaltet ist, welche mit der DC-Eingangsspannungsschiene (2) verbunden ist.
10. Konverter gemäss Anspruch 9, wobei in den Phasenkonvertern (10a, 10b, 10c) jeweils eine Ausgangsdiode (Da, Db, Dc) zwischen den Ausgangsphasenanschluss (a; b; c) und die Referenzspannungsschiene (n) geschaltet ist welche eine positive Ausgangsphasenspannung am Ausgangsphasenanschluss (a; b; c) bezüglich der Referenzspannungsschiene (n) sicherstellt.
11. Konverter gemäss Anspruch 10, wobei in den Phasenkonvertern (10a, 10b, 10c) jeweils parallel zur Ausgangsdiode (Da, Db, Dc) ein Schalter antiparallel geschaltet ist bzw. durch einen bidirektionalen Schalter ersetzt ist.
12. Konverter gemäss den Ansprüchen 9 und 11, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters immer einen konstanten Offset der Ausgangsphasenspannungen gleich der Amplitude der Lastphasenspannung zu wählen.
13. Konverter gemäss einem der Ansprüche 9 bis 12, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters zusätzlich zum konstanten Offset eine dritte Harmonische zu überlagern, wobei das Verhältnis von konstantem Offset und der Amplitude der dritten Harmonischen frei gewählt werden kann und aber die Summe der beiden Anteile immer so gewählt wird, dass die minimale Ausgangsphasenspannung gerade das Potential der negativen DC-Eingangsspannungsschiene erreicht.
14. Konverter gemäss Anspruch 11, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters einen Offset zur Bildung von Ausgangsphasenspannungssollwerten aus Lastphasenspannungssollwerten vorzugeben, derart, dass jeweils in einem Zeitabschnitt für denjenigen Phasenkonverter (10a, 10b, 10c), dessen zugeordneter Lastphasenspannungssollwert den höchsten negativen Wert aufweist, ein Ausgangsphasenspannungssollwert gleich Null resultiert, womit dieser Phasenkonverter (10a, 10b, 10c) nicht getaktet werden muss und sein Ausgangsphasenanschluss (a; b; c) an die Referenzspannungsschiene (n) geklemmt verbleiben kann, und der Verlauf der Ausgangsphasenspannungssollwerte von nicht geklemmten Phasenkonvertern durch gegenüber dem geklemmten Ausgangsphasenanschluss zu erzeugende und durch Subtraktion von jeweils zwei Lastphasenspannungssollwerten in diesem Zeitabschnitt gebildete Sollwerte von Lastausenleiterspannungen definiert ist, sodass insgesamt ein sinusförmiger Verlauf aller Lastausenleiterspannungen vorliegt.
15. Konverter gemäss einem der Ansprüche 1 bis 8, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters ausgehend von einem Tiefsetzstellerbetrieb des Konverters als Regulärbetrieb, unter Taktung eines der eingangsseitigen Brückenweige (BA) bei durchgeschaltetem oberem Schalter (T3) eines der ausgangsseitigen Brückenweige (BB), ein dreiphasiges Lastphasenspannungssystem u_M^* zu erzeugen, bei Speisung des Konverters durch eine DC-Eingangsspannung U_{in} , wobei eine Regelschaltung einen automatischen Wechsel zwischen Tief- und Hochsetzstellerbetrieb der Phasenkonverter vornimmt.
16. Konverter gemäss einem der Ansprüche 1 bis 8, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters ausgehend von einem Tiefsetzstellerbetrieb des Konverters als Regulärbetrieb, unter Taktung eines der eingangsseitigen Brückenweige (BA) bei durchgeschaltetem oberem Schalter (T3) eines der ausgangsseitigen Brückenweige (BB), den Konverter als Dreiphasenpulsleichrichtersystem, welches eine geregelten DC-Ausgangsspannung erzeugt und einem Netz sinusförmige Ströme entnimmt, zu betreiben, wobei die Regelschaltung einen automatischen Wechsel zwischen Tief- und Hochsetzstellerbetrieb der Phasenkonverter vornimmt.
17. Konverter gemäss einem der Ansprüche 1 bis 8, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters ausgehend von einem Hochsetzstellerbetrieb des Konverters, bei bleibendem Durchschaltzustand eines oberen Transistors (T1) eines der eingangsseitigen Brückenweige (BA) und Taktung eines der ausgangsseitigen Brückenweige (BB) als Regulärbetrieb, wobei für die Ermittlung von relativen Einschaltzeiten der ein- und ausgangsseitigen Brückenweige (BA, BA) ein Sollwert u_L^* invertiert und dann diese physikalisch von der Ausgangsseite zur Eingangsseite gerichtete Spannung $-u_L^*$ zur Eingangsspannung u_{in} des Phasenkonverters addiert und so der am Eingang B des ausgangsseitigen Brückenweiges (BB) einzustellende Spannungssollwert u_B^* ermittelt wird, und

nach Begrenzung auf u_{out} nach oben und Null nach unten das Tastverhältnis, d.h. die relative Einschaltdauer des oberen Transistors (T3) des ausgangsseitigen Brückenzeiges (BB) erhalten wird, und dann, um die geforderte Spannung u_L^* auch einstellen zu können, wenn u_B^* den Wert u_{out} übersteigt, wird weiters die Differenz Δu_B^* von u_B^* und u_{out} ermittelt und nach Begrenzung mit u_{in} nach oben und Null nach unten von der Eingangsspannung u_{in} subtrahiert, wobei dies der Überlegung folgt, dass zur Einstellung eines Sollwertes u_L^* welcher auf $u_B^* = u_{out}$ bzw. $db=1$ führt, der Ausgang des eingangsseitigen Brückenzeiges (BA) von der Eingangsspannung gelöst und durch entsprechende Taktung potentialmässig abgesenkt werden muss, wobei das dann einzustellende Tastverhältnis d_A durch Division von u_A^* durch u_{in} erhalten wird.

18. Konverter gemäss einem der Ansprüche 1 bis 8, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters ausgehend von beiden Betriebsarten des Konverters als Regulärbetrieb, durch gegenseitige Verrechnung der Ausgangsspannung u_{out} in die Sollspannung u_A^* und der Eingangsspannung u_{in} in die Sollspannung u_B^* und die entsprechende Begrenzung auf den möglichen Stellbereich, in Abhängigkeit der Sollspannung u_L^* und den beiden Spannungen u_{in} und u_{out} die korrekte Betriebsart, d.h. entweder reinen Buck- oder reinen Boostbetrieb zu ermitteln.
19. Konverter gemäss einem der Ansprüche 1 bis 8, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters jeweils einen schaltfrequent dreieck- oder trapezförmigen Strom in der Phasenkonverterinduktivität (L_a , L_b , L_c) zu bilden, derart, dass beim Abschalten eines Transistors stets ein entsprechend gerichteter Strom für die Aufladung einer parasitären Kapazität des ausschaltenden und die Entladung der parasitären Kapazität eines nachfolgend einschaltenden Transistors zur Verfügung steht, sodass das Einschalten des nachfolgenden Transistors spannungslos erfolgt und somit ein verlustarmes bzw. ideal verlustfreies Schalten sichergestellt wird, wobei insbesondere zur Stromformung jeweils der eingangsseitige und der ausgangsseitige Brückenzeig (BA, BB) eines Phasenkonverters gleichzeitig getaktet werden.
20. Konverter gemäss Anspruch 2 oder einem der Ansprüche 3 bis 8 in Abhängigkeit von Anspruch 2, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters Tiefhochsetzsteller-DC/DC-Konverter synchron zu betreiben, mit gleicher Schaltfrequenz und einem Trägersignal einer Modulation derart, dass eine Strombelastung einer speisenden DC Spannung minimiert wird, indem sich von den einzelnen eingangsseitigen Brückenzeigen (BA) aufgenommene Strompulse derart überlagern, dass insgesamt eine relativ geringe schaltfrequente Schwankung des der DC Spannung entnommenen Gesamteingangsstromes vorliegt.
21. Konverter gemäss einem der Ansprüche 1 bis 10, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters mit einer Speisespannung in Form einer gleichgerichteten, jedoch nicht geglätteten Einphasenwechselfspannung, nachfolgend als Betragsinusspannung bezeichnet, zu arbeiten, indem eingangsseitig ein hinsichtlich eines lokalen, sich über eine Taktperiode erstreckten, Mittelwertes der Betragsinusspannung ein proportionaler, also ebenfalls betragsinusförmig verlaufender Strom entnommen wird, und andererseits durch die Phasenkonverter (10a, 10b, 10c) Ausgangsspannungen derart gebildet werden, dass für die Dreiphasenlast ein symmetrisches sinusförmiges Aussenleiterspannungssystem vorliegt, wobei die Ausgangskondensatoren (C_a , C_b , C_c) für den Ausgleich einer Differenz zwischen der konstanten an eine Dreiphasenlast abgegebenen Leistung und der mit zweifach netzfrequenten Schwankung der aus einem Netz bezogenen Leistung derart herangezogen werden, dass eine gleichzeitige gleiche Erhöhung oder Verringerung aller Ausgangsspannungen durch Addition eines Offsets vorgenommen und somit die in Ausgangskapazitäten (C_a , C_b , C_c), welche im Fall der Abhängigkeit von Anspruch 9 gleich den in Anspruch 9 genannten Ausgangskapazitäten sind, gespeicherte Energie erhöht oder verringert wird, wobei die Ausgangsaussenleiterspannungen unverändert bleiben.
22. Konverter gemäss einem der Ansprüche 1 bis 10, wobei die Regelung dazu ausgebildet ist, im Betrieb des Konverters mit einer hinsichtlich Phasenverschiebung von Verbraucherspannung und Verbraucherstrom einstellbaren elektrischen Verbrauchers zu arbeiten, wobei die Phasenverschiebung so gewählt wird, dass eine für eine Umladung von Ausgangskapazitäten (C_a , C_b , C_c), welche im Fall der Abhängigkeit von Anspruch 9 gleich den in Anspruch 9 genannten Ausgangskapazitäten sind, erforderliche Blindleistung kompensiert und somit nicht über die Phasenkonverterinduktivitäten (L_a , L_b , L_c) zugeführt werden muss womit eine Verringerung der Strombelastung der Leistungshalbleiter der Phasenkonverter (10a, 10b, 10c) und der Phasenkonverterinduktivitäten (L_a , L_b , L_c) erreicht wird.

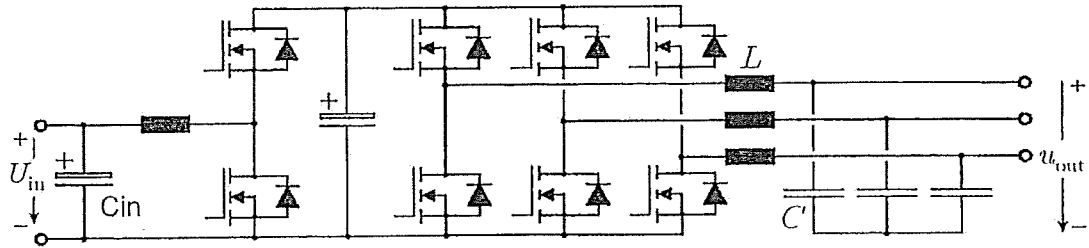


Fig. 1

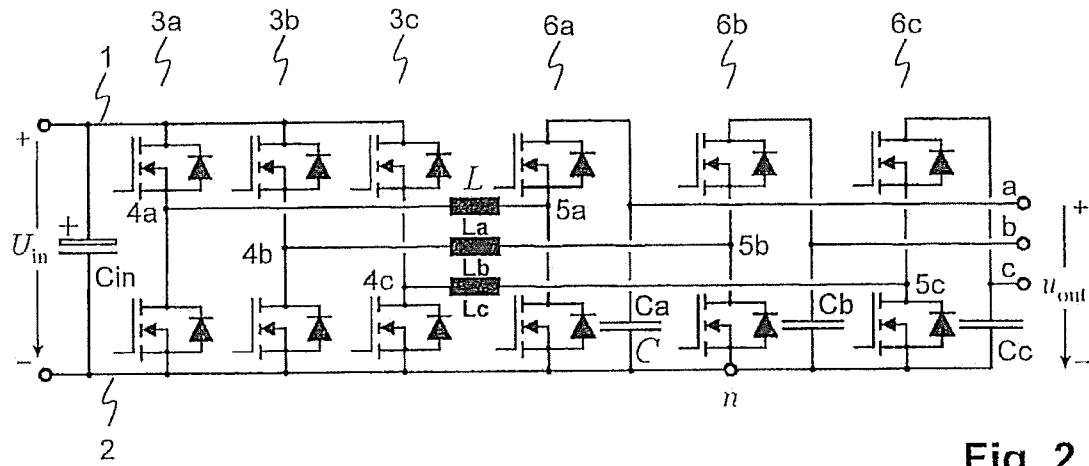


Fig. 2

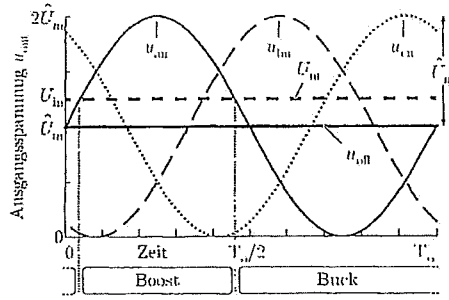


Fig. 3.1

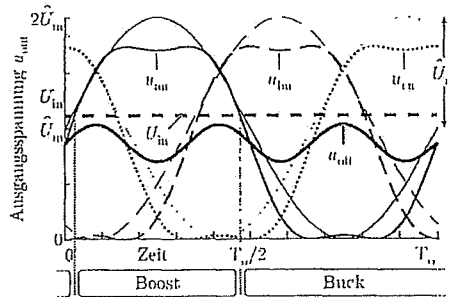


Fig. 3.2

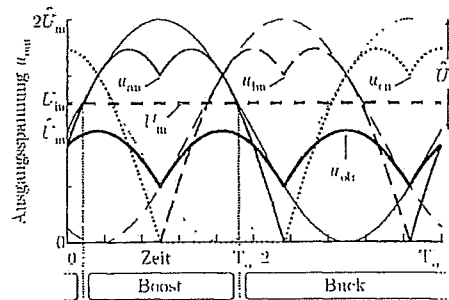


Fig. 3.3

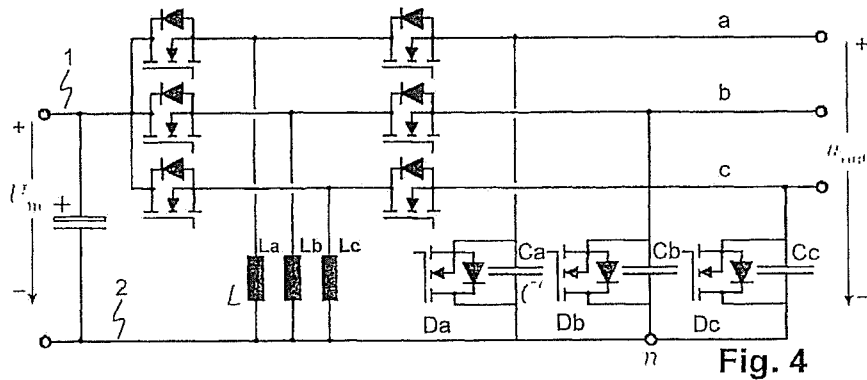


Fig. 4

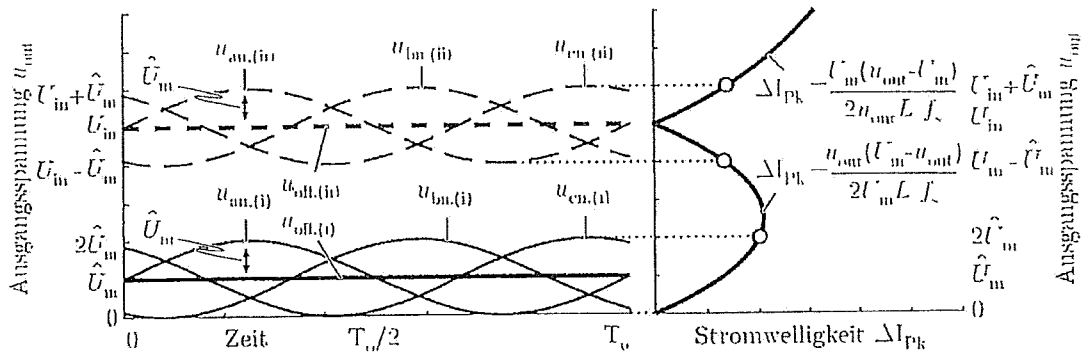


Fig. 5.1

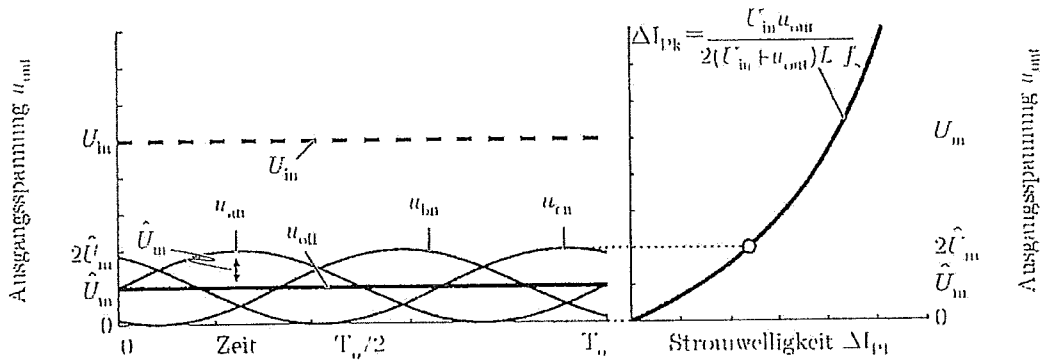


Fig. 5.2

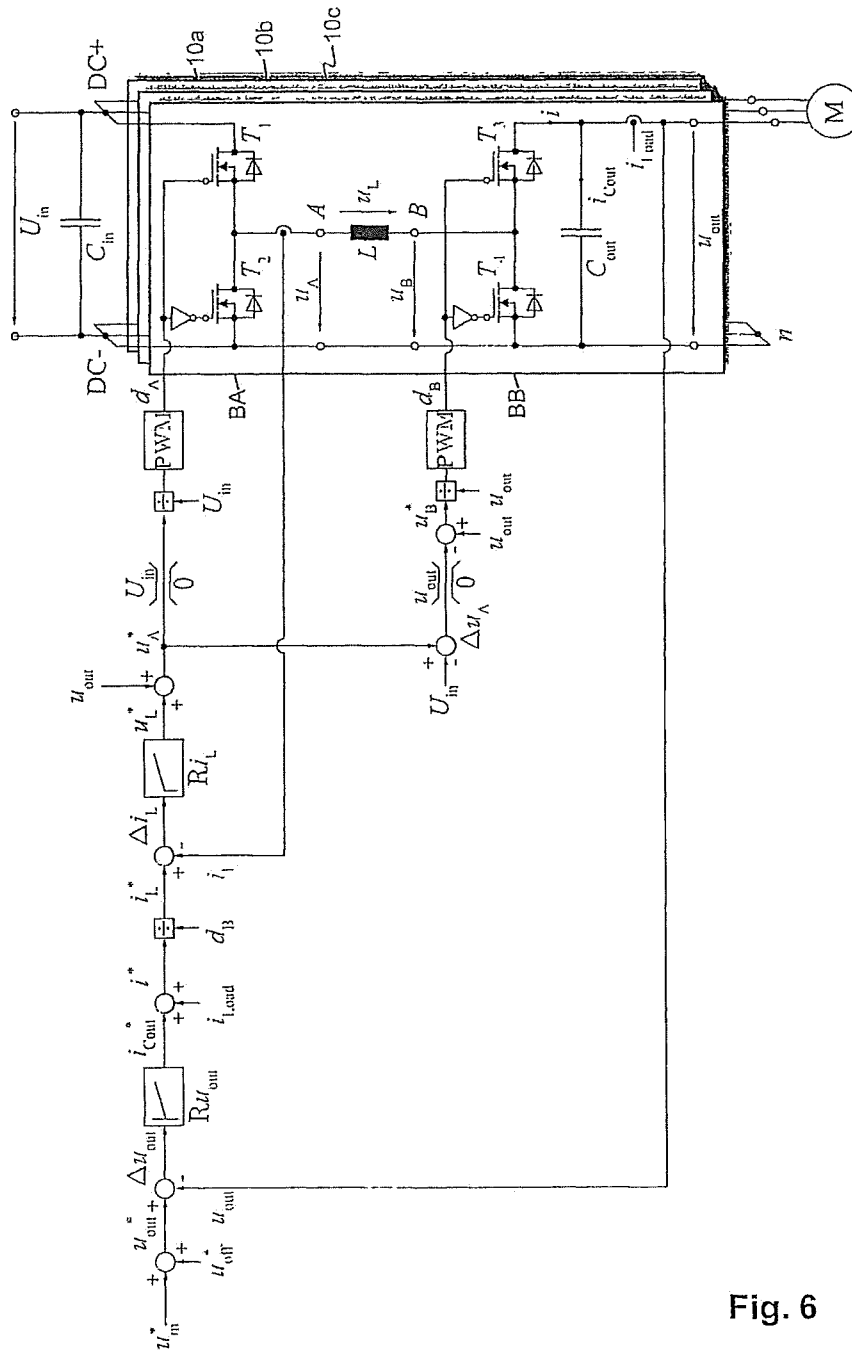


Fig. 6

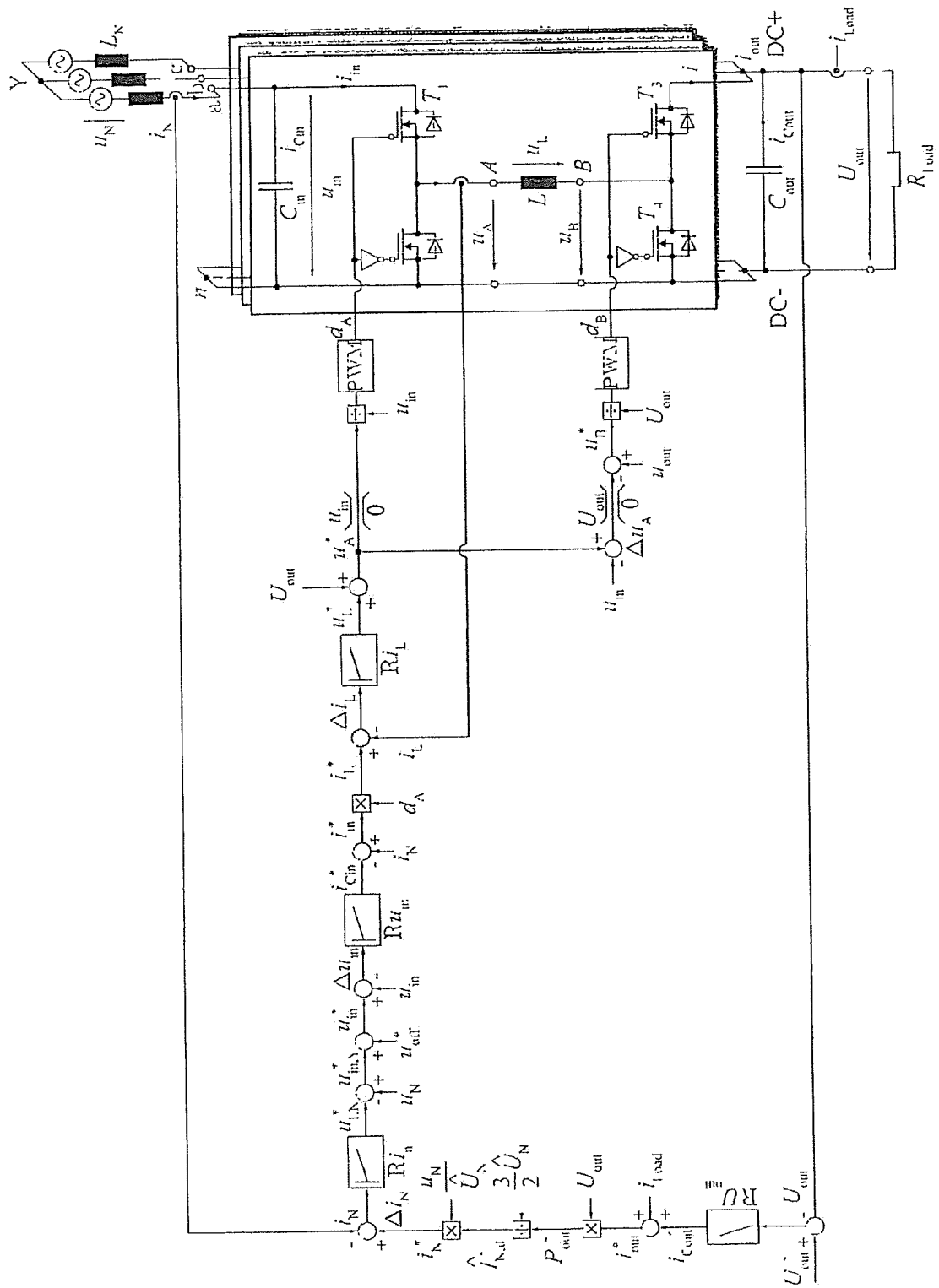


Fig. 7

