



(12)发明专利

(10)授权公告号 CN 105406705 B

(45)授权公告日 2019.01.18

(21)申请号 201510568209.2

(22)申请日 2015.09.08

(65)同一申请的已公布的文献号
申请公布号 CN 105406705 A

(43)申请公布日 2016.03.16

(30)优先权数据
14/479,854 2014.09.08 US

(73)专利权人 英飞凌科技奥地利有限公司
地址 奥地利菲拉赫

(72)发明人 J·科拉尔 G·德伯伊
M·卡斯帕

(74)专利代理机构 北京市金杜律师事务所
11256
代理人 郑立柱

(51)Int.Cl.
H02M 1/42(2007.01)

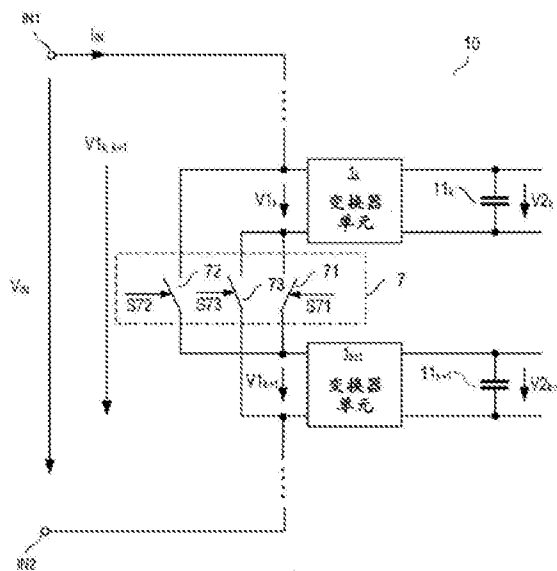
(56)对比文件
CN 1748349 A,2006.03.15,
CN 102082514 A,2011.06.01,
CN 102511123 A,2012.06.20,
CN 101834539 A,2010.09.15,
US 7212419 B2,2007.05.01,
JP H07154967 A,1995.06.16,

审查员 魏小凤

权利要求书3页 说明书71页 附图66页

(54)发明名称
多单元功率变换方法和多单元功率变换器

(57)摘要
本公开涉及多单元功率变换方法和多单元功率变换器。一种功率变换器电路包括多个变换器单元。多个变换器单元中的至少第一变换器单元具有第一操作特性。多个变换器单元中的至少第二变换器单元具有与第一操作特性不同的第二操作特性。



1. 一种功率变换器电路,包括:

多个变换器单元,其中所述多个变换器单元中的至少第一变换器单元具有第一操作特性,并且其中所述多个变换器单元中的至少第二变换器单元具有与所述第一操作特性不同的第二操作特性;

多个电容器,每个电容器与所述多个变换器单元中的一个变换器单元相关联,

其中所述功率变换器被配置成控制跨所述多个电容器中的每个电容器的电压,并且

其中所述第一操作特性包括跨与所述第一变换器单元相关联的第一电容器的电压的第一电压水平,并且所述第二操作特性包括跨与所述第二变换器单元相关联的第二电容器的电压的第二电压水平,并且

其中所述第一操作特性包括所述第一变换器单元中的至少一个电子开关的第一电压阻断能力,并且所述第二操作特性包括所述第二变换器单元中的至少一个电子开关的第二电压阻断能力。

2. 根据权利要求1所述的功率变换器电路,其中所述第一电压水平小于所述第二电压水平的80%。

3. 根据权利要求1所述的功率变换器电路,其中所述功率变换器被配置成控制跨所述多个电容器中的每个电容器的电压以使得跨所述多个电容器的所述电压互相不同。

4. 根据权利要求1所述的功率变换器电路,

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出,

其中所述多个变换器单元的所述单元输入串联连接,其中包括所述多个变换器单元的所述单元输入的串联电路耦合至所述功率变换器的输入,并且

其中所述多个变换器单元中的每个变换器单元的所述单元输出连接至所述多个电容器中的相应的一个电容器。

5. 根据权利要求4所述的功率变换器电路,

其中所述功率变换器被配置成在所述功率变换器的所述输入处接收周期性电压,并且基于所述输入电压的电压水平将所述变换器单元中的每个操作在三种不同操作模式中的一种操作模式中。

6. 根据权利要求5所述的功率变换器电路,其中所述三种不同操作模式包括:

导通模式;

关断模式;以及

PWM(脉冲宽度调制)模式。

7. 根据权利要求5所述的功率变换器电路,

其中所述变换器单元中的每个包括至少一个电子开关,

其中将所述变换器单元中的每个操作在所述三种不同操作模式中的一种操作模式中包括将所述变换器单元中的每个操作在连续驱动循环中,

其中在导通模式中,所述至少一个电子开关贯穿每个驱动循环而处于导通状态,

其中在关断模式中,所述至少一个电子开关贯穿每个驱动循环而处于关断状态,并且

其中在PWM模式中,所述至少一个电子开关在每个驱动循环中对于导通周期处于所述导通状态并且对于关断周期处于所述关断状态。

8. 根据权利要求1所述的功率变换器电路,

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出，

其中所述多个变换器单元的所述单元输出串联连接，其中包括所述多个变换器单元的所述单元输出的串联电路耦合至所述功率变换器的输出，并且

其中每个变换器单元的所述单元输入连接至所述多个电容器中的相应的一个电容器。

9. 根据权利要求8所述的功率变换器电路，

其中所述功率变换器被配置成在所述功率变换器的所述输出处接收周期性电压，并且基于所述输入电压的电压水平将所述变换器单元中的每个操作在三种不同操作模式中的一种操作模式中。

10. 根据权利要求9所述的功率变换器电路，其中所述三种不同操作模式包括：

导通模式；

关断模式；以及

PWM模式。

11. 根据权利要求10所述的功率变换器电路，

其中所述变换器单元中的每个包括至少一个电子开关，

其中将所述变换器单元中的每个操作在所述三种不同操作模式中的一种操作模式中包括将所述变换器单元中的每个操作在连续驱动循环中，

其中在所述导通模式中，所述至少一个电子开关贯穿每个驱动循环而处于导通状态，

其中在所述关断模式中，所述至少一个电子开关贯穿每个驱动循环而处于关断状态，并且

其中在所述PWM模式中，所述至少一个电子开关在每个驱动循环中对于导通周期处于所述导通状态并且对于关断周期处于所述关断状态。

12. 根据权利要求1所述的功率变换器电路，其中所述第一电压阻断能力小于所述第二电压阻断能力的80%。

13. 根据权利要求1所述的功率变换器电路，其中所述多个变换器单元中的每个变换器单元中的所述至少一个电子开关的电压阻断能力不同于所述多个变换器单元中的其他变换器单元中的每个变换器单元中的所述至少一个电子开关的电压阻断能力。

14. 根据权利要求1所述的功率变换器电路，

其中所述第一变换器单元和所述第二变换器单元中的每个变换器单元包括半桥，并且

其中所述第一变换器单元的所述至少一个电子开关是相应的所述半桥的高侧开关，并且所述第二变换器单元的所述至少一个电子开关是相应的所述半桥的高侧开关。

15. 根据权利要求1所述的功率变换器电路，

其中所述第一变换器单元和所述第二变换器单元中的每个变换器单元包括半桥，并且

其中所述第一变换器单元的所述至少一个电子开关是相应的所述半桥的低侧开关，并且所述第二变换器单元的所述至少一个电子开关是相应的所述半桥的低侧开关。

16. 根据权利要求1所述的功率变换器电路，

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出，并且

其中所述多个变换器单元的所述单元输入串联连接。

17. 根据权利要求1所述的功率变换器电路，

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出，并且

其中所述多个变换器单元的所述单元输出串联连接。

18. 根据权利要求1所述的功率变换器电路,进一步包括:

多个电容器,其中所述多个电容器中的每个电容器连接至所述多个变换器单元中的一个变换器单元;以及

另外的功率变换器,耦合至所述多个变换器单元,其中所述另外的功率变换器包括至少一个变换器单元。

19. 根据权利要求1所述的功率变换器电路,

其中所述第一操作特性包括所述第一变换器单元中的至少一个电子开关的第一导通电阻,并且所述第二操作特性包括所述第二变换器单元中的至少一个电子开关的第二导通电阻。

20. 根据权利要求19所述的功率变换器电路,其中所述第一导通电阻小于所述第二导通电阻的80%。

21. 根据权利要求20所述的功率变换器电路,其中所述多个变换器单元中的每个变换器单元中的所述至少一个电子开关的导通电阻不同于所述多个变换器单元中的其他变换器单元中的每个变换器单元中的至少一个电子开关的导通电阻。

22. 根据权利要求20所述的功率变换器电路,

其中所述第一变换器单元和所述第二变换器单元中的每个变换器单元包括半桥,并且其中所述第一变换器单元的所述至少一个电子开关是相应的所述半桥的高侧开关,并且所述第二变换器单元的所述至少一个电子开关是相应的所述半桥的高侧开关。

23. 根据权利要求21所述的功率变换器电路,

其中所述第一变换器单元和所述第二变换器单元中的每个变换器单元包括半桥,并且其中所述第一变换器单元的所述至少一个电子开关是相应的所述半桥的低侧开关,并且所述第二变换器单元的所述至少一个电子开关是相应的所述半桥的低侧开关。

24. 根据权利要求21所述的功率变换器电路,

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中所述多个变换器单元的所述单元输入并联连接。

25. 根据权利要求21所述的功率变换器电路,

其中所述多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中所述多个变换器单元的所述单元输出并联连接。

多单元功率变换方法和多单元功率变换器

技术领域

[0001] 本公开总体上涉及功率变换方法和功率变换器。

背景技术

[0002] 功率变换在很多不同的电子应用中是重要问题。在几乎每种功率变换器中的一个重要方面是有效地变换功率,即,将与功率变换有关的损耗尽可能地降低。

发明内容

[0003] 根据一个实施例,一种功率变换器电路包括多个变换器单元,其中多个变换器单元中的至少第一变换器单元具有第一操作特性,并且其中多个变换器单元中的至少第二变换器单元具有与第一操作特性不同的第二操作特性。

[0004] 根据一个实施例,一种方法包括通过包括多个变换器单元的功率变换器来接收周期性输入电压,多个变换器单元中的每个变换器单元包括单元输入和单元输出;以及基于周期性输入电压的电压水平,将多个变换器单元中的至少两个变换器单元的单元输入并联或者串联连接。

[0005] 根据一个实施例,一种方法包括通过包括多个变换器单元的功率变换器来接收周期性输入电压,多个变换器单元中的每个变换器单元包括单元输出和单元输入,以及基于输出电压的瞬时电压水平,将多个变换器单元中的至少两个变换器单元的单元输出并联或者串联连接。

附图说明

[0006] 下面参考附图解释示例。附图用于图示某些原理,使得仅图示了用于理解这些原理所必需的方面。附图不一定成比例。在附图中,相同附图标记表示同样的特征。

[0007] 图1图示了具有两个功率变换器的功率变换器电路。

[0008] 图2A-图2C示出了图示一些不同类型的功率变换方法的时序图;

[0009] 图3A-图3C示出了图示一些不同类型的功率变换方法的时序图。

[0010] 图4示出了具有ISOP(串联输入,并联输出)拓扑的功率变换器电路的一个实施例。

[0011] 图5示出了具有ISOS(串联输入,串联输出)拓扑的功率变换器电路的一个实施例。

[0012] 图6示出了具有IPOS(并联输入,串联输出)拓扑的功率变换器电路的一个实施例。

[0013] 图7示出了具有IPOP(并联输入,并联输出)拓扑的功率变换器电路的一个实施例。

[0014] 图8示出了功率变换器电路的两个变换器单元,其中一个具有隔离拓扑并且一个具有非隔离拓扑。

[0015] 图9示出了功率变换器电路的两个变换器单元,其中一个具有隔离拓扑并且一个具有非隔离拓扑。

[0016] 图10示出了功率变换器电路的两个变换器单元,都具有非隔离拓扑。

[0017] 图11示出了整流器电路的一个实施例。

- [0018] 图12示出了具有IS(串联输入)拓扑的多单元功率变换器的一个实施例。
- [0019] 图13示出了图12中示出的多单元功率变换器中的主控制器的一个实施例。
- [0020] 图14更详细地示出了图13中示出的控制器的一个实施例。
- [0021] 图15示意性地图示了图12中示出的多单元功率变换器的输入电压和对应调制指数的一个实施例。
- [0022] 图16示出了图12中示出的多单元功率变换器中的一个变换器单元的单元控制器的一个实施例。
- [0023] 图17示出了图16中示出的控制器的一种操作方式的时序图。
- [0024] 图18示出了图17中示出的单元控制器中的PWM控制器的一个实施例。
- [0025] 图19A-图19B示出了图12中示出的多单元功率变换器的一种操作方式在不同调制指数时的时序图。
- [0026] 图20示意性地图示了图12中示出的多单元功率变换器的输入电压波形和对应的总单元输入电压的一个实施例。
- [0027] 图21图示了图12中示出的多单元功率变换器的个体变换器单元中的单元控制器可以如何同步。
- [0028] 图22示出了图18中示出的PWM控制器的修改。
- [0029] 图23示出了图12中示出的多单元功率变换器的另一操作方式的时序图。
- [0030] 图24示出了根据一个实施例的多单元功率变换器的变换器单元。
- [0031] 图25A-图25B示出了图24中示出的变换器单元的一种操作方式的时序图。
- [0032] 图26A-图26B示出了图25A-图25B中示出的变换器单元中的单元控制器的两个实施例。
- [0033] 图27示意性地图示了图12中示出的多单元功率变换器在利用图24中示出的变换器单元实施时的输入电压波形和对应总单元输入电压的一个实施例。
- [0034] 图28示出了图14中示出的主控制器的修改。
- [0035] 图29示出了具有IP(并联输入)拓扑的多单元功率变换器的一个实施例。
- [0036] 图30示出了图29中示出的变换器单元之一中的控制器的一个实施例。
- [0037] 图31示出了具有OP(并联输出)拓扑的多单元功率变换器的一个实施例。
- [0038] 图32A-图32B示出了可以用于图31中示出的多单元功率变换器的变换器单元的两个实施例。
- [0039] 图33示出了图31中示出的多单元功率变换器中的主控制器的一个实施例。
- [0040] 图34示出了具有OS(串联输出)拓扑的多单元功率变换器的一个实施例。
- [0041] 图35示出了图34中示出的多单元功率变换器的主控制器的一个实施例。
- [0042] 图36更详细地示出了图35中示出的主控制器的一个实施例。
- [0043] 图37示出了具有OP(并联输出)拓扑的多单元功率变换器的一个实施例。
- [0044] 图38示出了具有IP(并联输入)拓扑的多单元功率变换器的一个实施例。
- [0045] 图39示出了图38中示出的多单元功率变换器中的主控制器的一个实施例。
- [0046] 图40示意性地图示了基于所变换的功率的功率水平的变换器单元的效率。
- [0047] 图41A-图41B示出了图示激活和去激活(甩相)具有OP拓扑的多单元功率变换器中的变换器单元的时序图。

- [0048] 图42示意性地图示了在具有OP拓扑的多单元功率变换器中可以如何取决于输出功率来设置非激活变换器单元的数量。
- [0049] 图43图示了操作具有OP拓扑的多单元变换器的一个实施例。
- [0050] 图44示出了具有甩相功能的多单元功率变换器中的主控制器的一个实施例。
- [0051] 图45A-图45B示出了图示激活和去激活(甩相)具有IP拓扑的多单元功率变换器中的变换器单元的时序图。
- [0052] 图46示意性地图示了在具有IP拓扑的多单元功率变换器中可以如何取决于输出功率来设置非激活变换器单元的数量。
- [0053] 图47图示了操作具有OP拓扑的多单元变换器的一个实施例。
- [0054] 图48示出了具有甩相功能的多单元功率变换器中的主控制器的一个实施例。
- [0055] 图49示出了具有甩相功能的多单元功率变换器中的主控制器的一个实施例。
- [0056] 图50示出了图示在间歇操作模式中的IS或OS多单元变换器的一种操作方式的时序图。
- [0057] 图51示出了在具有间歇操作功能的IS多单元变换器中的主控制器的一个实施例。
- [0058] 图52示出了在具有间歇操作功能的IS多单元变换器中的主控制器的一个实施例。
- [0059] 图53示出了图示在间歇操作模式中的IP或OP多单元变换器的一种操作方式的时序图。
- [0060] 图54示出了图示在间歇操作模式中的IP或OP多单元变换器的一种操作方式的时序图。
- [0061] 图55示出了包括输出电容器的功率变换器电路的一部分。
- [0062] 图56图示了将具有OP拓扑的多单元变换器操作在间歇操作模式中的一个实施例。
- [0063] 图57图示了将具有IP拓扑的多单元变换器操作在间歇操作模式中的一个实施例。
- [0064] 图58示出了在具有OP拓扑的多单元变换器中的主控制器的一个实施例。
- [0065] 图59示出了在具有IP拓扑的多单元变换器中的主控制器的一个实施例。
- [0066] 图60示出了包括滤波器单元的多单元变换器的一个实施例。
- [0067] 图61示出了图60中示出的滤波器单元的一个实施例。
- [0068] 图62示出了图60中示出的多单元变换器中的主控制器的一个实施例。
- [0069] 图63示出了图示图60中示出的多单元变换器的一种操作方式的时序图。
- [0070] 图64示出了操作图60中示出的多单元变换器的一个实施例。
- [0071] 图65示出了图示图60中示出的多单元变换器的一种操作方式的时序图。
- [0072] 图66示出了包括滤波器单元的多单元变换器的一个实施例。
- [0073] 图67示出了图66中示出的滤波器单元的一个实施例。
- [0074] 图68示出了图66中示出的多单元变换器中的主控制器的一个实施例。
- [0075] 图69示出了操作图66中示出的多单元变换器的一个实施例。
- [0076] 图70示出了多单元变换器的两个变换器单元和串联或并联连接单元输入的开关电路。
- [0077] 图71示出了图示图70中示出的变换器单元的一种操作方式的时序图。
- [0078] 图72示出了如图70所示的具有两个可重新布置变换器的多单元变换器中的主控制器的一个实施例。

- [0079] 图73示出了多单元变换器的两个变换器单元和串联或并联连接单元输入的开关电路。
- [0080] 图74示出了图示图73中示出的变换器单元的一种操作方式的时序图。
- [0081] 图75示出了如图73所示的具有两个可重新布置变换器的多单元变换器中的主控制器的一个实施例。
- [0082] 图76A-76B分别图示了在多单元变换器中的功率份额和电流份额的不均衡分布。
- [0083] 图77示出了配置成分别控制在具有IP拓扑的多单元变换器中的功率份额和电流份额的分布的主控制器的一个实施例。
- [0084] 图78示出了配置成分别控制在具有OP拓扑的多单元变换器中的功率份额和电流份额的分布的主控制器的一个实施例。
- [0085] 图79A-79B示出了图示具有IS或OS拓扑的多单元变换器的操作使得DC链电压具有不同电压水平的时序图。
- [0086] 图80示出了配置成操作如图79A-79B所示的多单元变换器的主控制器的一个实施例。
- [0087] 图81示出了在多单元变换器的变换器单元中的半桥的一个实施例。
- [0088] 图82示出了图示图81中示出的半桥的PWM操作的时序图。
- [0089] 图83图示了对于几个不同半桥设计在PWM操作的不同占空比时在图80中示出的半桥中发生的损耗。
- [0090] 图84示出了用于通过不同地操作个体变换器单元来优化多单元功率变换器的操作的方法的一个实施例。
- [0091] 图85示出了如图84所图示的具有优化功能的IS多单元变换器中的主控制器的一个实施例。
- [0092] 图86示出了如图84所图示的具有优化功能的OS多单元变换器中的主控制器的一个实施例。
- [0093] 图87示出了多单元变换器中的桥电路的一个实施例。
- [0094] 图88示出了包括多单元变换器和单个单元变换器的功率变换器电路的一个实施例。
- [0095] 图89示出了包括从不同功率源接收多个DC电压的多单元变换器的功率变换器电路的一个实施例。
- [0096] 图90示出了包括多单元变换器和耦合至多单元变换器的多个单个单元变换器的功率变换器电路的一个实施例。

具体实施方式

[0097] 在以下详细描述中,参考附图。附图形成说明的一部分并且通过图示的方式示出了可以实践本发明的特定实施例。应当理解,本文所描述的各种实施例的特征可以与彼此组合,除非另外明确指明。

[0098] 在下文中,参考附图解释功率变换方法和功率变换器电路的几个实施例。这些功率变换器电路包括具有几个功率变换器单元的至少一个功率变换器。在下文中,包括几个功率变换器单元的功率变换器将被称为多单元功率变换器或者多单元变换器。使用至少一

个多单元变换器的功率变换方法将被称为多单元功率变换方法。

[0099] 图1示出了配置成将在输入N1、N2处接收的输入功率 P_{IN} 转换成在输出OUT1、OUT2处提供的输出功率 P_{OUT} 的功率变换器电路的一个实施例。输入功率 P_{IN} 被定义为在输入N1、N2处接收的输入电流 I_{IN} 和输入的第一输入节点IN1与第二输入节点IN2之间的输入电压 V_{IN} 的乘积,使得 $P_{IN}=V_{IN} \cdot I_{IN}$ 。输出功率 P_{OUT} 被定义为在输出OUT1、OUT2处提供的输出电流 I_{OUT} 和在输出的第一输出节点OUT1与第二输出节点OUT2之间的输出电压 V_{OUT} 的乘积,使得 $P_{OUT}=V_{OUT} \cdot I_{OUT}$ 。负载Z(图1中以虚线图示)可以接收由第二功率变换器20提供的输出功率 P_{OUT} 。

[0100] 功率变换器电路包括配置成在输入IN1、IN2处接收输入功率的第一变换器10和配置成在输出OUT1、OUT2处提供输出功率的第二功率变换器20。第一功率变换器10和第二功率变换器20中的至少一个包括多个功率变换器单元,功率变换器单元在下文中将简称为变换器单元。在图1中示出的实施例中,第一功率变换器10包括多个变换器单元 1_1-1_{N1} ,并且第二功率变换器20包括多个变换器单元 2_1-2_{N3} 。这些变换器单元仅仅示意性地图示在图1中。第一功率变换器10和第二功率变换器20通过多个电容器 11_1-11_{N2} 链接。在下文中,这些电容器 11_1-11_{N2} 也将被称为DC链电容器。个体DC链电容器的电容取决于几个方面,例如,诸如输入电压和/或输出电压的波形,或者功率变换器电路的额定功率。根据一个实施例,DC链电容器的电容从诸如 $2\mu\text{F}$ 之类的几微法(μF)和诸如 9mF 之类的几毫法(mF)之间的范围选择。

[0101] 参考图1,第一功率变换器10可以包括第一数量 $N1$ 的变换器单元 1_1-1_{N1} ,第二数量 $N2$ 的电容器 11_1-11_{N2} 可以链接第一功率变换器10和第二功率变换器20,并且第二功率变换器20可以包括第三数量 $N3$ 的变换器单元 2_1-2_{N2} 。根据一个实施例,第一数量 $N1$ 、第二数量 $N2$ 和第三数量 $N3$ 相等使得 $N1=N2=N3=N$ 。

[0102] 取决于第一功率变换器10和第二功率变换器20如何实施,不同类型的变换方法可以由功率变换器电路执行。那些不同类型的功率变换方法中的一些在下面参考图2A-图3C进行解释。这些图2A-图3C中的每个示意性地图示了输入电压 V_{IN} 和输出电压 V_{OUT} 的时序图。

[0103] 参考图2A,输入电压 V_{IN} 可以是整流正弦电压,并且输出电压 V_{OUT} 可以是具有低于输入电压 V_{IN} 的峰值电压的电压水平的直流电压。参考图2B,输入电压 V_{IN} 可以是正弦电压,并且输出电压 V_{OUT} 可以是具有低于输入电压 V_{IN} 的幅度的电压水平的直流电压。如图2A所示的整流正弦电压可以通过对如图2B所示的正弦电压整流来获得。根据一个实施例,正弦电压是具有 110V_{RMS} 或者 220V_{RMS} 和 50Hz 或者 60Hz 的频率的电网电压。图2B中示出的功率变换的类型可以用于各种不同应用中,其中从电网向负载Z提供DC功率。那些应用的示例包括电信交换机、计算机等。参考图2C,输入电压 V_{IN} 和输出电压 V_{OUT} 中的每个可以是直流电压,其中输入电压的电压水平 V_{IN} 高于输出电压 V_{OUT} 的电压水平。

[0104] 参考图3A,输出电压 V_{OUT} 可以是整流正弦电压,并且输入电压 V_{IN} 可以是具有低于输出电压 V_{OUT} 的峰值电压的电压水平的直流电压。参考图3B,输出电压 V_{OUT} 可以是正弦电压,并且输入电压 V_{IN} 可以是具有低于输出电压 V_{OUT} 的幅度的电压水平的直流电压。根据一个实施例,图3B中示出的正弦电压是具有 110V_{RMS} 或者 220V_{RMS} 和 50Hz 或者 60Hz 的频率的电网电压。图3B中示出的功率变换的类型可以用于如下应用中,其中从诸如例如光伏板、电池等DC功率源向电网提供功率。参考图3C,输入电压 V_{IN} 和输出电压 V_{OUT} 中的每个可以是直流电压,其中输入电压的电压水平 V_{IN} 低于输出电压 V_{OUT} 的电压水平。

[0105] 在图2A-图2C中示出的实施例中,输出电压 V_{OUT} 的电压水平低于输入电压 V_{IN} 的电压

水平或者有效电压水平。在下文中,配置成执行这些类型的功率变换中的一个的功率变换器电路将被称为具有降电压(step-down)特性的功率变换器电路。在图3A-图3C中示出的实施例中,输入电压 V_{IN} 的电压水平低于输出电压的电压水平或者有效电压水平。在下文中,配置成执行这些类型的功率变换中的一个的功率变换器电路将被称为具有升电压(step-up)特性的功率变换器电路。

[0106] 图1中示出的类型的四个不同的功率变换器电路将在下面参考图4-图7进行解释。在这些实施例中的每个中,第一功率变换器10 和第二功率变换器20中的每个包括多个变换器单元。进一步地,在这些实施例中的每个中, $N_1=N_2=N_3=N$ 使得第一功率变换器10的多个变换器单元中的每个通过一个DC链电容器链接至第二功率变换器20的多个变换器单元中的一个。然而,这仅是示例。第一功率变换器10和第二功率变换器20中只有一个包括多个变换器单元或者 N_1 、 N_2 和 N_3 中的至少两个不同的其他示例在下面进一步解释。图 4-图7中示出的功率变换器电路在第一功率变换器10的变换器单元如何连接至输入 IN_1 、 IN_2 以及第二功率变换器20的变换器单元如何连接至输出 OUT_1 、 OUT_2 的方面不同。

[0107] 图4示出了具有ISOP(串联输入,并联输出)拓扑的功率变换器电路的一个实施例。在该功率变换器中,第一功率变换器10的变换器单元 $1_1-1_{N_1}$ 在输入 IN_1 、 IN_2 处串联连接,并且第二功率变换器 20的变换器单元 $2_1-2_{N_3}$ 在输出 OUT_1 、 OUT_2 处并联连接。这在下面进行解释。

[0108] 在下文中,第一功率变换器10的变换器单元 $1_1-1_{N_1}$ 也将被称为第一变换器单元。这些第一变换器单元 $1_1-1_{N_1}$ 中的每个包括单元输入和单元输出。每个变换器单元 $1_1-1_{N_1}$ 的单元输出连接至多个DC链电容器 $11_1-11_{N_1}$ 中的一个,即连接至与相应第一变换器单元 $1_1-1_{N_1}$ 相关联的DC链电容器。第一变换器单元 $1_1-1_{N_1}$ 的单元输入在功率变换器电路的输入 IN_1 、 IN_2 处串联连接。即,多个第一变换器单元中的一个(图4中示出的实施例中的变换器单元 1_1)的第一单元输入节点连接至第一输入节点 IN_1 。多个第一变换器单元中的另一个(图 4中示出的实施例中的第一变换器单元 1_{N_1})的第二单元输入节点连接至功率变换器电路的第二输入节点 IN_2 。其他第一变换器单元(图 1中示出的变换器单元 1_2 、 1_3)均具有连接至另一第一变换器单元的第二单元输入节点的第一单元输入节点,并且具有连接至另一变换器单元的第一单元输入节点的它们的第二单元输入节点。换言之,个体第一变换器单元 $1_1-1_{N_1}$ 的单元输入在功率变换器电路的输入节点 N_1 、 N_2 之间形成级联。

[0109] 在下文中,第二功率变换器20的变换器单元 $2_1-2_{N_3}$ 也将被称为第二变换器单元。这些第二变换器单元 $2_1-2_{N_3}$ 中的每个包括单元输入和单元输出。每个变换器单元 $2_1-2_{N_3}$ 的单元输入被连接至多个DC链电容器中的一个。第二变换器单元 $2_1-2_{N_3}$ 的单元输出在功率变换器电路的输出 OUT_1 、 OUT_2 处并联连接。即,第二变换器单元 $2_1-2_{N_3}$ 中的每个具有连接至功率变换器电路的第一输入节点 OUT_1 的第一单元输出节点,并且第二变换器单元 $2_1-2_{N_3}$ 中的每个具有连接至功率变换器电路的第二输出节点 OUT_2 的第二单元输出节点。

[0110] 在图4中示出的具有ISOP拓扑的功率变换器电路中,串联连接的第一变换器单元 $1_1-1_{N_1}$ 中的每个接收输入电压 V_{IN} 的份额或者部分作为单元输入电压 $V_{1_1}-V_{1_{N_1}}$ 。即,单元输入电压 $V_{1_1}-V_{1_{N_1}}$ 的总和对应于输入电压 V_{IN} ,

$$[0111] \quad V_{IN} = \sum_{i=1}^{N_1} V_{1_i} \quad (1)$$

[0112] 每个第一变换器单元 $1_1-1_{N_1}$ 的单元输入电流等于输入电流 I_{IN} 。进一步地,并联连接

的第二变换器单元 2_1-2_{N3} 中的每个提供单元输出电流 $I_{2_1}-I_{2_{N3}}$,其为输出电流 I_{OUT} 的份额或者部分。即,单元输出电流 $I_{2_1}-I_{2_{N3}}$ 的总和对应于输出电流 I_{OUT} ,

$$[0113] \quad I_{OUT} = \sum_{i=1}^{N3} I_{2_i} \quad (2)。$$

[0114] 第二变换器单元中的每个的单元输出电压对应于功率变换器电路的输出电压 V_{OUT} 。

[0115] 图5示出了具有ISOS(串联输入,并联输出)拓扑的功率变换器电路的一个实施例。如在图4中示出的功率变换器电路中的,第一变换器单元 1_1-1_{N1} 在输入 IN_1 、 IN_2 处串联连接。图5中示出的功率变换器电路与图4中示出的功率变换器电路的不同在于第二变换器单元 2_1-2_{N3} 在输出 OUT_1 、 OUT_2 处串联连接。在下面进行解释。

[0116] 参考图5,多个第二变换器单元中的一个(图5中示出的实施例中的变换器单元 2_1)的第一单元输出节点连接至第一输出节点 OUT_1 。多个第二变换器单元中的另一个(图5中示出的实施例中的第二变换器单元 2_{N3})的第二单元输出节点连接至功率变换器电路的第二输出节点 OUT_2 。其他第二变换器单元(图5中示出的变换器单元 2_2 、 2_3)均具有连接至另一第二变换器单元的第二单元输出节点的第一单元输出节点,并且具有连接至另一第二变换器单元的第一单元输出节点的它们的第二单元输出节点。换言之,个体第二变换器单元 2_1-2_{N3} 的单元输出 OUT_1 、 OUT_2 之间形成级联。在该实施例中,多个第二变换器单元 2_1-2_{N3} 中的每个的单元输出电压 $V_{3_1}-V_{3_{N3}}$ 是功率变换器电路的输出电压 V_{OUT} 的份额。即,

$$[0117] \quad V_{OUT} = \sum_{i=1}^{N3} V_{3_i} \quad (3)。$$

[0118] 多个第二变换器单元 2_1-2_{N3} 中的每个的单元输出电流等于功率变换器电路的输出电流。

[0119] 在图5中示出的功率变换器电路中,如在图4中示出的功率变换器电路中的,第一变换器单元 1_1-1_{N1} 中的每个的单元输出连接至多个DC链电容器 11_1-11_{N2} 中的一个,并且第二变换器单元 2_1-2_{N3} 中的每个的单元输入连接至DC链电容器 11_1-11_{N2} 中的一个,其中DC链电容器 11_1-11_{N2} 中的每个具有仅一个变换器单元和与其连接的仅一个第二变换器单元。

[0120] 图6示出了具有IPOS(并联输入,串联输出)拓扑的功率变换器电路的一个实施例。像在图5中示出的功率变换器电路中的,第二变换器单元 2_1-2_{N3} 在输出 OUT_1 、 OUT_2 处串联连接。图6中示出了的功率变换器电路与图5中示出的功率变换器电路的不同在于第一变换器单元 1_1-1_{N1} 在输入 IN_1 、 IN_2 处并联连接。即,第一变换器单元 1_1-1_{N3} 具有连接至功率变换器电路的第一输入节点 IN_1 的其第一单元输入节点,并且具有连接至功率变换器电路的第二输入节点 IN_2 的其第二单元输入节点。因此,第一变换器单元 1_1-1_{N3} 中的每个接收输入电压 V_{IN} 作为单元输入电压,并且第一变换器单元 1_1-1_{N1} 中的每个的单元输入电流 $I_{0_1}-I_{0_{N1}}$ 是输入电流 I_{OUT} 的份额或者部分,使得

$$[0121] \quad I_{IN} = \sum_{i=1}^{N1} I_{0_i} \quad (4)。$$

[0122] 图7示出了具有IPOP(并联输入,并联输出)拓扑的功率变换器电路的一个实施例。在该功率变换器电路中,第一变换器单元 1_1-1_{N1} 在输入 IN_1 、 IN_2 处并联连接,并且第二变换器单元 2_1-2_{N3} 在输出处并联连接。关于第一变换器单元 1_1-1_{N1} 的并联连接,参考图6和对应描述,并且关于第二变换器单元 2_1-2_{N3} 的并联连接,参考图4和对应描述。

[0123] 第一变换器单元 1_1-1_{N1} 和第二变换器单元 2_1-2_{N3} 中的每个利用功率变换器拓扑实

施并且被配置成在单元输入处接收单元输入功率并且在单元输出处提供单元输出功率。第一变换器单元 $1_1-1_{N_1}$ 中的每个从输入 IN_1 、 IN_2 接收其单元输入功率。第一变换器单元 $1_1-1_{N_1}$ 中的每个的单元输出功率是相应第一变换器单元分别向连接至单元输出DC链电容器和连接至单元输出的第二变换器单元所提供的功率。多个第二变换器单元 $2_1-2_{N_3}$ 中的每个的单元输入功率是相应第二变换器单元分别从与其连接的DC链电容器和与其连接的第一变换器接收的功率。第二变换器单元中的每个向输出 OUT_1 、 OUT_2 提供其单元输出功率。DC链电容器 $11_1-11_{N_2}$ 能够存储能量使得第一变换器单元 $1_1-1_{N_1}$ 中的一个的单元输出功率的功率水平和相关联的第二变换器单元的单元输入功率的功率水平可以不同。在下文中,措辞“相关联”用于描述一个第一变换器单元、连接至该第一变换器单元的DC链电容器和连接至该第一变换器单元和该DC链电容器的第二变换器单元之间的关系。

[0124] 实施在第一变换器单元 $1_1-1_{N_1}$ 和第二变换器单元 $2_1-2_{N_3}$ 中的变换器拓扑的类型例如取决于功率变换器电路所执行的功率变换的类型。一般而言,变换器单元 $1_1-1_{N_1}$ 、 $2_1-2_{N_3}$ 可以利用隔离功率变换器拓扑或者非隔离功率变换器拓扑实施。在第一种情况下,相应变换器单元包括将单元输入和单元输出电流隔离的变压器。在第二种情况下,变换器单元的单元输入和单元输出不被电流隔离。这在下面参考图8-图10进行解释。这些图中的每个示出了第一变换器单元 1_i 、第一变换器单元 1_i 的DC链电容器 11_i 和连接至第一变换器单元 1_i 的第二变换器单元 2_i 。第一变换器单元 1_i 和第二变换器单元 2_i 表示在本文前面所解释的功率变换器电路中的任一个中的第一变换器单元 $1_1-1_{N_1}$ 和连接至第一变换器单元 $1_1-1_{N_1}$ 的第二变换器单元 $2_1-2_{N_3}$ 的任一对。

[0125] 在图8中示出的实施例中,第一变换器单元 1_i 利用隔离变换器拓扑实施。这是通过表示第一变换器单元 1_i 的电路框中的变压器符号示意性地图示的。第二变换器单元 2_i 利用非隔离变换器拓扑实施。在第一变换器单元 $1_1-1_{N_1}$ 利用隔离变换器拓扑实施并且第二变换器单元 $2_1-2_{N_3}$ 利用非隔离变换器拓扑实施的功率变换器电路中,如图8所示,第一变换器单元 $1_1-1_{N_1}$ 提供功率变换器电路的输入 IN_1 、 IN_2 和输出 OUT_1 、 OUT_2 之间的电流隔离。

[0126] 在图9中示出的实施例中,第一变换器单元 1_i 利用非隔离变换器拓扑实施。这是通过表示第二变换器单元 2_i 的电路框中的变压器符号示意性地图示的。第一变换器单元 1_i 利用非隔离变换器拓扑实施。在第一变换器单元 $1_1-1_{N_1}$ 利用非隔离变换器拓扑实施并且第二变换器单元 $2_1-2_{N_3}$ 利用隔离变换器拓扑实施的功率变换器电路中,如图9所示,第二变换器单元 $2_1-2_{N_3}$ 提供输入 IN_1 、 IN_2 和输出 OUT_1 、 OUT_2 之间的电流隔离。

[0127] 在图10中示出的实施例中,第一功率变换器电路 1_i 和第二功率变换器电路 2_i 两者都不利用隔离变换器拓扑实施。根据另一实施例(未示出),第一功率变换器电路 1_i 和第二功率变换器电路 2_i 两者都利用隔离变换器拓扑实施。

[0128] 在下文中,解释第一功率变换器10的不同实施例以及这些实施例的操作方式。在下文中,具有串联连接的变换器单元 $1_1-1_{N_1}$ 的第一多单元功率变换器10将被称为IS(串联输入)变换器或者具有IS拓扑的功率变换器。同样地,具有并联连接的变换器单元 $1_1-1_{N_1}$ 的第一多单元功率变换器10将被称为IP(并联输入)变换器或者具有IP拓扑的功率变换器。具有串联连接的变换器单元 $2_1-2_{N_3}$ 的第二多单元功率变换器将被称为OS(串联输出)变换器或者具有OS拓扑的功率变换器。同样地,具有并联连接的变换器单元 $1_1-1_{N_1}$ 的第二多单元功率变换器20将被称为OP(并联输出)变换器或者具有OP拓扑的功率变换器。在第一功率变换

器10和第二功率变换器20中的一个的上下文中,“串联连接的变换器单元”是具有串联连接的它们的单元输入(在第一变换器10中)或者具有串联连接的它们的单元输出(在第二变换器单元10中)的变换器单元,并且“并联连接的变换器单元”是具有并联连接的它们的单元输入(在第一变换器10中)或者具有并联连接的它们的单元输出(在第二变换器单元 20中)的变换器单元。

[0129] 首先,解释具有IP拓扑的第一功率变换器10的实施例,其被配置成接收如图2A所示的整流正弦电压作为输入电压 V_{IN} ,并且在个体DC链电容器 $11_1-11_{N_2}$ 处提供多个DC链电压 $V_{2_1}-V_{2_{N_2}}$ (其中,在该实施例中 $N_1=N_2$)。参考图11,这样的具有整流正弦波的输入电压 V_{IN} 可以通过具有四个整流器元件101-104的桥整流器100从正弦电网电压 V_{GRID} 获得。这些整流器元件可以是二极管,如图11所示。然而,也可以使用诸如操作为同步整流器元件的开关之类的其他整流器元件。这些整流器元件101-104以桥配置连接并且接收电网电压 V_{GRID} 作为输入电压并且提供整流正弦电压作为输出电压。整流器电路100的这个输出电压是功率变换器电路的输入电压 V_{IN} ,其中在图 11中仅示出了输入 IN_1 、 IN_2 。

[0130] 电网电压 V_{GRID} 可以是 $110V_{RMS}$ 或者 $230V_{RMS}$ 的正弦电压。在第一种情况下,整流输入电压 V_{IN} 的峰值电压是约160V,并且在第二种情况下,峰值电压是约320V。根据另一实施例,电网电压是具有高达几千伏(kV)的峰值电压的中压。

[0131] 根据一个实施例,具有多个第一变换器单元 $1_1-1_{N_1}$ 的第一功率变换器10被配置成从输入电压 V_{IN} 生成DC链电压 $V_{2_1}-V_{2_{N_2}}$ 使得总体 DC链电压(总DC链电压)的电压水平 $V_{2_{TOT}}$ 高于输入电压 V_{IN} 的峰值电压的电压水平。总DC链电压 $V_{2_{TOT}}$ 等于个体DC链电压 $V_{2_1}-V_{2_N}$ 的总和,即,

$$[0132] \quad V_{2_{TOT}} = \sum_{i=1}^{N_2} V_{2_i} \quad (5)$$

[0133] 根据一个实施例,总DC链电压 $V_{2_{TOT}}$ 在峰值电压的1.1倍和1.3 倍之间。例如,在从 $220V_{RMS}$ 正弦电压获得的输入电压 V_{IN} 的情况下,总DC链电压 $V_{2_{TOT}}$ 是约400V。

[0134] 图12示出了具有IS拓扑并且配置成生成具有比输入电压 V_{IN} 的峰值电压水平高的电压水平的总DC链电压 $V_{2_{TOT}}$ 的第一功率变换器 10的一个实施例。在该实施例中,个体第一变换器级 $1_1-1_{N_1}$ 均利用升压变换器拓扑实施,其是非隔离变换器拓扑的一种类型。在图12中,第一变换器单元 $1_1-1_{N_1}$ 中只有一个,即第一变换器单元 1_1 被详细地示出。其他第一变换器单元 $1_2-1_{N_1}$ 利用相同拓扑实施。因此,在第一变换器单元 1_1 的上下文中提供的解释同样适用于其他第一变换器单元 $1_2-1_{N_1}$ 。

[0135] 参考图12,第一变换器单元1包括具有低侧开关 12_L 和高侧开关 12_H 的半桥12。高侧开关 12_H 是可选的,并且可以用诸如例如二极管的整流器元件来代替。参考图12,高侧开关可以利用电子开关和并联整流器元件实施。电子开关被操作为同步整流器,其在每次并联整流元件导通时接通。因此,高侧开关 12_H 像有源整流器元件一样操作。然而,当开关导通时在高侧开关 12_H 中发生的损耗低于在诸如二极管之类的可比的无源整流元件中发生的损耗。低侧开关 12_L 也可以利用电子开关和并联整流器元件实施。然而,整流器元件在该实施例中是可选的。高侧开关 12_H 和低侧开关 12_L 可以被实施为电子开关。那些开关的示例包括但不限于MOSFET(金属氧化物半导体场效应管)、IGBT(绝缘栅双极晶体管)、JFET(结型场效应晶体管)、BJT(双极结型晶体管)、HEMT(高电子迁移率晶体管)、GaN-HEMT等。一些类型的这些电子开关,诸如MOSFET,包括可以用作图12中示出的整流器元件的集成二极管(体二极

管)。

[0136] 参考图12,低侧开关12_L连接在第一变换器单元1₁的单元输入节点之间。因此,第一变换器单元1₁的低侧开关12_L和在其他第一变换器单元1_{2-1N1}中的对应低侧开关(未示出)形成连接在输入IN₁、IN₂的输入节点之间的串联电路。高侧开关12_H和第一变换器单元1₁的DC链电容器11₁形成串联电路,其中该串联电路与低侧开关12_L并联连接。

[0137] 第一功率变换器电路10进一步包括至少一个电感器15,诸如扼流圈。在图12中示出的实施例中,个体第一变换器单元1_{1-1N1}共享电感器15。即,有一个电感器,其与第一变换器单元1₁中的低侧开关12_L和其他变换器单元1_{2-1N1}中的对应低侧开关串联连接。根据另一个实施例(未示出),每个变换器单元1_{1-1N1}包括连接在一个单元输入节点和对于相应变换器单元中的高侧开关和低侧开关公共的电路节点之间的一个电感器。

[0138] 参考图12,第一变换器单元1₁进一步包括配置成控制低侧开关12_L和高侧开关的操作的控制器14₁。在高侧开关12_H用无源整流器元件代替的情况下,控制器14仅控制低侧开关12_L的操作。

[0139] 低侧开关12_L从控制器14接收驱动信号S12_L,其中驱动信号S12_L将低侧开关12_L接通或者关断。同样地,高侧开关12_H从控制器14接收驱动信号S12_H,其中驱动信号S12_H将高侧开关12_H接通或者关断。根据一个实施例,控制器14驱动低侧开关12_L和高侧开关12_H,使得它们不同时接通以便防止DC链电容器11₁经由这些开关12_L、12_H被充电。

[0140] 根据一个实施例,第一变换器单元1₁中的控制器14和其他变换器单元1_{2-1N1}中的对应控制器被第一功率变换器10的控制器4控制。在下文中,该控制器4也将被称为第一功率变换器10的主控制器。该主控制器14的操作方式和可能的实施方式在下面进行解释。

[0141] 根据一个实施例,主控制器4被配置成经由第一变换器单元1₁中的控制器14和其他变换器单元1_{2-1N1}中的对应控制器来控制(调节)的总DC链电压V2_{TOT}。根据一个实施例,主控制器4被进一步配置成控制输入电流I_{IN}的电流波形,使得输入电流I_{IN}的波形基本上对应于输入电压V_{IN}的波形。输入电压V_{IN}的波形和所得到的输入电流I_{IN}的波形之间的相位差可以是零,或者可以不同于零。将输入电流I_{IN}成具有与输入电压V_{IN}基本上相同的波形可以有助于控制在输入IN₁、IN₂处接收的输入功率P_{IN}的功率因数。配置成将输入电流I_{IN}的波形控制成基本上等于输入电压V_{IN}的波形的第一功率变换器10将被称为具有PFC(功率因数校正)能力的第一功率变换器10,或者,简单地称为第一PFC功率变换器10。

[0142] 配置成控制总DC链电压V2_{TOT}和输入电流I_{IN}的电流波形的主控制器4的一个实施例示于图13中。参考图13,主控制器4包括输入基准电流控制器41和变换器单元控制器42,其也将被称为调制指数控制器。输入基准电流控制器41被配置成生成输入电流基准信号I_{IN_REF}。输入电流基准信号I_{IN_REF}表示输入电流I_{IN}的期望电流水平(设定点),这是需要的以便控制总DC链电压V2_{TOT}使得总DC链电压V2_{TOT}的电压水平等于预定义的电压水平。该输入电流基准信号I_{IN_REF}的水平可以随输入电压V_{IN}变化而随时间变化。输入基准电流控制器41接收表示输入电压V_{IN}的瞬时电压水平的输入电压信号V_{IN_M}。该输入电压信号V_{IN_M}可通过测量输入电压V_{IN}或通过其他方式而获得。输入基准电流控制器41进一步接收DC链电压信号V2_{1_M}-V2_{N2_M}。这些DC链电压信号V2_{1_M}-V2_{N2_M}中的每个表示DC链电压V2₁-V2_{N2}中的一个。这些DC链电压信号V2_{1_M}-V2_{N2_M}可以通过测量个体DC链电压V2₁-V2_{N2}来获得。输入基准电流控制器41进一步接收总DC链电压基准信号V2_{TOT_REF}。该基准信号V2_{TOT_REF}表示总DC链电压V2_{TOT}的

期望(预定义)电压水平。输入基准电流控制器41基于这些输入信号计算输入电流基准信号 I_{IN_REF} 。因为输入基准电流控制器41生成输入电流基准信号 I_{IN_REF} 的电流水平使得总DC链电压具有由DC链电压基准信号 V_{2TOT_REF} 所限定的期望水平,所以本实施例中以及下面所解释的其他实施例中的输入基准电流控制器41也可被称为DC链电压控制器。

[0143] 调制指数控制器42接收输入电流基准信号 I_{IN_REF} 和输入电流信号 I_{IN_M} 。输入电流信号 I_{IN_M} 表示输入电流 I_{IN} 的瞬时电流水平。该输入电流信号 I_{IN_M} 可通过测量输入电流 I_{IN} 或通过其他方式来获得。调制指数控制器42输出由个体第一变换器单元 1_1-1_N 中的控制器 14_1-14_N 所接收的控制信号 m 。参考图12,控制器中的每个(更确切地说,在变换器单元中的每个中的控制器)从主控制器4接收控制信号 m_1-m_{N1} 。根据一个实施例,个体第一变换器单元 1_1-1_{N1} 接收相同的控制信号 m ,使得 $m=m_1=m_2=m_3=m_{N1}$ 。在下文中也将称为调制指示 m 的控制信号 m 的细节在下面进行解释。在进一步详述调制指数 m 之前,输入基准电流控制器41和变换器单元控制器42的实施例参考图14进行解释。调制指数控制器42用于控制输入电流 I_{IN} 。因此,调制指数控制器42也可以被称为(输入)电流控制器。

[0144] 在图14的上下文中,输入基准电流控制器41将简称为电流控制器。参考图14,电流控制器41可以包括误差滤波器411,其接收 DC链电压信号 $V_{21_M}-V_{2N2_M}$ 和总DC链电压基准信号 V_{2TOT_REF} 。误差滤波器411生成误差信号 V_{2ERR} ,其取决于总DC链电压基准信号 V_{2TOT_REF} 与个体DC链电压信号 $V_{21_M}-V_{2N_M}$ 的总和之间的差。这些 DC链电压信号 $V_{21_M}-V_{2N_M}$ 的总和表示总DC链电压 V_{2TOT} 。误差滤波器可以计算差

$$[0145] \quad V_{2TOT} - \sum_{i=1}^N V_{2i_M} \quad (6)$$

[0146] 并且将该差滤波以便生成误差信号 V_{2ERR} 。滤波器可以具有比例 (P) 特性、比例-积分 (P-I) 特性和比例-积分-微分 (PID) 特性。乘法器412接收误差信号 V_{2ERR} 和总DC链电压信号 V_{2TOT_REF} 并且提供这些信号 V_{2ERR} 、 V_{2TOT_REF} 的积作为输出信号A。可选的除法器 413接收乘法器输出信号A和信号B,其中信号B取决于输入信号 V_{IN} 的峰值电压水平 V_{IN_MAX} 的平方。在图14中示出的实施例中,

$$[0147] \quad B = \frac{V_{IN_MAX}^2}{2} \quad (7)$$

[0148] 除法器413的输出信号C等于除法器输入信号A、B的商A/B。进一步的乘法器414接收除法器输出信号C和输入电压信号 V_{IN_M} 并且被配置成将这些信号C和 V_{IN_M} 的瞬时水平相乘。进一步的乘法器414提供输入电流基准信号 I_{IN_REF} 作为输出信号。

[0149] 如参考图13所解释的,输入电流基准信号 I_{IN_REF} 限定输入电流 I_{IN} 的期望电流水平。在输入电压 V_{IN} 随时间变化时,输入电流基准信号 I_{IN_REF} 也随时间变化。这是因为,通过将输入电压信号 V_{IN_M} 与除法器413的输出信号相乘而生成输入电流基准信号 I_{IN_REF} 。可以省略除法器413。在这种情况下,进一步的乘法器414从乘法器412 接收输出信号A作为输入信号。假设输入电流基准信号 I_{IN_REF} 是具有由输入电压信号 V_{IN_M} 限定的频率的周期性信号,则输入电流基准信号 I_{IN_REF} 的幅度由输入电压信号 V_{IN_M} 的幅度以及除法器输出信号 C和乘法器输出信号A中的一个来限定。这些信号C和A取决于总 DC链电压 V_{2TOT} 。误差滤波器411被配置成生成误差信号 V_{2ERR} 使得当总DC链电压 V_{2TOT} 降到由总DC链电压基准信号 V_{2TOT_REF} 限定的水平之下时,误差信号 V_{2ERR} 的信号水平增加,以便增加乘法器输出信号A的水平和输入电流基准信号 I_{IN_REF} 的幅度,并且以便调节总DC链电压 V_{2TOT} 使得总DC链电压 V_{2TOT} 的电压水平基本

上对应于如由总DC链电压基准信号 V_{2TOT_REF} 限定的电压水平。同样地,当总DC链电压 V_{TOT} 增加到由总DC链电压基准信号 V_{2TOT_REF} 限定的电压水平之上时减小误差信号 V_{2ERR} 的水平,以便降低输入电压基准信号 I_{IN_REF} 的幅度并且抵消总DC链电压 V_{TOT} 的进一步增加。

[0150] 可选的除法器413可以用于输入电压 V_{IN} 的幅度可以变化的那些应用中。除法器413根据前馈原理起作用,并且当输入电压 V_{IN} 的幅度增加时,通过降低输入电流基准信号 I_{IN_REF} 的幅度,有助于降低输入电流 I_{IN} 的幅度。在这种情况下,作为针对输入电压 V_{IN} 的一个周期平均的输入功率的平均输入功率基本上独立于输入电压 V_{IN} 的幅度,并且基本上由误差信号 V_{2ERR} 和总DC链电压基准信号 V_{2TOT_REF} 来限定。

[0151] 参考图14,调制指数控制器42包括接收输入电流信号 I_{IN_M} 的第一滤波器422。减法器421接收输入电流基准信号 I_{IN_REF} 和滤波器输出信号422。该减法器421从输入电流基准信号 I_{IN_REF} 的瞬时水平减去滤波器输出信号 I_{IN_F} 的瞬时信号水平。减法器421的输出信号 I_{IN_ERR} 表示电流误差。即,减法器输出表示期望输入电流水平和实际输入电流水平之间的瞬时差值的信号 I_{IN_ERR} 。第二滤波器426接收该电流误差信号 I_{IN_ERR} ,并且提供调制指数 m 。根据一个实施例,第一滤波器422具有低通特性。第二滤波器423可以具有P、PI和PID 特性之一。

[0152] 可以表明,在输入电压 V_{IN} 是诸如例如具有100Hz或120Hz的频率的整流正弦电压的周期性电压的情况下,调制指数 m 也是基本上与输入电压 V_{IN} 具有相同频率的周期性信号。图15示意性地图示了输入电压 V_{IN} 和调制指数 m 之间的关系。参考图14,因为输入电流基准信号 I_{IN_REF} 通过将输入电压信号 V_{IN_M} 与取决于总DC链电压的信号C和A中的一个相乘而获得,所以表示输入电压 V_{IN} 的图15中示出的波形也表示输入电流基准信号 I_{IN_REF} (当假设总DC链电压 V_{TOT} 的电压水平在图15所图示的时间段期间不改变时)。参考图15,输入电压 V_{IN} 一方面与输入电流基准信号 I_{IN_REF} 之间,另一方面与调制指数 m 之间可能分别有相移 Φ 。该相差 Φ 最多几度,并且可以基于输入电压基准信号 I_{IN_REF} 和经滤波的输入电流信号 I_{IN_F} 之间的差和跨电感器15的电压 V_{15} (见图11)而变化。进一步地,可以表明,变化调制指数 m 的幅度取决于输入电压 V_{IN} 的幅度,而调制指数 m 的幅度随着输入电压 V_{IN} 的幅度增加而增加。根据一个实施例,主控制器4被配置成生成调制指数 m 作为具有0和1之间的值的归一化信号,其中调制指数 m 只有在输入电压 V_{IN} 的幅度对应于总DC链电压 V_{TOT} 的那些情况下具有1的幅度。

[0153] 图16示出了图12中示出的第一变换器单元 1_1 中的控制器14的一个实施例。其他变换器单元 1_2-1_{N1} 中的控制器(在图12中未示出)中的每个可以根据图16中示出的控制器14来实施。参考图16,控制器14₁被配置成基于从单元控制器42所接收的调制指数 m_1 来计算占空比 d_1 。在图16中示出的实施例中,计算占空比 d 包括如下计算占空比 d :

$$[0154] \quad d_1 = 1 - m_1 \quad (8)。$$

[0155] 为了解释的目的,假设第一变换器单元 1_1-1_{N1} 中的每个从主控制器接收相同的调制指数 m ,使得在第一变换器单元 1_1-1_{N1} 中的每个中的控制器中,计算相同占空比 $d = 1 - m$ 。

[0156] 像调制指数 m_1 一样,占空比 d_1 可以在0和1之间变化。像调制指数 m_1 一样,占空比 d_1 可以随着时间变化,并且可以在0和1之间变化。PWM控制器142接收占空比或者更精确地表示占空比 d_1 的信号,并基于占空比 d_1 生成用于低侧开关 12_L 的驱动信号 S_{12L} ,并且,可选地,生成用于高侧开关 12_H 的驱动信号 S_{12H} 。

[0157] 图16中示出的PWM控制器142的一种操作方式参考图17进行解释,其中示出了由低侧开关 12_L 接收的驱动信号 S_{12L} 和由高侧开关 12_H 接收的驱动信号 S_{12H} 的时序图。这些驱动

信号S12L、S12H 中的每个可以具有接通相应开关的导通水平和关断相应开关的关断水平。仅为解释的目的,在图17中,导通水平被绘为高信号水平,并且关断水平被绘为低信号水平。

[0158] 参考图17,PWM控制器142被配置成循环地接通低侧开关12L。特别地,PWM控制器142可以被配置成周期性地接通低侧开关12L。在图17中, T_p 表示低侧开关12L的一个驱动循环的持续时间。时间段 T_p 由开关频率 f_p 定义,其中 $T_p=1/f_p$ 。开关频率 f_p 是例如从18kHz 和几个100kHz之间的频率范围选择的频率。在图17中, T_{on} 表示低侧开关12L的导通时间,其是一个驱动循环内的低侧开关12L接通的时间段。占空比 d_1 限定相对于一个驱动循环的持续时间 T_p 的该导通时间的持续时间,其中

$$[0159] \quad d_1 = T_{on}/T_p \quad (9).$$

[0160] 因此,随着占空比 d_1 增加,相对于一个驱动循环的时间段 T_p ,导通时间增加,反之亦然。

[0161] 参考图17,与接通和关断低侧开关12L互补的,PWM控制器142 可以接通和关断高侧开关12H。即,PWM控制器142可以被配置成当低侧开关12L被关断时接通高侧开关12H,并且反之亦然。在接通低侧开关12L和接通高侧开关12H之间,并且在关断高侧开关12H和再次接通低侧开关之间可以有延迟时间。然而,这样的延迟时间没有在图17中示出。在这样的延迟时间期间,高侧开关12H的整流器元件导通。在高侧开关12H由整流器元件代替的情况下,当低侧开关12L处于关断状态中时,整流器元件“自动地”导通。

[0162] 图18示出了图16中示出的控制器14中的PWM控制器142的一个实施例。参考图18,PWM控制器142可以包括生成第一时钟信号CLK1的时钟生成器143。该第一时钟信号CLK1的频率可以高于开关频率 f_p 。根据一个实施例,第一时钟信号CLK1的频率是至少几个MHz。可以利用计数器等实施的分频器144接收第一时钟信号 CLK1并且生成第二时钟信号CLK2。第二时钟信号CLK2限定开关频率 f_p 。该第二时钟信号CLK2还在图17中图示。参考图17,每次发生第二时钟信号CLK2的单个脉冲时,低侧开关12L的驱动信号 S12L可以具有导通水平。诸如SR触发器145之类的锁存器可以在设置输入S处接收第二时钟信号CLK2。第一驱动器146具有耦合至触发器145的非反相第一输入Q的输入,并且基于触发器145的第一输入Q处的输出信号生成低侧开关12L的驱动信号S12L。可选的第二驱动器147基于触发器145的第二反相输出Q' 处的输出信号生成高侧开关12H的驱动信号S12H。为了调整低侧开关12L的导通时间 T_{on} ,计时器148接收第二时钟信号CLK2、占空比信号d和第一时钟信号CLK1。计时器145被配置成重置触发器145以便使得驱动信号S12L在第二时钟信号CLK2的信号脉冲之后的预定义的时间段具有关断水平,其中该时间段由占空比d限定。

[0163] 应当注意,图18仅示出了PWM控制器142的各种可能实施方式中的一个。当然,PWM控制器142的实施方式不限于图18中示出的特定实施例。

[0164] 可以表明,如上面所解释而生成的调制指数近似对应于

$$[0165] \quad m = V_{IN}/V_{2TOT} \quad (10).$$

[0166] 其中 V_{IN} 表示输入电压 V_{IN} 的瞬时电压水平,并且 V_{2TOT} 表示(期望的)总DC链电压。然而,这仅是近似。参考上文在图13和图14 的上下文中所陈述的内容,调制指数m不仅取决于输入电压 V_{IN} ,而且可以进一步基于输入电流 I_{IN} 和基准输入电流 I_{IN_REF} 的电流水平之间的差而变化。

[0167] 根据一个实施例,第一变换器单元 1_1 中的控制器14和其他变换器单元 1_2-1_{N1} 中的对应控制器从主控制器4接收相同调制指数 m ,并且个体变换器单元 1_1-1_{N1} 以交错方式操作。这参考图19A和图19B进行解释。图19A和图19B示出了第一变换器单元 1_1 中的低侧开关 12_L 的驱动信号 $S12_L$ 的时序图和其他变换器单元 1_2-1_{N1} 中的对应低侧开关的驱动信号 $S12_{L2}-S12_{LN1}$ 的时序图。在图19A和图19B中,这些驱动信号 $S12_L-S12_{LN1}$ 被示为在两个不同占空比 d ,即,在图19A中 $d=0.625$ 并且在图19B中 $d=0.125$ 。以交错方式操作个体变换器单元 1_1-1_{N1} 意思是个体变换器单元 1_1-1_{N1} 的驱动循环以 $T_p/N1$ 的时间偏移开始。在这里,像前面所解释的实施例中一样, $N1$ 表示第一变换器单元 1_1-1_{N1} 的数量。如果例如 $N1=4$,则时间偏移是 $T_p/4$,如图19A和图19B所示。例如,在变换器单元 1_1 中的驱动信号 $S12_L$ 的导通时间的开始和变换器单元 1_2 中的驱动信号 $S12_{L2}$ 的导通时间的开始之间存在 $T_p/4$ 的延迟时间,在变换器单元 1_2 中的驱动信号 $S12_{L2}$ 的导通时间的开始和变换器单元 1_3 中的驱动信号 $S12_{L3}$ 的导通时间的开始之间存在 $T_p/4$ 的延迟时间,并且在变换器单元 1_3 中的驱动信号 $S12_{L3}$ 的导通时间的开始和变换器单元 1_{N1} 中的驱动信号 $S12_{LN1}$ 的导通时间的开始之间存在 $T_p/4$ 的延迟时间。以交错方式操作个体变换器单元 1_1-1_{N1} 导致 $N1 \cdot f_p$ 的总体开关频率。这种高总体开关频率可以帮助降低输入电流 I_{IN} 中的纹波,纹波可能源于第一功率变换器10的开关模式操作,或者更确切地源于个体第一变换器单元 1_1-1_{N1} 的开关模式操作。

[0168] 参考图12,和对应描述,输入电流 I_{IN} 的电流水平可以通过调制跨电感器15的电压 $V15$ 来调整。该电压 $V15$ 的电压水平取决于输入电压 V_{IN} 、DC链电压 $V2_1-V2_{N2}$ 的瞬时值以及个体第一变换器单元 1_1-1_{N1} 的操作状态。为了解释的目的,假设个体DC链电压 $V2_1-V2_{N2}$ 基本上相等,并且DC链电容器的数量 $N2$ 等于第一变换器单元 1_1-1_{N1} 的数量 $N1$ ($N1=N2$)。在这种情况下,这些DC链电压 $V2_1-V2_{N2}$ 中的每个等于 $V2_{TOT}/N1$ 。进一步地,假设每个变换器单元 1_1-1_{N1} 可以具有作为相应低侧开关 12_L 被接通的操作状态的导通状态,以及相应低侧开关 12_L 被关断的关断状态。因此,在图19A和图19B中示出的时序图中,低侧开关驱动信号 12_L-12_{LN1} 的导通时间表示个体第一变换器单元的导通时间。

[0169] 假设第一变换器单元 1_1-1_{N1} 中的个体低侧开关(在图12中,仅示出了第一变换器单元 1_1 的低侧开关 12_L)的电阻可以被忽略,在个体变换器单元 1_1-1_{N1} 的单元输入处的单元输入电压 $V1_1-V1_{N1}$ 在变换器单元 1_1-1_{N1} 处于导通状态时为零,并且在变换器单元处于关断状态时等于相应变换器单元的DC链电压($V2_{TOT}/N1$)。电感器电压 $V15$ 由

$$[0170] \quad V15 = V_{IN} - V1_{TOT} \quad (11)$$

[0171] 给出,其中 $V1_{TOT}$ 表示个体第一变换器单元的单元输入处的总体电压。即,

$$[0172] \quad V1_{TOT} = \sum_{i=1}^{N1} V1_i \quad (12)$$

[0173] 在第一变换器单元 1_1-1_{N1} 中的每个包括电感器(未示出)的情况下,单元输入电压 $V1_1-V1_{N1}$ 是跨个体低侧开关的电压。然后 $V15$ 是跨多个电感器的总电压。

[0174] 如本文之前参考图13-图19B所解释的基于调制指数 m 来操作(驱动)个体第一变换器单元 1_1-1_{N1} 使得电感器电压 $V15$ 基本上在 $V_{IN} - (k \cdot V2_{TOT}/N1)$ 与 $V_{IN} - ((k+1) \cdot V2_{TOT}/N1)$ 之间变化,其中 k 取决于调制指数 m 并且等于同时处于关断状态的第一变换器单元的数量。 k 可以通过

$$[0175] \quad k = \text{Round} \left[\frac{V_{IN} - V15}{V2_{TOT}/N1} \right] = \text{Round} [m \cdot N1] \quad (13)$$

[0176] 获得,其中 $\text{Round}[\cdot]$ 是将方括号中的操作的结果近似到下一较低整数的数学函数, V_{IN} 是输入电压 V_{IN} 的瞬时水平,并且 m 是调制指数。如果例如输入电压 V_{IN} 的瞬时水平低于一个DC链电压 (V_{2TOT}/N_1) 的水平,则 $k=0$ 使得总单元输入电压 V_{1TOT} 在0和 V_{2TOT}/N_1 之间变化直到输入电压 V_{IN} 达到 V_{2TOT}/N_1 。以这种方式,总单元输入电压 V_{1TOT} “跟随”输入电压 V_{IN} 的瞬时值。换言之,变换器单元 $1_1-1_{N_1}$ 生成(调制)总单元输入电压 V_{1TOT} 使得总单元输入电压 V_{1TOT} “跟踪”输入电压 V_{IN} 。以这种方式,跨电感器15的电压 V_{15} 可以被控制器。这在下文中参考图12和图19A进行解释。

[0177] 在图19中示出的实施例中,个体变换器单元 $1_1-1_{N_1}$ 在 $d=0.625$ 的占空比的情况下操作。在该实施例中,调制指数 m 是0.375,这指示输入电压 V_{IN} 的瞬时值与(期望)总体DC链电压 V_{2TOT} 相比较低。参考上面的方程,当 $m=0.375$ 时并且当存在 $N_1=4$ 个变换器单元时 $k=1$ ($k=\text{Round}[0.375 \cdot 4]=\text{Round}[1.5]=1$),使得在 $m=0.375$ 时,总体单元输入电压 V_{1TOT} 在 V_{2TOT}/N_1 和 $2 \cdot V_{2TOT}/N_1$ 之间改变。即,一个或两个变换器单元同时处于关断状态,并且同时三个或两个变换器单元处于关断状态。如果三个第一变换器单元 $1_1-1_{N_1}$ 处于导通状态,则总体输入单元电压 V_{1TOT} 是 $(N_1-3) \cdot V_{2TOT}/N_1$ 。即,在 $N_1=4$ 的该特定实施例中,总体输入单元电压 V_{1TOT} 是 V_{2TOT}/N_1 。如果变换器单元 1_1-1_N 中的两个操作在导通状态,则总体单元输入电压 V_{1TOT} 是 $(N_1-2) \cdot V_{2TOT}/N_1$ 。在这两种情况下电感器电压 V_{15} 是

$$[0178] \quad V_{15} = V_{IN} - (N_1 - 3) \cdot V_{2TOT}/N_1 \quad (14A)$$

$$[0179] \quad V_{15} = V_{IN} - (N_1 - 2) \cdot V_{2TOT}/N_1 \quad (14B)。$$

[0180] 调制指数 $m=0.375$ 指示输入电压 V_{IN} 的瞬时值基本上对应于 $0.375 \cdot V_{2TOT}$,使得电感器电压 V_{15} 在第一变换器单元 1_1-1_N 中的三个处于导通状态时是正的,并且在第一变换器单元 1_1-1_N 中的两个处于导通状态时是负的。因此,在第一种情况下,电感器电流 I_{IN} 增加,而在第二种情况下,它减小。在总体单元输入电压 V_{1TOT} 低于输入电压 V_{IN} 的瞬时值的那些时间段中,能量感性地存储在电感器15中,并且在输入电压 V_{IN} 的瞬时电压水平低于总体单元输入电压 V_{1TOT} 的那些时间段中,存储在电感器15中的能量转移至处于关断状态的那些第一变换器单元 $1_1-1_{N_1}$ 的DC链电容器。因为第一变换器单元 $1_1-1_{N_1}$ 中的每个在一个驱动循环中被接通和关断,当个体第一变换器单元 $1_1-1_{N_1}$ 通过主变换器4接收相同调制指数 m 时,个体第一变换器单元 $1_1-1_{N_1}$ 的DC链电容器 $11_1-11_{N_2}$ 被同等地充电。

[0181] 参考图19B中示出的实施例,占空比 $d=0.125$ 对应于 $m=0.875$ 的调整指数。在这种情况下,输入电压 V_{IN} 的瞬时电压水平靠近总 DC链电压 V_{2TOT} 。在 $m=0.875$ 并且 $N_1=4$ 时, $k=3$,使得三个或者四个变换器单元同时处于关断状态。因此,总体单元输入电压 V_{1TOT} 在 $(N_1-1) \cdot V_{2TOT}/N_1$ (如果第一变换器单元 $1_1-1_{N_1}$ 中的三个处于关断状态(只有一个处于导通状态)和 V_{2TOT} (如果第一变换器单元 $1_1-1_{N_1}$ 中的每个处于关断状态(没有一个处于导通状态))之间变化。

[0182] 图20示意性地图示了输入电压 V_{IN} 的一个周期和在输入电压 V_{IN} 的这一个周期期间的总体单元输入电压 V_{1TOT} 。图20中示出的实施例基于具有 $N_1=4$ 个第一变换器单元 $1_1-1_{N_1}$ 和 $N_2=4$ 个DC链电容器 $11_1-11_{N_2}$ 的第一功率变换器10。如从图20可以看出的,取决于输入电压 V_{IN} 的瞬时电压水平,总体单元输入电压 V_{1TOT} 在两个电压水平之间切换。这两个电压水平之间的差基本上是 V_{2TOT}/N_1 。在图20中,虚线标记输入电压 V_{IN} 的那些瞬时电压水平,总体单元输入电压 V_{1TOT} 在其之间切换的两个水平在这些瞬时电压水平处改变。与由虚线标记的输

入电压 V_{IN} 的那些瞬时电压水平相关联的占空比 d 和调制指数 m 也在图20中示出。应当注意，图20中示出的总体DC链电压的波形可以通过操作具有相同(或者基本上相同)的调制指数 m 的个体变换器单元 1_1-1_{N1} 来获得。然而，参考下面的进一步解释，也可以操作具有不同调制指数的个体变换器单元 1_1-1_{N1} 并且获得如图20所示的波形。

[0183] 图21示出了第一变换器单元 1_1 中的控制器14和其他变换器单元 1_2-1_{N1} 中的对应控制器可以如何同步以便让控制器以交错方式操作个体第一变换器单元 1_1-1_{N1} 的一个示例，如参考图19A和图19B所解释的。在图21中，附图标记14表示第一变换器单元 1_1 中的控制器，如图12所示，并且附图标记 14_2-14_{N1} 表示其他第一变换器单元 1_2-1_{N1} 中的对应控制器。在图19A和图19B中示出的实施例中，个体第一变换器单元 1_1-1_{N1} 的驱动循环按照预定义的顺序开始。在这种情况下，个体控制器可以被同步，如图21所示。在该实施例中，第一变换器单元 1_1 的控制器14将第二时钟信号CLK2(在第一变换器单元 1_1 中，用于限定导通时间的开始)传达给第一变换器单元 1_2 的控制器 14_2 ，其接着用于开始对应驱动循环。控制器 14_2 将第二时钟信号CLK2 $_2$ (在第一变换器单元 1_2 中，用于限定导通时间的开始)传达给控制器 14_3 ，将其其第二时钟信号CLK2 $_3$ (在第一变换器 1_3 中，用于限定导通时间的开始)传达给控制器 14_{N1} 。第二时钟信号 CLK2-CLK2 $_3$ 从一个控制器经由隔离阻碍 16_1-16_3 传输至其他控制器，隔离阻碍可以包括变压器、光耦合器等并且将控制器 $14-14_{N1}$ 电流隔离。

[0184] 如果个体控制器 14_1-14_{N1} 如图21所示进行同步，则第一变换器单元 1_1 的控制器14可以如参考图16和图18所解释的进行实施。其他控制器 14_2-14_{N1} 中的PWM控制器142可以如图22所示进行实施。图22中示出的PWM控制器142是图18中示出的PWM控制器的修改。图22中示出的PWM控制器与图18中示出的那个的不同在于，代替分频器144，进一步的相位延迟元件149从另一控制器接收第二时钟信号CLK2 $_{i-1}$ 并且基于所接收的第二时钟信号CLK2 $_{i-1}$ 和个体变换器单元 1_1-1_{N1} 的驱动循环之间的期望时间偏移(在图19A和图19B中为 $T_p/4$)来生成第二时钟信号CLK2 $_i$ 。在图22中，CLK2 $_{i-1}$ 表示由相应控制器接收的第二时钟信号。如果例如图22中示出的PWM 控制器是图21中示出的控制器 14_3 的PWM控制器，则CLK2 $_{i-1}$ 是从控制器 14_2 接收的时钟信号CLK2，并且CLK2是在变换器单元 1_2 中使用的控制信号以控制导通时间的开始和结束。

[0185] 前面解释的其中个体变换器单元以相同占空比操作的第一变换器单元 1_1-1_{N1} 的交错操作仅是操作串联连接的第一变换器单元 1_1-1_{N1} 的一种方式。在该实施例中，变换器单元中的每个以PWM方式操作(在开关频率 f_p)使得在每个驱动循环中每个变换器单元对于某个时间段处于导通状态并且对于某个时间段处于关断状态。根据另一实施例，在一个驱动循环中，第一变换器单元 1_1-1_{N1} 中只有一个基于调制指数以PWM方式操作，而其他第一变换器单元贯穿一个驱动循环的完整持续时间处于导通状态或者关断状态。因此，变换器单元中的每个被操作在三种不同操作模式中的一个中，PWM模式、导通状态(导通模式)和关断状态(关断模式)。一个变换器单元的贯穿一个驱动循环的导通状态对应于对应变换器单元的1的占空比(以及0的调制指数)，并且一个变换器单元的贯穿一个驱动循环的关断状态对应于对应变换器单元的0的占空比(以及1的调制指数)。即，以PWM方式操作一个单元和将其其他单元操作在导通状态或者关断状态对应于分别在不同占空比和调制指数来操作个体单元。一般而言，选择个体变换器单元 1_1-1_{N1} 的调制指数 m_1-m_{N1} 使得

[0186]
$$V_{IN} = \sum_{i=1}^{N1} m_i \cdot V_{2_i} = m \cdot V_{2_{TOT}} \quad (15),$$

[0187] 其中 $N1=N2$, V_{IN} 是输入电压 V_{IN} 的瞬时水平, m_i 是一个变换器单元的调制指数, V_{2i} 是对应DC链电压, m 是功率变换器的总体调制指数, 并且 V_{2TOT} 是总体DC链电压的电压水平。如果个体DC链电压 $V_{21}-V_{2N2}$ 基本上相等并且等于 $V_{2TOT}/N1$, 则

$$[0188] \quad V_{IN} = \frac{V_{2TOT}}{N1} \cdot (\sum_{i=1}^{N1} m_i) = m \cdot V_{2TOT} \quad (16), \text{ 以及}$$

$$[0189] \quad (\sum_{i=1}^{N1} m_i) = N1 \cdot m \quad (17)。$$

[0190] 参考图23解释在不同调制指数操作个体变换器单元。图23示出了个体第一变换器单元中的低侧开关的驱动信号 $S12L-S12LN1$ 的时序图, 其中驱动信号 $S12L-S12LN1$ 的信号水平表示个体第一变换器单元 $11-1N1$ 的操作状态, 如上面所解释的。

[0191] 为了解释的目的, 假设 $m=0.625$ 并且 $N1=4$ 。因为 $4 \cdot 0.625=2.5=1+1+0+0.5$, 所以功率变换器10的 $m=0.625$ 的总体调制指数可以通过将两个变换器单元操作在1的调制指数(0的占空比)、将一个变换器单元操作在0的调制指数(1的占空比)以及将一个变换器单元操作在0.5的调制指数(0.5的占空比)而获得。这在图23中示意性地图示。在图23中示出的第一驱动循环中, $m_1=0.5$, $m_2=m_3=1$, 并且 $m_{N1}=0$, 即变换器单元以PWM方式操作在 $d1=0.5$ ($=1-m_1=1-0.5$)的占空比, 变换器单元 1_2 和 1_3 处于关断状态, 并且变换器单元 1_{N1} 处于导通状态。在下一驱动循环中, 1、1、0和0.5的调制指数可以以另一方式分配给变换器单元(如图23所图示的)。然而, 也可以针对几个驱动循环将变换器单元中的每个在相同的调制指数的情况下操作。

[0192] 第一功率变换器10的总体占空比, 诸如图23中的占空比 $d=0.375$, 表示第一变换器单元中的每个的平均占空比, 即

$$[0193] \quad d = \frac{\sum_{i=1}^{N1} d_i}{N1} \quad (18),$$

[0194] 其中 d_i 表示每个第一变换器的个体占空比。在图19A和图19B中示出的实施例中, 个体变换器单元具有相同占空比和相同调制指数, 其分别是总体占空比和总体调制指数。

[0195] 图24示出了变换器单元 1_i 的一个实施例, 当多单元变换器接收作为输入电压 V_{IN} 的正弦电压时, 变换器单元 1_i 可以用于图12中示出的类型的具有IS拓扑的多单元变换器。即, 图12中示出的变换器单元中的每个可以用图24中示出的类型的变换器单元来代替。在图24中, V_{1i} 表示单元输入电压, V_{2i} 表示在相关联的DC链电容器 11_i 处的DC链电压, I_{1i} 表示单元输出电流(通往DC链电容器 11_i 所连接的电路节点的电流)。

[0196] 参考图24, 变换器单元 1_i 包括具有半桥17、18的桥电路。每个半桥17、18包括高侧开关17H、18H和低侧开关17L、18L。每个半桥17、18的高侧开关17H、18H和低侧开关17L、18L的负载路径串联连接, 而这些串联电路均与DC链电容器 11_i 并联连接。每个半桥17、18包括抽头, 其是对于相应半桥17、18的高侧开关17H、18H和低侧开关17L、18L的负载路径而言是公共的电路节点。第一变换器单元 1_i 的第一单元输入节点连接至第一半桥17的抽头, 并且第一变换器单元 1_i 的第二单元输入节点连接至第二半桥18的抽头。在图24中示出的拓扑在下文中将被称为全桥拓扑。

[0197] 具有IS拓扑并且利用图24中示出的类型的第一变换器单元实施的第一变换器10可以直接地处理从电网提供的正弦电压, 使得不需要可能引起损耗的整流器电路100(见图11)。有几种方式来操作具有全桥拓扑的变换器单元 1_i 。在下面, 这些操作方式中的两个参

考图25A和图25B进行解释。在这些图25A和图25B中的每个中,示意性地图示了输入电压 V_{IN} 在输入电压 V_{IN} 的一个周期期间的时序图以及高侧和低侧开关 17_H-18_L 的驱动信号 $S_{17_H-S_{18_L}}$ 的时序图。

[0198] 参考图25A,变换器单元 1_i 在正弦输入电压 V_{IN} 的正半波和负半波中不同地操作。然而,在每个半波内,变换器单元 1_i 的操作非常类似于图12中示出的均可以包括一个电子开关和一个整流器元件的变换器单元 1_1-1_N 中的一个的操作。在每个半波期间,两个半桥17、18中的一个的两个开关以PWM方式操作,而两个半桥中的另一个的两个开关在半波的持续时间期间处于预定义的操作状态。即,该一个半桥的两个开关以上面所解释的开关频率 f_p 进行开关,而该另一半桥的两个开关仅在一个半波(的开始处)开关一次。在输入电压 V_{IN} 的正半波期间,第二半桥18的高侧开关 18_H 处于关断状态,并且低侧开关 18_L 处于导通状态。在该正半波期间,第一半桥17的低侧开关 17_L 操作在PWM模式中,像图12中示出的变换器 1_1 中的开关元件12一样,并且第一半桥17的高侧开关 17_H 像图12中示出的高侧开关(整流器元件)13一样操作。即,高侧开关 17_H 也以PWM方式操作,但是与低侧开关 17_L 互补。在输入电压 V_{IN} 的负半波期间,第一半桥17的高侧开关 17_H 处于关断状态,并且第一半桥17的低侧开关 17_L 处于导通状态。第二半桥18的低侧开关 18_L 以PWM方式操作,像图12中示出的第一变换器 1_1 的开关元件12一样。高侧开关 18_H 像图12中示出的高侧开关13一样操作。即,高侧开关以与低侧开关互补的PWM方式操作。通过将两个半桥的开关互补地操作在PWM模式中,两个开关不同时接通。在该实施例中,高侧开关 $17_H、18_H$ 可以由诸如例如二极管的整流器元件代替。

[0199] 在图25A中示出的实施例中,第一半桥17在一个半波(在该实施例中为正半波)中以PWM方式操作,并且第二半桥18在另一半波(在该实施例中为负半波)中以PWM方式操作。在参考图25B所解释的另一操作方式中,两个半桥17、18中只有一个以PWM方式操作,而另一半桥在输入电压 V_{IN} 的频率下操作,使得该另一半桥在每个半波中仅开关一次。在下文中这种操作方式将被称为图腾柱调制。图腾柱调制允许在低开关损耗方面优化操作在PWM模式中的半桥,并且在导通损耗方面优化另一半桥。仅为解释的目的,假设第一半桥17操作在开关频率可以是18kHz或更高的PWM模式,并且第二半桥在输入电压 V_{IN} 的频率的两倍下操作。

[0200] 参考图25B,在正半波中,变换器单元 1_i 如上面参考图25A所解释的进行操作。即,低侧开关 17_L 分别基于变换器单元 1_i 的调制指数 m_i 和占空比 $d_i (=1-m_i)$ 以PWM方式操作,并且高侧开关 17_H 互补地开关。第二半桥18的高侧开关 18_H 关断,并且对应低侧开关 18_L 导通。在负半波中,个体开关的驱动方案与正半波相比被“反转”。即,高侧开关 17_H 分别基于变换器单元 1_i 的调制指数 m_i 和占空比 d_i 以PWM方式操作,并且低侧开关 17_L 互补地开关。第二半桥18的高侧开关 18_H 导通,并且对应低侧开关 18_L 关断。

[0201] 参考图24,控制器19控制半桥17、18的操作。该控制器19生成用于个体高侧和低侧开关 17_H-18_L 的驱动信号 $S_{17_H}、S_{17_L}、S_{18_H}、S_{18_L}$ 。像前面参考上面的图12所解释的控制器14一样,控制器19基于由主控制器4接收的调制指数 m_i 来控制个体开关 17_H-18_L 。主控制器可以如参考图13和图14所解释的而被实施。当输入电压 V_{IN} 是交变电压时,诸如图23中示出的正弦电压,则由主控制器分别生成的调制信号 m 和 m_i 是可以在-1与+1之间变化的交变信号。

[0202] 图26A和图26B示出了配置成基于调制指数 m 来控制图24中示出的变换器单元 1_i 中

的半桥17、18的控制器19的两个实施例。图26A示出了配置成根据图25A中示出的调制方案来控制两个半桥的控制器19的一个实施例，并且图26B示出了配置成根据图25B中示出的调制方案来控制两个半桥17、18的控制器19的一个实施例。

[0203] 参考图26A，控制器19包括第一PWM控制器191，其接受第一占空比信号d17并且基于该第一占空比d17来驱动第一半桥17的高侧开关17H和低侧开关17L。控制器19进一步包括第二PWM控制器192，其接受第二占空比信号d18并且被配置成基于第二占空比 d18来驱动第二半桥18的高侧开关18H和低侧开关18L。控制器19 被配置成生成第一占空比d17和第二占空比d18，如下：

$$[0204] \quad d17 = 1 - m_i, \text{ if } m_i > 0 \quad (19A)$$

$$[0205] \quad d17 = 1, \text{ if } m_i \leq 0 \quad (19B)$$

$$[0206] \quad d18 = 1 + m_i, \text{ if } m_i < 0 \quad (19C)$$

$$[0207] \quad d18 = 1, \text{ if } m_i \geq 0 \quad (19D)。$$

[0208] 因此，在输入电压 V_{IN} 的正半波和调制指数（基本上与输入电压 V_{IN} 同相）的正半波期间，低侧开关18L导通（ $d18 = 1$ ），高侧开关 18H关断，第一半桥17的低侧开关17L随着由调制指数 m_i 限定的占空比d17接通和关断，并且高侧开关17H与低侧开关17L互补地接通和关断。在负半波期间，第一半桥17的低侧开关17L导通（ $d17 = 1$ ），高侧开关17H关断，第二半桥的低侧开关18L随着由调制指数 m_i 限定的占空比d18接通和关断，并且高侧开关18H与低侧开关18L互补地接通和关断。

[0209] 第一占空比d17可以通过如下方法生成：通过第一乘法器193 将调制指数 m_i 与-1相乘，通过在第一乘法器193下游连接的加法器将+1加到该结果上，并且通过限制器195将加法器194的输出信号限制到0和+1之间的范围。第一占空比d17可以在限制器195的输出处获得。第二占空比d18可以通过如下方法生成：通过第二加法器196向调制信号 m_i 添加1，并且通过第二限制器197将第二加法器196的输出信号限制到0和1之间的范围。第二占空比d18可以在第二限制器197的输出处获得。

[0210] 图26B中示出的控制器19被配置成生成第一占空比d17和第二占空比d18，如下：

$$[0211] \quad d17 = 1 - m_i, \text{ if } m_i > 0 \quad (20A)$$

$$[0212] \quad d17 = -m_i, \text{ if } m_i \leq 0 \quad (20B)$$

$$[0213] \quad d18 = 0, \text{ if } m_i < 0 \quad (20C)$$

$$[0214] \quad d18 = 1, \text{ if } m_i \geq 0 \quad (20D)。$$

[0215] 因此，在输入电压 V_{IN} 的正半波和调制指数（基本上与输入电压 V_{IN} 同相）的正半波期间，低侧开关18L导通（ $d18 = 1$ ），高侧开关 18H关断，第一半桥17的低侧开关17L随着由调制指数 m_i 限定的占空比d17接通和关断，并且高侧开关17H与低侧开关17L互补地接通和关断。在负半波期间，低侧开关18L关断（ $d18 = 0$ ），高侧开关18H导通，第一半桥17的高侧开关17L随着由调制指数 m_i 限定的占空比 d17接通和关断，并且低侧开关17L与高侧开关17H互补地接通和关断。

[0216] 第二占空比d18可以通过使用将调制指数与0比较的阈值检测器198简单地检测调制指数 m_i 的极性而生成。第二占空比d18可以在阈值检测器198的输出处获得，如果占空比 m_i 高于0，则d18是 1，并且如果调制指数 m_i 低于0，则d18为0。第一占空比通过由减法器从第一阈值检测器的来自第二占空比的输出减去调制指数 m_i 获得。即，在该实施例中， $d17 = 1 -$

d18。图26A和图26B中示出的第一 PWM控制器191和第二PWM控制器192中的每个可以向上文参考图18和图22所解释的PWM控制器142一样被实施。在PWM控制器191的情况下，图18中示出的占空比d1对应于第一占空比d17，图18中示出的驱动信号S12L对应于低侧开关的驱动信号S17L，并且驱动信号S12H对应于高侧开关的驱动信号S17H。同样地，在第二 PWM控制器192的情况下，图18中示出的占空比d1对应于第二占空比d18，驱动信号S12L对应于低侧开关的驱动信号S18L，并且驱动信号S12H对应于高侧开关的驱动信号S18H。

[0217] 参考前面的解释，接收交变输入电压并且包括参考图24-图26 所解释的类型的的第一变换器单元 1_1-1_{N1} 的第一功率变换器10在输入电压 V_{IN} 的正半波中项图12中示出的第一功率变换器10一样操作，并且在输入电压 V_{IN} 的负半波中以类似方式操作，其中在负半波期间，第一变换器单元将诸如图24中示出的DC链电容器 11_i 之类的 DC链电容器链接至单元输入使得诸如图24中示出的电压 V_{1_i} 之类的单元输入电压为负。

[0218] 图27图示了在输入电压 V_{IN} 的一个周期期间第一功率变换器10 的一种操作方式。在正半波期间，操作参考图20所解释的。在输入电压 V_{IN} 的负半波期间，总单元输入电压 V_{1TOT} 在负电压水平之间变化，其中这些电压水平中的两个之间的差是 $V_{2TOT}/N2$ 。在负半波期间，输入电流基准信号 I_{IN_REF} 以及因此输入电流 I_{IN} 是负的。然而，DC链电压 $V_{2_1}-V_{2_{N2}}$ 是正的。个体变换器单元 1_1-1_{N1} 可以如参考图19A和图19B所解释的操作在相同操作模式中，或者如参考图23所解释的操作在不同模式中。

[0219] 具有IS拓扑的第一功率变换器10不限于接收整流正弦电压或者正弦电压作为输入电压 V_{IN} 。功率变换器10还可以利用直流电压作为输入电压 V_{IN} 进行操作。在这种情况下，第一功率变换器生成多个 DC链电压 11_1-11_{N2} ，均可以具有低于输入电压 V_{IN} 的电压水平的电压水平。然而，总体DC链电压 V_{2TOT} 的水平可以高于输入电压的电压水平。作为输入电压 V_{IN} 的直流电压的波形示意性地图示在图2C 中。利用图12中示出的变换器单元 1_1-1_{N1} 实施的多单元变换器可以接收正电压作为输入电压 V_{IN} ，并且利用图24中示出的变换器单元实施的多单元变换器可以接收正电压或负电压作为输入电压。

[0220] 在第一功率变换器10仅利用直流电压作为输入电压 V_{IN} 来操作的情况下，主控制器4可以如图28所示进行简化。图29中示出的主控制器4基于图14中的主控制器，并且与图14中的该主控制器的不同在于省略了进一步的乘法器414。输入电流基准信号 I_{IN_REF} 分别对应于乘法器412的输出信号或者可选的除法器413的输出信号C。在该实施例中，可选的除法器的输入信号B是 V_{IN_MAX} ，其表示输入电压 V_{IN} 的电压水平。

[0221] 图29示出了个体变换器单元 1_1-1_{N1} 在多单元变换器的输入IN1、IN2处具有并联连接的它们的单元输入的多单元变换器10的一个实施例。即，每个变换器单元 1_1-1_{N1} 具有连接至第一输入节点IN1的第一单元输入节点，并且每个变换器单元 1_1-1_{N1} 具有连接至第二输入节点IN2的第二单元输入节点，使得变换器单元 1_1-1_{N1} 中的每个接收输入电压 V_{IN} 。在下文中，图29中示出的多单元变换器的拓扑也将被称为IP(并联输入)拓扑。

[0222] 在图29中示出的实施例中，变换器单元 1_1-1_{N1} 利用全桥拓扑实施，其中只有变换器单元 1_1 详细示出。然而，也可以使用如图12 所示的升压变换器拓扑。图29中示出的具有IP拓扑的多单元变换器与图12中示出的具有IS拓扑的多单元变换器的不同在于，在图 29中示出的变换器中，多个变换器单元 1_1-1_{N1} 中的每个包括电感器。如在单元 1_1 中所示，每个单元中的电感器 15_1 连接在诸如第一单元输入节点之类的一个单元输入节点与具有两个半桥

17、18的桥电路之间。那些变换器单元的单元输入电压 V_{11} - V_{1N1} 是在半桥的抽头之间的电压。这与图24中示出的变换器单元 1_i 相对应。

[0223] 在图29中示出的具有IP拓扑的多单元功率变换器10中,每个第一变换器单元 1_1 - 1_{N1} 被配置成控制(调节)器DC链电压 V_{21} - V_{2N1} 。为此,这些变换器单元 1_1 - 1_{N1} 中的每个包括控制器,其中在图29中仅示出了变换器单元 1_1 的控制器 4_1 。这些控制器中的每个可以根据图13和图14所示的主控制器4来实施,区别在于,个体变换器单元 1_1 - 1_{N1} 中的控制器不接收表示DC链电压 V_{21} - V_{2N2} 中的每个的信号,而仅接收表示相应变换器单元的DC链电压的信号和表示变换器单元的期望水平的信号。变换器单元 1_1 中的控制器 4_1 的一个实施例在图30中示出。其他变换器单元中的控制器也可以同样地实施。

[0224] 图30中示出的控制器 4_1 基于图14中示出的主控制器4,并且与图14中示出的主控制器的不同在于它仅针对一个变换器单元 1_1 输出调制指数 m_1 。进一步地,该调制指数 m_1 基于相应变换器单元的DC链电压信号 V_{21_M} 、相应变换器单元的DC链电压基准信号 V_{21_REF} 和可选地输入电压 V_{IN} 的瞬时电压水平来计算。在图30中示出的控制器 4_1 中,与图14中示出的控制器4的部件对应的部件具有相同附图标记,其中对其添加了下标“1”。关于控制器 4_1 的操作,参考图14的描述。当多单元变换器10的输入电压 V_{IN} 是直流电压时,图30中示出的乘法器 41_1 可以省略。在这种情况下,除法器的输入信号B对应于 V_{IN_MAX} 。

[0225] 如可以在图29中示出的变换器单元 1_1 中看到的,每个变换器单元 1_1 - 1_{N1} 的开关控制器(在单元 1_1 中为19)从对应控制器(在单元 1_1 中为 4_1)接收调制指数(在单元 1_1 中为 m_1),并且基于调制指示 m_1 控制变换器单元中的开关(在单元 1_1 中为 17_H - 18_L)。个体主控制器 4_1 可以实施在变换器单元 1_1 - 1_N 中。在一个变换器单元 1_1 的主控制器 4_1 和开关控制器 19_1 的数字实施方式的情况下,主控制器 4_1 和开关控制器19可以实施在一个信号处理器中。

[0226] 图31示出了具有OP拓扑的第二功率变换器20的一个实施例,即,个体变换器单元 2_1 - 2_{N3} 的单元输出并联连接在输出OUT1、OUT2处的拓扑。在图31中,仅详细示出一个变换器单元,即变换器单元 2_1 。其他变换器单元 2_2 - 2_{N3} 可以同样地实施。

[0227] 变换器单元 1_1 利用反激式变换器拓扑实施。即,变换器单元 2_1 包括具有电子开关202和变压器201的初级绕组 201_P 的串联电路,其中该串联电路与DC链电容器 11_1 并联连接以便接收DC链电压 V_{21} 。次级绕组 201_S 与初级绕组 201_P 感性耦合。整流器电路203耦合至次级绕组 201_S 并且分别向单元输出和输出OUT1提供单元输出电流 I_{21} 。PWM(脉冲宽度调制)控制器204接收输出电流信号 I_{2_M} 和输出电流基准信号 I_{2_REF} 。输出电流信号 I_{2_M} 表示输出电流 I_2 的瞬时电流水平(实际值)。输出电流基准信号 I_{2_REF} 表示输出电流 I_2 的期望电流水平。当负载的功率消耗可能改变时,该输出电流基准信号 I_{2_REF} 可以随着时间变化。在该拓扑中,变压器219提供单元输入和单元输出之间的电流隔离。

[0228] PWM控制器204被配置成生成驱动电子开关202的PWM驱动信号 S_{202} 。基于输出电流基准信号 I_{2_REF} 和输出电流信号 I_{2_M} , PWM控制器201控制PWM驱动信号 S_{202} 的占空比使得输出电流 I_2 的电流水平具有至少近似等于由基准信号 I_{2_REF} 限定的电流水平的电流水平。PWM驱动信号 S_{202} 的开关频率可以与上面所解释的变换器单元 1_1 - 1_{N1} 中的开关频率处于相同范围中,即在18kHz和几个100kHz之间。占空比是电子开关202在一个驱动循环中的导通时间和该驱动循环的持续时间之比。电子开关202的导通时间是在一个驱动循环中电子开关202接通的时间。电子开关202的一个驱动循环的持续时间是开关频率的倒数。

[0229] 电子开关202,像上面和下面解释的其他电子开关一样,可以利用常规电子开关实施,诸如例如MOSFET(金属氧化物半导体场效应管)、IGBT(绝缘栅双极晶体管)、JFET(结型场效应晶体管)、BJT(双极结型晶体管)、HEMT(高电子迁移率晶体管)、特别是 GaN-HEMT等。

[0230] 图32A示出了可以在图31中示出的多单元变换器20中使用的另一类型的变换器单元。图32中示出的变换器单元 2_i (其中 i 表示顺序编号1至 N_3 中的任一个)利用双有源桥(DAB)拓扑实施。这样的拓扑在Everts,J.;Krismer,F.;Van den Keybus,J.;Driesen,J.;Kolar,J.W.,“Comparative evaluation of soft-switching,bidirectional, isolated AC/DC converter topologies,”Applied Power Electronics Conference and Exposition(APEC),2012Twenty-Seventh Annual IEEE,pp.1067-1074,5-9Feb.2012的图2a和图2b中公开,通过引用将其整体公开于此。图32示出了利用如Everts等人所公开的“全桥-全桥DAB拓扑”实施的变换器单元 2_i 的一个实施例。

[0231] 参考图32A,变换器单元 2_i 包括具有两个半桥的第一(全)桥电路,每个半桥包括高侧开关211、213和低侧开关212、214。第一桥电路的半桥连接在用于接收相应DC链电压 V_{2_i} 的单元输入节点之间。具有电感存储元件221和变压器219的初级绕组 219_p 的串联电路分别连接在两个半桥211、212和213、214的输出节点之间。一个半桥的输出节点是对于半桥的高侧开关211、213和低侧开关212、214公共的电路节点。变压器219提供单元输入和单元输出之间的电流隔离,其中单元输出连接至功率变换器电路的输出OUT1、OUT2。变压器219包括与初级绕组 219_p 感性耦合的次级绕组 219_s 。在图32A中绘制成与初级绕组 219_p 并联的进一步电感存储元件220表示变压器219的磁化电感。

[0232] 具有均包括高侧开关215、217和低侧开关216、218的两个半桥的第二桥电路耦合在次级绕组 219_s 和单元输出的单元输出节点之间。这些半桥215、216和217、218中的每个分别包括输入,该输入是对于相应半桥的高侧开关215、217和低侧开关216、218公共的电路节点。第二桥电路的第一半桥215、216的输入连接至次级绕组 219_s 的第一节点,并且第二桥电路的第二半桥217、218的输入连接至次级绕组 219_s 的第二节点。第二桥电路的半桥均连接在单元输出节点之间。

[0233] 图8中示出的第一和第二半桥电路的开关211-214、215-218均可以实施成包括与开关并联连接的整流器元件(自由轮元件),诸如二极管。这些开关可以被实施为已知的电子开关,诸如MOSFET(金属氧化物半导体场效应管)、IGBT(绝缘栅双极晶体管)、JFET(结型场效应晶体管)、HEMT(高电子迁移率晶体管)等。当开关211-214、215-218均被实施为MOSFET时,MOSFET的内部体二极管可以用作整流器元件,使得不需要附加的整流器元件。

[0234] 控制电路222控制两个桥电路的操作。为此,开关211-214、215-218中的每个从控制电路24接收个体驱动信号。这些驱动信号在图8中被称为S211-S214和S215-S218。控制电路接收输出电流信号 $I_{2_i_M}$ 和输出电流基准信号 $I_{2_i_{REF}}$,并且被配置成驱动开关211-214、215-218使得输出电流 I_{OUT} 的电流水平基本上对应于由基准信号 $I_{2_i_{REF}}$ 限定的电流水平。有几种方式来驱动开关211-214、215、218以实现这一点。根据一个实施例,个体开关211-214、215-218的占空比在50%的范围内调制。对于控制开关的细节,参考F.Krismer,J.W.Kolar,“Closed form solution for minimum conduction loss modulation of DAB converters”,IEEE Transactions on Power Electronics,Vol.27,Issue 1,2012,其通过

引用将其整体并入于此。

[0235] 根据一个实施例,控制电路222被配置成控制接通和关断第一桥的个体开关211-214的时序,使得当跨相应开关的电压为零时,开关211-214中的至少一些被接通和/或关断。这被称为零电压开关(ZVS)。

[0236] 图32B示出了变换器单元 2_i 的另一实施例。在该实施例中,变换器单元 2_i 利用降压变换器拓扑实施。变换器单元 2_i 包括具有高侧开关241H和低侧开关241L的半桥241。半桥241连接至单元输入使得相关联的DC链电压 V_{2_i} 跨具有高侧开关241H和低侧开关241L的串联电路下降。电感器连接在半桥241的抽头和单元输出节点之一之间。半桥的抽头是高侧开关241H和低侧开关241L连接处的电路。PWM控制器243接收表示变换器单元 2_i 的输出电流 I_{2_i} 的输出电流信号 $I_{2_i_M}$ 和表示单元输出电流 I_{2_i} 的期望电流水平的输出电流基准信号。单元输出电流 I_{2_i} 是通过电感器242的电流。控制器243被配置成生成用于高侧开关241H和低侧开关241L的PWM驱动信号 S_{241H} 、 S_{241L} 使得输出电流 I_{2_i} 具有基本上等于由输出电流基准信号 $I_{2_i_REF}$ 所表示的电流水平。

[0237] 在图32B中示出的降压拓扑中,输出电流 I_{2_i} 的电流水平通过控制高侧开关241H的占空比来控制。低侧开关用作自由轮元件,其与高侧开关241H互补地开关。

[0238] 应当注意,图31和图32A-图32B中示出的变换器单元的拓扑仅仅是可以如何实施变换器单元 2_1-2_{N3} 的很多可能的示例中的两个。图31和图32A中示出的拓扑每个分别包括变压器201和219,其提供在单元输入和单元输出之间的电流隔离。因此,这些变压器还提供在利用如图31所示的多单元功率变换器20实施的功率变换器电路的输入 IN_1 、 IN_2 和输出 OUT_1 、 OUT_2 之间的电流隔离。然而,变换器单元 2_1-2_{N3} 的可能实施方式不限于包括变压器的拓扑,这也可以被称为隔离拓扑。相反,也可以使用非隔离拓扑,即在单元输入和单元输出之间不具有电流隔离的拓扑。这样的非隔离拓扑的一个示例是图32B中示出的降压变换器拓扑。

[0239] 参考图31,多单元变换器20包括主控制器3,其生成由个体变换器单元 2_1-2_{N3} 接收的输出电流基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 。该主控制器的一个实施例在图33中示出。图33中示出的主控制器33包括输出接收输出电压信号 V_{OUT_M} 和输出电压基准信号 V_{OUT_REF} 的电压控制器31。输出电压信号 V_{OUT_M} 表示输出电压 V_{OUT} 的瞬时电压水平,并且输出电压基准信号 V_{OUT_REF} 表示输出电压 V_{OUT} 的期望电压水平。基于这些信号 V_{OUT_REF} 、 V_{OUT_M} ,特别是基于这些信号 V_{OUT_REF} 、 V_{OUT_M} 的差,输出电压控制器31生成输出电流信号 I_{OUT_REF} 。输出电流信号 I_{OUT_REF} 表示输出电流 I_{OUT} 的期望电流水平。根据一个实施例,个体变换器单元 2_1-2_{N3} 供应相等份额的输出电流 I_{OUT} 。在这种情况下,由个体变换器单元 2_1-2_{N3} 接收的输出电流基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 中的每个的水平是 $I_{OUT_REF}/N3$ 。在图33中示出的实施例中,除法器31'基于输出电流基准信号 I_{OUT_REF} 来计算输出电流基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 。

[0240] 当利用如图33所示的主控制器实施时,多单元变换器20具有电压源特性。根据一个实施例,第二功率变换器20被配置成提供输出功率 P_{OUT} 使得输出电压 V_{OUT} 基本上恒定。由于负载Z的功率消耗可以变化,在该实施例中,第二功率变换器20被配置成使输出电流 I_{OUT} 变化以便保持输出电压 V_{OUT} 基本上恒定,但满足负载Z的功率要求。根据另一实施例,第二功率变换器20具有电流源特性。即,第二功率变换器被配置成控制输出电流 I_{OUT} 。在该实施例中,输出电压控制器31可以省略。在这种情况下,输出电流基准信号 I_{OUT_REF} 可以由与提供输

出电压基准信号 V_{OUT_REF} 的中央控制器相似的中央控制器(未示出)提供。基本上,第二功率变换器可以被配置成控制输出电压 V_{OUT} 和输出电流中的一个。同样地,这也适用于下面所解释的配置成供应直流电流的第二功率变换器20中的每个。

[0241] 图34示出了具有0S(串联输出)拓扑的第二功率变换器20的一个实施例。在图34中,变换器单元 2_1 被详细示出。其他变换器单元 2_2-2_{N3} 可以相应地实施。图34中示出的0S拓扑与图12中示出的1S拓扑类似。像图12中示出的1S变换器中的一样,图33中示出的0S变换器具有与个体变换器单元 2_1-2_{N3} 的单元输出串联连接的一个电感器24。具有单元输出和电感器24的串联电路连接在输出节点OUT1、OUT2之间。

[0242] 在图34中示出的实施例中,个体变换器单元 2_1-2_{N3} 利用全桥拓扑实施,上面参考图24中的1S拓扑的一个变换器单元 1_i 详细地解释了全桥拓扑。参考图34,变换器单元 2_1 包括具有高侧开关231_H和低侧开关231_L的第一半桥231以及具有高侧开关232_H和低侧开关232_L的第二半桥232。控制器233通过基于从主控制器5接收的调制指数 m_1 生成用于这些开关231_H-232_L的驱动信号 $S_{231H}-S_{232L}$ 来操作这些开关231_H-232_L。不像图24中示出的变换器单元 1_i ,变换器单元 2_1 的单元输出由两个半桥的抽头形成。接收DC链电压 V_{2_1} 所在的单元输入由两个半桥231、232并联连接所在的那些电路节点形成。控制器可以根据上面参考图26A和图26B所解释的调制方案中的一个来操作全桥。

[0243] 图34中示出的具有0S拓扑的功率变换器20可以被操作成向连接至输出节点OUT1、OUT2的电网供应输出电流 I_{OUT} 。在这种情况下,输出OUT1、OUT2处的输出电压 V_{OUT} 由电网限定。换言之,功率变换器20在输出处接收输出电压 V_{OUT} ,并且在输出处提供输出电流 I_{OUT} 。输出功率的瞬时水平由输出电压 V_{OUT} 的瞬时水平和输出电流的瞬时水平限定。输出电压可以是正弦波形,如图34中示意性地图示的。在这种情况下,第二变换器20生成输出电流 I_{OUT} 使得输出电流 I_{OUT} 的波形基本上与输出电压 V_{OUT} 同相(或者存在预定义的相位差)。进一步地,第二变换器20可以生成输出电流 I_{OUT} 的幅度使得总DC链电压具有预定义的电压水平。配置成将输出电流 I_{OUT} 的波形控制成基本上等于输出电压 V_{OUT} 的波形的第二功率变换器20将被称为具有PFC(功率因数校正)能力的第二功率变换器20,或者简称为第二PFC功率变换器20。

[0244] 在图34中示出的实施例中,个体变换器单元 2_1-2_{N3} 共享一个电感器34,其与单元输出串联连接。根据另一实施例(未示出),变换器单元 2_1-2_{N3} 中的每个包括连接在一个单元输出节点和第一半桥231的抽头之间的电感器。在每种情况下,个体变换器单元用作降压变换器。即,每个变换器单元 2_1-2_{N3} 的单元输出电压低于相关联的DC链电容器 11_1-11_{N3} 的DC链电压 $V_{2_1}-V_{2_{N2}}$ 。在下文中,图34中示出的变换器单元的拓扑也将被称为全桥拓扑(或者全桥降压拓扑)。

[0245] 具有图34中示出的0S拓扑的第二变换器20可以操作为从DC链电压 $V_{2_1}-V_{2_{N2}}$ 生成诸如正弦电压之类的AC电压作为输出电压 V_{OUT} 。然而,它也可以操作成生成整流正弦电压或者DC电压作为输出电压。在这种情况下,输出电压 V_{OUT} 是整流正弦电压或者DC电压,变换器单元 2_1 可以通过省略第二半桥232的高侧开关232_H并且用导体代替低侧开关232_L来简化。然后,变换器单元 2_1 (以及其他变换器单元 2_2-2_{N3} 中的每个)只包括第一半桥231,其中个体变换器单元 2_1-2_{N3} 的第一半桥串联连接。变换器单元 2_1-2_{N3} 的这样的修改拓扑在下文中将称为降压拓扑。

[0246] 应当注意,变换器单元 $2_1-2_{N_3}$ 不限于利用如图34所示的全桥降压拓扑或者具有上面所解释的降压拓扑实施。也可以使用其他拓扑,特别是图34中示出的拓扑的修改。一种这样的修改在图34中示出。该修改包括连接在DC链电容器 1_{11} 和全桥之间的附加开关234。这样的修改拓扑被称为H5拓扑。进一步的开关234可以与开关中的在相应调制方案中操作在PWM模式中的一个开关同步地接通和关断。另一修改包括在两个半桥的抽头之间的附加开关(未示出)。这样的修改拓扑被称为HERIC拓扑。

[0247] 图35和图36示出了主控制器5的一个实施例,主控制器5被配置成操作变换器单元 $2_1-2_{N_3}$ 使得第二变换器20控制总DC链电压 V_{2TOT} ,并且生成输出电流 I_{OUT} 使得它基本上与输出电压 V_{OUT} 同相。图35示出了主控制器5的一个实施例的框图,并且图36更详细地示出了图35中示出的主控制器的一个实施例。图35和图36中示出的主控制器5非常类似于图13和图14中示出的IS变换器的主控制器4。代替主控制器4中的输入基准电流控制器41,图35中示出的主控制器5包括输出基准电流控制器51,其接收表示输出电压 V_{OUT} 的瞬时电压水平的输出电压信号 V_{OUT_M} 。输出基准电流控制器51进一步接收表示个体DC链电压 $V_{2_1}-V_{2_{N_2}}$ 的DC链电压信号 $V_{2_1_M}-V_{2_{N_2_M}}$ 和总DC链电压基准信号 V_{2TOT_REF} 。总DC链电压基准信号 V_{2TOT_REF} 表示总DC链电压 V_{2TOT} 的期望信号水平。基于这些信号,输出基准电流控制器51生成由调制指数控制器52所接收的输出基准信号 I_{OUT_REF} 。基于输出电流基准信号 I_{OUT_REF} 并且基于输出电流信号 I_{OUT_M} ,调制指数控制器52生成调制指数 m 。根据一个实施例,由图34中示出的个体变换器单元 $2_1-2_{N_3}$ 接收的调制指数 $m_1-m_{N_3}$ 等于由调制指数控制器52生成的调制指数 m 。输出电流信号 I_{OUT_M} 表示输出电流的瞬时电流水平。

[0248] 图36示出了输出基准电流控制器51和调制指数控制器52的一个实施例。输出基准电流控制器51的设计和操作类似于所参考的图14中示出的主控制器4的输入基准电流控制器41的设计和操作。参考图36,输出基准控制器51包括误差滤波器511,其接收DC链电压信号 $V_{2_1_M}-V_{2_{N_3_M}}$ 和总DC链电压基准信号 V_{2TOT_REF} 并且从这些信号计算误差信号 V_{2ERR} 。误差滤波器511可以具有如参考图14中示出的误差滤波器411所解释的相同的滤波器特性。乘法器512将误差信号 V_{2ERR} 与总DC链电压基准信号 V_{2TOT_REF} 相乘。乘法器512的输出信号A由除法器513接收,除法器513将乘法器512的输出信号A除以取决于输出电压 V_{OUT} 的幅度的值(在该实施例中为 $V_{OUT_MAX}^2/2$)。除法器513的输出信号C被进一步的乘法器514接收,乘法器514将除法器输出信号C与输出电压信号 V_{OUT_M} 相乘。像在图14中示出的主控制器4中一样,图36中示出的主控制器5中的除法器513是可选地。如果省略了除法器513,则进一步的乘法器514从乘法器512接收输出信号A。

[0249] 图34中示出的第二变换器20不限于向AC电网供电。第二变换器20也可以向限定输出电压 V_{OUT} 的DC电网(DC母线)供电。在这种情况下,将除法器输出信号C或者乘法器输出信号A与输出信号 V_{OUT_M} 相乘可能是不必要的。在这种情况下,除法器的输入信号B是 V_{OUT_MAX} 而不是 $V_{OUT_MAX}^2/2$ 。

[0250] 进一步的乘法器514输出了输出电流基准信号 I_{OUT_REF} 。如果省略了进一步的乘法器514,则除法器513的输出信号C或者乘法器512的输出信号A是输出电流基准信号 I_{OUT_REF} 。

[0251] 参考图36,调制指数控制器52从输出电流基准信号 I_{OUT_REF} 减去经滤波的输出电流信号 I_{OUT_F} 以生成输出电流误差信号 I_{OUT_ERR} 。经滤波的输出电流信号 I_{OUT_F} 通过经由第一滤波

器522对输出电流信号 I_{OUT_M} 进行滤波而获得。调制指数 m 通过经由第二滤波器对输出电流误差信号 I_{OUT_ERR} 进行滤波而获得。第一滤波器522和第二滤波器523可以如参考图14中示出的滤波器422、423所解释的而进行设计。

[0252] 图37示出了具有OP拓扑的第二变换器20的一个实施例。该变换器20基于图34中示出的变换器20,并且与图34中示出的变换器的不同在于个体变换器单元 2_1-2_{N3} 具有并联连接在输出OUT1处的它们的单元输出。在图37中示出的实施例中,每个变换器单元 2_1-2_{N3} 包括电感器,该电感器在第一变换器单元21中示出并且用附图标记 24_1 标记。进一步地,每个变换器单元 2_1-2_{N3} 包括生成相应变换器单元的调制指数的控制器。这在第一变换器单元21中示出,其中控制器用附图标记 5_1 来标记。每个变换器单元中的控制器,诸如变换器单元21中的控制器 5_1 ,可以对应于图35和图36中示出的控制器5,区别在于一个变换器单元的控制器(特别是误差滤波器)只接收相应变换器单元的DC链电压信号和相应变换器单元的DC链电压基准信号,而不是DC链电压信号 $V_{2_1_M}-V_{2_{N3}_M}$ 和总DC链电压基准信号 V_{2TOT_REF} 中的每个。

[0253] 图38示出了具有IP拓扑的第一功率变换器10的另一实施例。在该实施例中,个体变换器单元 1_1-1_{N1} 利用双有源桥(DAB)拓扑实施,其中只有第一变换器单元 1_1 的拓扑在图38中详细示出。参考变换器单元 1_1 ,单元拓扑基于图32中示出的单元拓扑。即,单元拓扑包括两个全桥,每个全桥包括两个半桥,其中每个半桥包括高侧开关101、103、109、111和低侧开关102、104、109、111。像在图32中示出的单元拓扑中的一样,一个全桥连接至单元输入(图38中示出的具有开关101-104的全桥),并且一个全桥连接至单元输出(图38中示出的具有开关108-111的全桥)。变压器105的初级绕组 105_P 连接至第一半桥101-104的抽头,并且具有次级绕组 105_S 和进一步的电感器107的串联电路连接至第二半桥108-111的抽头。绘制成与次级绕组 105_S 并联的进一步的电感器106表示变压器105的磁化电感。控制器112通过生成开关的驱动信号 $S_{101}-S_{111}$ 来控制全桥的个体开关的操作使得单元输入电流 I_{O1} 具有由输入电流基准信号 I_{1_REF} 限定的电流水平。为此,控制器112接收表示输入电流 I_{O1} 的瞬时电流水平的输入电流信号 I_{O1_M} 以及输入电流基准信号 I_{O1_REF} 。主控制器6生成个体变换器单元 1_1-1_{N1} 的输入电流基准信号 $I_{O1_REF}-I_{ON1_REF}$ 。

[0254] 图38中示出的变换器单元 1_1 (像其他变换器单元 1_2-1_{N1})具有升电压和降电压特性中的一个。即,它可以生成具有比输入电压 V_{IN} 更高的电压水平或者更低的电压水平的DC链电压 V_{2_1} 。图38中示出的变换器10不限于实施成包括具有DAB拓扑的变换器单元。也可以使用其他拓扑,诸如反激式拓扑,或者前面所解释的降压拓扑。

[0255] 图39示出了主控制器6的一个实施例。在该实施例中,主控制器6包括接收输入电压信号 V_{IN_M} 和输入电压基准信号 V_{IN_REF} 的输入电压控制器61,并且被配置成控制输入电压 V_{IN} 的电压水平。输入电压控制器61基于这些信号生成输入电流基准信号 I_{IN_REF} 。在该实施例中,由个体变换器单元 1_1-1_{N1} 接收的输入电流基准信号 $I_{O1_REF}-I_{ON1_REF}$ 中的每个对应于由输入电压控制器61生成的输入电流基准信号 I_{IN_REF} 。输入电流信号 I_{IN_REF} 表示输入电流 I_{IN} 的期望电流水平。根据一个实施例,个体变换器单元 1_1-1_{N1} 接收相等份额的输入电流 I_{IN} 。在这种情况下,由个体变换器单元 1_1-1_{N1} 接收的输入电流基准信号 $I_{1_1_REF}-I_{1_{N1}_REF}$ 中的每个的水平是 $I_{IN_REF}/N1$ 。在图39中示出的实施例中,除法器61'基于输入电流基准信号 I_{IN_REF} 来计算输入电流基准信号。

[0256] 例如,在由具有多个光伏(PV)单元的太阳能板提供输入功率的那些应用中控制输

入电压 V_{IN} 。接收太阳能功率的PV单元的效率取决于输入电压使得随由太阳能板接收的太阳能功率变化使在PV板处的电压变化可以成为必需的。PV单元在给定接收太阳能功率具有其最大效率的操作点(供应最大功率)被称为最大功率点(MPP)。MPP可以通过分别改变PV单元和太阳能板处的电压和通过测量从太阳能板接收的功率来获得。这是公知的。根据一个实施例,配置成测量在输入 IN_1 、 IN_2 处接收的功率的MPP跟踪器(未示出)提供输入电压基准信号 V_{IN_REF} 以便将功率源操作为在MPP中供应输入电压 V_{IN} 。

[0257] 根据另一实施例,中央控制器(未示出)生成输入电压基准信号 V_{IN_REF} 。

[0258] 根据另一实施例,第一功率变换器10被配置成控制输入电流 I_{IN} 。在该实施例中,输入电压控制器61可以省略。在这种情况下,输入电流基准信号 I_{IN_REF} 可以由与可以提供输入电压基准信号 V_{IN_REF} 的中央控制器相似的中央控制器(未示出)提供。

[0259] 上面公开了第一功率变换器10和第二功率变换器20的各种不同拓扑中的几种。在功率变换器电路的设计中,第一功率变换器10的类型和第二功率变换器的类型可以取决于待由功率变换器电路执行的功率变换的期望类型而选择。各种组合和它们可能的应用领域中的一些在下面进行解释。在下文中,配置成接收周期性(交变)输入电压(诸如正弦电压或者整流正弦电压)并且供应直流输出电压的功率变换器电路将被称为AC/DC功率变换器电路,配置成接收直流输入电压和周期性输出电压并且配置成供应交变输出电流的功率变换器电路将被称为AC/DC功率变换器电路,并且配置成接收直流输入电压并且提供直流输出电压的功率变换器电路将被成为DC/DC功率变换器电路。

[0260] 多单元功率变换器的设计和操作方式,诸如例如本文前面所解释的IS、IP、OS或OP多单元功率变换器,提供了多种自由度,多种自由度可以在增加多单元变换器及其所使用的功率变换器电路的效率方面进行使用。这些自由度包括一个多单元变换器中的变换器单元的数量、变换器单元的操作模式、变换器单元之间的连接类型、DC链电压的电压水平、变换器单元的设计等。这些自由度中的一些以及它们可以如何用于增加多单元变换器的效率在下面进行解释。

[0261] 在多单元变换器中,诸如本文前面所解释的多单元变换器中的一个,多个变换器单元中的每个可以具有最大额定功率。最大额定功率限定变换器单元可以变换的最大功率,即,变换器单元可接收的最大输入功率或者变换器单元可以提供的最大输出功率。

[0262] 参考图40,个体变换器单元的效率可以取决于瞬时功率与最大功率之比而变化。图40示意性地图示了基于该比率的一个变换器单元的效率。参考图40,变换器单元可以具有在最大功率的50%附近某处的其最大效率,其中效率朝向较低输出功率水平并且朝向较高功率水平降低。

[0263] 参考上面的解释,个体变换器单元可以实施为开关模式变换器单元。即,这些变换器单元被实施为开关模式功率变换器并且每个包括操作在开关频率的至少一个半导体开关。例如,在OP变换器或IP变换器中,开关模式操作用于分别控制个体变换器单元 1_1-1_{N1} 、 2_1-2_{N3} 的输出电流 $I_{21}-I_{2N3}$ 和输入电流 $I_{01}-I_{0N3}$ 。开关频率可以是18kHz或更高。接通和关断一个变换器单元中的至少一个半导体开关引起损耗。这些损耗可以被称作开关损耗,包括基本上独立于相应变换器单元的输出功率的部分。那些固定损耗可以源于驱动器、微控制器等中的损耗,是变换器单元的效率随着输出功率降低而显著降低的一个原因。

[0264] 根据一个实施例,为了有效地操作多单元功率变换器,即,有效地变换由多单元功

率变换器接收的功率,在具有xP拓扑的多单元变换器中的个体变换器单元可以被激活(操作在激活模式中)或者去激活(操作在非激活模式中)。具有xP拓扑的多单元变换器是具有IP拓扑的多单元变换器或具有OP拓扑的多单元变换器。去激活 xP拓扑中的至少一个变换器单元可以帮助增加其他变换器单元的效率。对于OP拓扑,参考图41A-图44对此进行解释,并且对于IP 拓扑,参考图45A-图49对此进行解释。

[0265] xP拓扑中的个体变换器单元可以称作“相”。在下文中,这些变换器单元中至少一个是非激活的操作模式将被称为“甩相(phase shedding)”模式。在甩相模式中,激活的变换器单元接管非激活变换器单元的部分使得总变换功率只取决于功率基准信号变化。“功率基准信号”限定待由多单元变换器变换的功率。

[0266] 为了解释的目的,假设负载Z的功率消耗使得具有OP拓扑的第二功率变换器20的变换器单元 2_1-2_N 中的每个供应显著小于其最大输出功率的50%的输出功率。如果变换器单元 2_1-2_N 中的一个被去激活使得其输出功率变为零,则其他变换器单元的功率水平必须增加以便保持输出功率 P_{OUT} 的功率水平恒定。然而,其他(激活)变换器单元的更高的功率水平可以导致那些激活的变换器单元的更高的效率。

[0267] “将一个变换器单元操作在非激活模式”意思是在非激活模式期间,由相应变换器单元接收的单元输入功率和由相应变换器单元提供的单元输出功率基本上为零。然而,与非激活变换器单元相关联的DC链电容器可以进一步由第一功率变换器10充电,如下面进一步详细解释的。在激活模式中,个体变换器单元操作在如上面所解释的开关频率为 f_p 的开关模式中。在非激活模式期间,随着第一变换器10可以进一步向相应DC链电容器 11_1-11_N 供应功率,相应变换器单元的DC链电压可以增加。这是独立于第一功率变换器10 的特定拓扑的。非激活变换器单元的DC链电压可以增加,直到变换器单元被再次激活并且从相应DC链电容器接收单元输入功率。DC链电容器 11_1-11_N 用作从输入 IN_1 、 IN_2 接收输入功率的第一功率变换器10和提供输出功率 P_{OUT} 的第二功率变换器20之间的缓冲器。这些DC链电容器 11_1-11_N 的能量存储能力允许将变换器单元 2_1-2_N 循环地操作在非激活模式中以便增加当输出功率 P_{OUT} 低时(低负载情况)第二功率变换器20的效率。

[0268] 图41A示出了第二功率变换器20的第一操作场景。在该场景中,一个变换器单元同时处于非激活模式中。在图41A中,仅示出了个体变换器单元 2_1-2_{N1} 的激活状态。即,个体时序图仅示出了相应变换器单元 2_1-2_{N3} 是激活还是非激活的。图41A中示出的曲线没有示出输出功率的功率水平,并且没有示出相应变换器单元 2_1-2_{N3} 的输出电流的电流水平。根据图41B中示出的另一场景,变换器单元 2_1-2_N 中的两个可以同时是非激活的。一般而言,最多 $N3-1$ 个变换器单元可以同时是非激活的,仅剩下一个变换器单元同时是激活的。几个不同的准则可以用于决定变换器单元中的哪些同时属于 $N3-K$ 个激活变换器单元的群组以及哪些同时属于 K 个非激活变换器单元的群组,以及个体变换器单元在做出下一决定之前多久是激活的/非激活的。这在下面进一步详细解释。

[0269] 根据一个实施例,同时非激活的变换器单元的数量 K 分别基于输出功率基准信号 P_{OUT_REF} 和输出电流基准信号 I_{OUT_REF} 中的一个来设置。这在图42中图示出。输出功率基准信号 P_{OUT_REF} 限定将由第二变换器20提供的输出功率 P_{OUT} 的期望功率水平。在输出电压 V_{OUT} 基本上恒定的情况下,输出电流基准信号 I_{OUT_REF} 是用于输出功率 P_{OUT} 的期望功率水平的测量。代替输出功率基准信号 P_{OUT_REF} ,可以使用输出功率 P_{OUT} 的瞬时水平,并且代替输出电流基准信

号 I_{OUT_REF} ,可以使用输出电流 I_{OUT} 的瞬时水平。

[0270] 图42图示了分别基于输出功率基准信号 P_{OUT_REF} 和输出电流基准信号 I_{OUT_REF} 的 K 。在图42中示出的实施例中,当输出功率基准信号 P_{OUT_REF} 高于第一阈值 P_{OUT_TH1} 时(如果输出电流基准信号高于第一电流阈值 I_{OUT_TH1}),变换器单元中没有($K=0$)变换器单元是非激活的。当输出功率基准信号 P_{OUT_REF} 在第一阈值 P_{OUT_TH1} 和第二阈值 P_{OUT_TH2} 之间时(当输出电流基准信号 I_{OUT_REF} 在第一阈值 I_{OUT_TH1} 和第二阈值 I_{OUT_TH2} 之间时),一个($K=1$)变换器单元被去激活(非激活),当输出功率基准信号 P_{OUT_REF} 在第二阈值 P_{OUT_TH2} 和第三阈值 P_{OUT_TH3} 之间时(当输出电流基准信号 I_{OUT_REF} 在第一阈值 I_{OUT_TH2} 和第二阈值 I_{OUT_TH3} 之间时),两个($K=2$)变换器单元是非激活的,等等。分别地,邻近功率阈值和电流阈值的差可以基本上相同或者可以不同。

[0271] 图43图示了用于设置待去激活的变换器单元的数量 K 并用于标识同时去激活的单元的方法的一个实施例。参考图43,该方法包括基于输出电流基准信号 I_{OUT_REF} 设置将操作在非激活模式中的单元的数量 M (1001)。输出电流基准信号 I_{OUT_REF} 表示第二功率变换器20的期望输出电流 I_{OUT} 。根据一个实施例, M 根据如图40所示的曲线基于输出电流基准信号 I_{OUT_REF} 来设置。

[0272] 参考图43,该方法进一步包括标识当前具有最低输入电压(DC链电压)的那 K 个变换器单元(1002)。这样的标识可以包括基于它们的DC链电压 $V_{1N1}-V_{1N2}$ 的电压水平对变换器单元 2_1-2_{N3} 排序并且选择具有最低的DC链电压水平的那 K 个变换器单元。这 K 个标识的变换器单元操作在非激活模式中,并且其他变换器单元操作在激活模式中(1003)。通过将具有最低DC链电压的变换器单元操作在非激活模式中,并且因此将具有最高DC链电压的其他 $N3-K$ 个变换器单元操作在激活模式中,可以防止个体DC链电压 $V_{2_1}-V_{2_{N2}}$ (见,例如图1)变得太不同。参考图43,设置变换器单元的数量 K ,标识具有最低DC链电压的那 K 个单元(1002)并将 K 个标识的单元操作在非激活模式中(1003)被重复。重复这些工序1001-1003可以是基于时间的或者基于事件的。基于时间地重复这些工序1001-1003可以包括定期重复这些步骤1001-1003。根据一个实施例,工序1001-1003的重复频率小于开关频率的0.1倍或者甚至小于0.01倍。根据一个实施例,工序1001-1003的重复频率是500Hz或更小。

[0273] 基于事件地重复这些工序1001-1003可以包括每次预定义的事件发生时重复这些步骤1001-1003。那些事件的示例包括但不限于一个DC链电压 $V_{2_1}-V_{2_{N2}}$ 降低到预定义的第一电压阈值之下,以及一个DC链电压 $V_{2_1}-V_{2_{N2}}$ 升到高于第一阈值的预定义的第二电压阈值之上。根据另一实施例,测量由输出处的负载汲取的功率并且当检测到负载 Z 的功率消耗的显著改变时,重复工序1001-1003。

[0274] 根据一个实施例,至少一个变换器单元是非激活的持续时间远长于激活模式中的变换器单元的一个驱动循环的周期。根据一个实施例,至少一个变换器单元是非激活的持续时间是驱动循环周期的至少十倍。参考上文,在激活模式中驱动循环周期 T_p 是开关频率 f_p 的倒数。

[0275] 参考上面的解释,第二功率变换器单元20包括主控制器3,其被配置成控制个体变换器单元 2_1-2_{N3} 的操作。图44示出了配置成将至少一个变换器单元操作在非激活模式中的控制器3的一个实施例。图44中示出的控制器3基于图33中示出的控制器3(参考它的说明书)并且与图33中的控制器的不同在于附加地包括单元激活/去激活控制器32。单元激活/去激活控制器32从输出电压控制器31(在控制输出电流 I_{OUT} 时可以省略)接收输出电流基准

信号 I_{OUT_REF} 。单元激活/去激活控制器32的操作基于参考图43所解释的方法。激活/去激活控制器32激活/去激活个体变换器单元。即,控制器32基于输出电流基准信号 I_{OUT_REF} 设置将被去激活的变换器单元的数量 K , 并且基于个体变换器单元 2_1-2_{N3} 的DC链电压 $V_{2_1}-V_{2_{N2}}$ 来选择将被去激活的那些单元。为了标识具有最低DC链电压的那些变换器单元 2_1-2_N , 控制器32接收表示DC链电压 $V_{2_1}-V_{2_{N3}}$ 的DC链电压信号 $V_{2_1_M}-V_{2_{N3_M}}$ 。这些电压信号 $V_{2_1_M}-V_{2_{N3_M}}$ 可以使用常规电压测量电路(在附图中未示出)从个体DC链电压 $V_{2_1}-V_{2_{N3}}$ 获得。

[0276] 参考图44, 单元激活/去激活控制器32生成电流基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 。这些基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 表示个体变换器单元 2_1-2_N 的输出电流 $I_{2_1}-I_{2_{N3}}$ 的期望电流水平。单元激活/去激活控制器32生成个体基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 使得它们的总和对应于输出电流基准信号。即,

$$[0277] \quad \sum_{i=1}^{N3} I_{2_i_REF} = I_{OUT_REF} \quad (21).$$

[0278] 以这种方式, 所变换的功率分别仅取决于输出功率基准信号 P_{OUT_REF} 和输出电流基准信号 I_{OUT_REF} 。因此, 将多单元变换器20操作在甩相模式中并不导致所变换的功率的显著变化。所变换的功率是第二变换器20分别从DC链电容器和第一功率变换器10接收的输入功率和向负载供应的输出功率中的一个。将被去激活的至少一个变换器单元的电流基准信号被单元激活/去激活控制器32设置为零以便将去激活的变换器单元的输出功率设置为零。

[0279] 根据一个实施例, 单元激活/去激活控制器32被配置成生成激活的变换器单元的电流基准信号使得这些基准信号基本上相等, 从而激活的变换器单元基本上提供系统的输出电流。然而, 这仅是示例。根据进一步的实施例, 单元激活/去激活控制器32被配置成生成激活的变换器单元的个体基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 使得这些基准信号是不同的。根据一个实施例, 单元激活/去激活控制器32生成激活的变换器单元的电流基准信号使得一个变换器单元的电流基准信号取决于相应变换器单元的DC链电压。可以生成电流基准信号使得电流基准信号随着相关联的DC链电容器的DC链电压增加而增加。在该实施例中, 那些具有较高DC链电压的激活的变换器单元比具有较低DC链电压的其他激活的变换器单元供应更高的输出电流。

[0280] 根据另一实施例, 单元激活/去激活控制器32根据效率曲线生成激活的变换器单元的基准信号 $I_{2_1_REF}-I_{2_{N3_REF}}$ 使得这些变换器单元在高效率范围内操作。高效率范围是例如效率是最大效率的至少60%或者至少75%的范围。参考下面的解释, 个体变换器单元可以在不同的电流下具有它们的最大效率或者高效率范围。在这种情况下, 除甩相之外, 将激活的单元操作在不同的电流下可以帮助增加功率变换器20的总体效率。

[0281] 应当注意, 图中示出的控制器的框图, 诸如图44和其他图中示出的控制器3以及在其他图中示出的控制器4、5和6, 仅仅用于图示相应控制器的功能而不是其实施方式。个体功能块可以使用适于实施控制器的常规技术来实施。具体地, 控制器3的功能块可以被实施为模拟电路、数字电路, 或者可以使用硬件和软件实施, 诸如运行有特定软件以便实施控制器3的功能的微控制器。

[0282] 如上面参考图41A-图44所解释的, 将多单元功率变换器的变换器单元操作在激活模式或非激活模式中不限于第二功率变换器20中的变换器单元。这种激活或者去激活变换器单元以便有效地操作功率变换器电路也可以应用于具有IP拓扑(其中个体变换器单元的

单元输入并联连接)的第一功率变换器10中的变换器单元 $1_1-1_{N_1}$ 。这在下面参考图45A-图49进行解释。这在下面参考图45A-图49进行解释。

[0283] 图45A和图45B示出了图示第一功率变换器10的变换器单元 $1_1-1_{N_1}$ 可以在激活模式或非激活模式中如何操作的时序图。在图45A 中示出的实施例中,变换器单元 $1_1-1_{N_1}$ 中只有一个同时被去激活,在图45B 中示出的实施例中,变换器单元 $1_1-1_{N_1}$ 中的两个同时被去激活。一般而言,变换器单元 $1_1-1_{N_1}$ 中的最多 N_1-1 个可以同时去激活。激活和去激活第一功率变换器电路10的变换器单元 $1_1-1_{N_1}$ 类似于激活和去激活第二功率变换器20的变换器单元,区别在于在第一功率变换器10中,至少一个变换器单元基于输入功率基准信号 P_{IN_REF} 被激活或去激活。输入功率基准信号 P_{OUT_REF} 限定将由第一变换器10接收的输入功率 P_{IN} 的期望功率水平。在输入电压 V_{IN} 基本上恒定的情况下,输入电流基准信号 I_{IN_REF} 是用于输入功率 P_{IN} 的期望功率水平的测量。代替输入功率基准信号 P_{IN_REF} ,可以使用输入功率 P_{IN} 的瞬时水平,并且代替输出电流基准信号 I_{OUT_REF} ,可以使用输入电流 I_{IN} 的瞬时水平。

[0284] 参考图46,同时被去激活的变换器单元的数量 K 可以随着输入功率基准信号 P_{IN_REF} 或者输入电流基准信号 I_{IN_REF} 降低而增加。输入电流基准信号 I_{IN_REF} 表示输入电流 I_{IN} 的期望电流水平。参考图46,如果输入功率基准信号 P_{IN_REF} 降到第一阈值 P_{IN_TH1} 之下或者输入电流基准信号 I_{IN_REF} 降到第一电流阈值 I_{IN_TH1} 之下,则一个变换器单元 ($K=1$)可以被去激活,如果输入功率基准信号 P_{IN_REF} 或者输入电流基准信号 I_{IN_REF} 分别降低到第二阈值 P_{IN_TH2} 、 I_{IN_TH2} 之下,则两个 ($K=2$)变换器单元可以被去激活,并且如果输入功率基准信号 P_{IN_REF} 和输入电流基准信号 I_{IN_REF} 分别降低到第三阈值 P_{IN_TH3} 、 I_{IN_TH3} 之下,则三个 ($K=3$)变换器单元可以被去激活。

[0285] 在上文解释的实施例中,有四个变换器单元 $1_1-1_{N_1}$ ($N_1=4$)。然而,这仅是示例。并联连接的变换器单元的数量 N_1 不限于 $N_1=4$ 。通常,两个或更多个的变换器单元是并联连接的。

[0286] 图47图示了用于去激活变换器单元 $1_1-1_{N_1}$ 中的至少一个的方法的一个实施例。该方法包括设置将要操作在非激活模式中的变换器单元的数量 K (1011)。在图47中所示的方法使用输入电流基准信号 I_{IN_REF} 以检测期望的输入功率并且设置 K 。然而,也可以使用任何其他表示瞬时或期望的输入功率的信号。设置数量 K 可以根据在图 46所示的曲线执行。方法进一步包括标识具有最高的输出电压(DC 链电压)的那 K 个单元(1012)并且将那 K 个标识的单元操作在非激活模式中并且将其他单元操作在激活模式中(1013)。包括设置数量 K 、标识具有最高的输出电压的那 K 个单元以及将 K 个标识的单元操作在非激活模式中的工序1011-1013可以周期性地(基于时间)或基于事件重复。根据一个实施例,这些工序1011-1013的基于事件的重复可以包括当多个变换器单元 1_1-1_N 中的一个变换器单元的一个DC链电压 $V_{2_1}-V_{2_N}$ 的电压水平上升到预定义的第一阈值水平之上时,或多个DC链电压 $V_{2_1}-V_{2_N}$ 中的一个的电压水平降低到低于第一阈值的预定义的第二阈值水平之下时重复工序1004-1006。。

[0287] 图48示出了配置成激活或去激活个体变换器单元 $1_1-1_{N_1}$ 的主控制器6的一个实施例。该主控制器6基于在图39中所示的主控制器 6(参考它的说明)并且与该主控制器6的不同在于它附加地包括单元激活/去激活控制器62。单元激活/去激活控制器62从输入电压控制器61接收输入电流基准信号 I_{IN_REF} (当将控制输入电流时,可以省略)并且生成用于个体

变换器单元 $1_1-1_{N_1}$ 的输入电流基准信号 I_{O1_REF} 、 I_{O2_REF} 、 I_{O3_REF} 、 I_{ON1_REF} 。这些输入电流基准信号 $I_{O1_REF}-I_{ON1_REF}$ 由个体变换器单元 1_1-1_N 接收,个体变换器单元 1_1-1_N 配置成基于这些基准信号 $I_{O1_REF}-I_{ON1_REF}$ 控制它们的输入电流 $I_{O1}-I_{ON1}$,如上文所解释的。

[0288] 单元激活/去激活控制器62配置成将待去激活的至少一个变换器单元的基准电流设置为零。根据一个实施例,待激活的那些变换器单元的输入电流基准信号的水平(在激活模式下操作)相同。根据另一实施例,单元激活/去激活控制器52配置成生成具有不同的电流水平的激活的变换器单元的输入电流基准信号。例如,单元激活/去激活控制器62基于DC链电压生成激活的变换器单元的信号水平使得基准信号随DC链电压的增加而降低,以便使那些变换器单元 $1_1-1_{N_1}$ 的具有相对高的DC链电压 $V_{21}-V_{2N_2}$ 的DC链电容器更慢地充电。

[0289] 根据另一实施例,激活/去激活控制器32配置成基于激活的变换器单元的效率曲线生成激活的变换器单元的电流基准信号使得这些变换器单元在高效率范围内操作。高效率范围是例如其中效率是最大效率的至少60%或至少75%的范围。

[0290] 然而,在每种情况下,基准信号的和对应于输入电流基准信号 I_{IN_REF} 。即,

$$[0291] \quad \sum_{i=1}^{N_1} I_{O_i_REF} = I_{IN_REF} \quad (22).$$

[0292] 因此,输入功率仅分别取决于输入功率基准信号 P_{IN_REF} 或输入电流基准信号。因此,将多单元变换器10操作在甩相模式中不会导致所变换的功率的显著变化。所变换的功率分别是第二变换器10在输入处接收的输入功率和供应到DC链电容器和第二变换器的输出功率。

[0293] 特别地,基于输入电流基准信号 I_{IN_REF} 激活/去激活第一功率变换器10的变换器单元 1_1-1_N 可以在接收DC电压作为输入电压 V_{IN} 的功率变换器电路中采用。

[0294] 然而,激活去激活具有IP拓扑或OP拓扑的功率变换器中的变换器单元不限于接收或生成DC电压的功率变换器。变换器单元的这种激活或去激活也可以在图29所示的类型的、包括具有并联连接的单元输入的多个变换器单元 $1_1-1_{N_1}$ 的、具有PFC功能的并且接收周期性输入电压 V_{IN} 的多单元变换器中采用。如将在下文中参考着图 50和图53进一步详细地解释的,在这种功率变换器中的输入功率 P_{IN} 随着两倍于输入电压 V_{IN} 的频率的频率周期性地变化。当输入电压的瞬时水平 V_{IN} 是零时,输入功率是零并且随着输入电压的水平增加而增加直到输入电压 V_{IN} 达到最大。在输入电压已经达到最大(在负半波中最小)之后,输入功率降低直到输入电压再次达到零。根据一个实施例,变换器单元 $2_1-2_{N_1}$ 基于输入电压的水平 V_{IN} 和输入电流 I_{IN} 的至少一个而被激活和去激活,使得在一个半波内激活的变换器单元的数量随着输入电压 V_{IN} 和/或输入电流增加而增加并且随着输入电压 V_{IN} 和/或输入电流降低而降低。在一个半波中变换器单元被激活和去激活的顺序可以改变,使得DC链电容器 $11_1-11_{N_2}$ 均衡地充电。控制器(未在图29示出)可以基于输入电压 V_{IN} 和输入电流 I_{IN} 中的至少一个来激活和去激活个体变换器单元 $1_1-1_{N_1}$ 。

[0295] 同样地,在图37示出的类型的包括具有并联连接的单元输出、具有PFC能力并且接收周期性的输出电压 V_{OUT} 的多个变换器单元 $2_1-2_{N_3}$ 的多单元变换器中,变换器单元 $2_1-2_{N_3}$ 可以基于输出电压 V_{OUT} 的水平 and 输出电流 I_{OUT} 中的至少一个来激活和去激活,使得在一个半波内的激活的变换器单元的数量随着输出电压 V_{OUT} 和/或输出电流 I_{OUT} 增加而增加并且随着输出电压 V_{OUT} 和/或输出电流 I_{OUT} 降低而降低。图49示出根据另一实施例的主控制器6。在该实施例中,主控制器6而不是输入电压控制器61包括DC链电压控制器60,该 DC链电压控制器

60配置成基于总的DC链电压 V_{2TOT} 和期望的DC链电压之间的差异生成输入电流基准信号 I_{IN_REF} 。

[0296] 在低负载情况下增加多单元功率变换器的效率的另一方法是间歇地操作多单元功率变换器使得平均变换功率交变。根据一个实施例,多单元功率变换器是具有PFC能力的IS、OS、IP或OP功率变换器中的一种,诸如在上文解释的具有PFC能力的IS、OS、IP或OP功率变换器的一种。在间歇操作模式下操作这种功率变换器参考着图50-图53解释。根据另一实施例,多单元变换器是配置成接收或提供直流电压的IS、OS、IP或OP功率变换器中的一种。在间歇操作模式下操作这种功率变换器参考着图54-图59解释。

[0297] 通常,在具有PFC能力的IS、OS、IP或OP变换器中,所变换的功率随着输入电压和输入电流周期性地变化而周期性地变化。例如,如果在IS或IP变换器中的输入电压 V_{IN} (或在OS或OP变换器中的输出电压 V_{OUT})是正弦电压并且输入电流 I_{IN} (输出电流 I_{OUT})具有正弦波形,则所变换的功率具有正弦方波形并且具有两倍于正弦电压的频度的频率。所变换的功率是在IS或IP变换器中在输入 $IN1$ 、 $IN2$ 处接收的输入功率和在IS或IP变换器中在输出 $OUT1$ 、 $OUT2$ 处提供的输出功率 P_{OUT} 。在正常模式(非间歇模式)中,平均功率水平和峰值功率水平仅取决于将要变换的功率。该将要变换的功率可以分别通过输入电流基准信号 I_{IN_REF} 和输出电流基准信号 I_{OUT_REF} 限定。

[0298] 在间歇模式中,平均功率水平和峰值功率水平交变。这参考着示意性地图示IS功率变换器的输入电压 V_{IN} 的波形或OS功率变换器的输出电压 V_{OUT} 的波形的图50解释。在图50中示出的电压是正弦电压。然而,下文解释的操作的方式同样地适用于整流的正弦电压。图50进一步分别图示了输入电流 I_{IN} 和输出电流 I_{OUT} ,并且分别图示了输入功率 P_{IN} 和输出功率 P_{OUT} 。

[0299] 在图50中示出的实施例中,功率变换器仅分别在输入电压 V_{IN} 或输出电压 V_{OUT} 的负半波期间变换功率。在这些负半波期间,电流 I_{IN} 、 I_{OUT} 的波形跟随电压 V_{IN} 、 V_{OUT} 的波形。即,电流 I_{IN}/I_{OUT} 基本上与 V_{IN}/V_{OUT} 同相,并且电流水平基本上与电压 V_{IN}/V_{OUT} 的电压水平成正比。功率 P_{IN} 、 P_{OUT} 在负半循环期间具有正弦方波形。图50进一步图示了在负半波期间的平均功率水平 P_{IN_AVG} 、 P_{OUT_AVG} 。

[0300] 在图50中示出的实施例中,操作多单元变换器使得在正半波中,电流 I_{IN} 、 I_{OUT} 并且因此平均功率水平 P_{IN_AVG} 、 P_{OUT_AVG} 为零。然而,这仅是示例。通常,在间歇操作模式下操作多单元变换器意味着操作多单元变换器使得平均功率水平在不同的水平之间交变,其中这些水平中的一个小于这些水平中的另一个的80%、小于50%或甚至小于30%。“平均功率水平”是在一个半周期中的平均功率水平,即,在电压 V_{IN}/V_{OUT} 的两个时间上连续的(顺次的)的过零点之间的时间段中的平均功率水平。这适用于正弦电压和整流的正弦电压。在正弦电压中,过零点在电压水平是零的那些时间,即在电压从正水平变到负水平的的时间,反之亦然。在整流的正弦电压中,过零点是在电压水平再次增加之前电压变为零或接近零的那些时间。

[0301] 在图50中示出的实施例中,平均功率水平 P_{IN_AVG} 、 P_{OUT_AVG} 每个半波改变使得平均功率水平改变的频率是电压 V_{IN} 、 V_{OUT} 的频度的两倍。然而,这仅是示例。代替仅在每个第二半波(每个正半波)中降低平均功率,在再次具有在平均功率具有较高水平的一个半波之前可能有两个或更多的在平均功率降低到较低水平的半波。也可能对于两个或更多个后续的半

波具有较高水平并且然后对于一个、两个或更多个后续的半波改变到较低水平。在任何情况下,在间歇模式中,平均功率水平在不同的水平之间交变。平均功率在其间交变的平均功率水平可以变化。即,例如,较低水平可以在当平均功率具有较低水平时的第一时间与第一时间之后的第二时间之间改变。

[0302] 图51示出了一个具有间歇操作功能的主功率变换器的主控制器4的实施例。在图51中示出的主控制器4基于在图13中示出的主控制器4(参考它的描述),并且与在图13中示出的主控制器4不同在于它在输入基准电流控制器41和调制指数控制器42之间附加地包括间歇操作控制器。间歇操作控制器43从输入基准电流控制器41接收输入电流基准信号 I_{IN_REF} 并且被配置成将修改的输入电流基准信号 I_{IN_REF}' 提供到调制指数控制器42。根据一个实施例,间歇操作控制器43配置成生成所修改的输入电流基准信号 I_{IN_REF}' 使得修改的输入电流基准信号 I_{IN_REF}' 在电压 V_{IN}/V_{OUT} 的某些半波期间对应于输入电流基准信号 I_{IN_REF} ,并且所修改的输入电流基准信号 I_{IN_REF}' 在电压 V_{IN}/V_{OUT} 的某些半波期间具有诸如零的较低幅度。在图50中示出的实施例中,在电压 V_{IN}/V_{OUT} 的负半波期间,间歇操作控制器43将输入电流基准信号 I_{IN_REF} 转送到调制指数控制器42并且在电压 V_{IN}/V_{OUT} 的正半波期间将所修改的输入电流基准信号 I_{IN_REF}' 设置为零。在其中所修改的输入电流基准信号 I_{IN_REF}' 是零的那些时间段期间,调制指数控制器42生成调制指数 m 使得功率变换器的输入电流 I_{IN} 为零。在该时间段期间,个体变换器单元可以仍然以时钟控制的方式操作,使得可以有多单元功率变换器接收输入电流时间段。然而,也有输入电流是负的时间段(多单元功率变换器向电源提供电流)使得在其中所修改的输入电流基准信号 I_{IN_REF}' 是零的那些时间段期间平均输入电流是零。

[0303] 在所修改的输入电流基准信号 I_{IN_REF}' 是零的那些时间段期间,如上文所解释的,多单元功率变换器仍然可以生成单元输入电压 $V_{11}-V_{1N1}$ 。特别在平均输入电流应当是零的那些时间段中,主变换器在一个驱动循环中可以以时钟控制的方式只操作一个变换器单元。这参考着在图27示出的时序图解释。参考图27,总的单元输入电压 V_{1TOT} 在与调制指数 m 的范围的相关联的两个电压水平之间切换。在图27示出的实施例中,当调制指数在0和0.25之间时,总的单元输入电压 V_{1TOT} 在零和 $V_{2TOT}/N1$ 之间切换,当调制指数在0.25和0.5之间时,在 $V_{2TOT}/N1$ 和 $V_{2TOT}/N3$ 之间切换等等。

[0304] 根据一个实施例,在图27中示出的实施例中,操作多单元功率变换器使得仅一个变换器单元在开关模式中操作,以便使总的单元输入电压 V_{1TOT} 在两个不同的电压水平之间切换(诸如,例如在 $V_{2TOT}/N1$ 和 $V_{2TOT}/N3$ 之间)并且来静态地操作其他变换器单元。“静态地操作其他变换器单元”意味着当调制指数达到某个水平时,一个变换器单元切换到关断状态并且保持该关断状态直到调制指数再次降到低于该某个水平。例如,在图27中示出的实施例中,为了向总的单元输入电压 V_{1TOT} 提供 $V_{2TOT}/N1$ 的一个份额,当调制指数达到0.25时,一个变换器单元可以关断并且保持在关断状态直到调制指数降到低于0.25。仅一个变换器单元在开关模式中操作并且其他变换器单元“静态地”操作的这种操作模式在下文中将称为阻断模式。静态地操作在关断状态中的变换器单元的数量随着电压输入电压的电压水平增加而增加。即,基于输入电压 V_{IN} 的电压水平,变换器单元在PWM模式、导通模式和关断模式中的一种中操作,其中根据一个实施例,仅一个变换器单元同时操作在PWM模式中。

[0305] 在图50中示出的实施例中,在负半波期间由多单元功率变换器接收/提供的平均

功率是零并且在正半波中是非零。在该实施例中,在负半波期间提供的平均功率是如果多单元变换器连续地操作(非间歇地)会接收/提供的平均功率的两倍(二倍)。然而,如参考着图40所解释的,多单元功率变换器的变换器单元的效率可能随着由个体变换器单元变换的功率的降低而降低。间歇地操作多单元变换器,即,在某些时间段期间(诸如在图50中示出的实施例中的负半波)以较高的功率操作多单元功率变换器,可以增加多单元功率变换器的效率。

[0306] 根据一个实施例,间歇操作控制器43计算在一个半波期间接收的平均输入功率并且基于该计算决定多单元功率变换器是在间歇操作模式下还是在正常模式下操作。在正常模式下,间歇操作控制器43将输入电流基准信号 I_{IN_REF} 传递到调制指数控制器42。在间歇操作模式下,在输入功率是零的那些时间段和输入功率是非零的那些时间段之间的比值(在图50中示出的实施例中,该比值是1:1)基于所计算的功率来计算。参考图51,间歇操作控制器可以接收输入电压信号 V_{IN_M} 和输入电流信号 I_{IN_M} ,以便计算在电压 V_{IN}/V_{OUT} 的一个半波期间的平均输入功率。

[0307] 图52示出了在具有间歇操作功能的OS多单元功率变换器中的主控制器5的一个实施例。该主控制器5基于在图35示出的主控制器5(参考它的说明),并且与在图35中示出的主控制器5的不同在于它在输出基准电流控制器51和调制指数控制器52之间包括间歇操作控制器53。该间歇操作控制器53从输出基准电流控制器接收输出电流基准信号 I_{OUT_REF} 并且向调制指数控制器52提供修改的输出电流基准信号 I_{OUT_REF}' 。在图52示出的主控制器5的操作可以对应于在图51示出的主控制器4的操作,区别在于在图52示出的主控制器5处理输出电流信号 I_{OUT}/M 的输出电压信号 V_{OUT}/M 而不是输入电压信号 V_{IN}/M 和输入电流信号 I_{IN}/M 。然而,已经参考着在IS功率变换器中的输入电压 V_{IN} 和输入电流 I_{IN} 解释的内容同样地适用于在OS功率变换器中的输出电压 V_{OUT} 和输出电流 I_{OUT} 。

[0308] 在间歇操作模式下操作多单元功率变换器不限于具有IS或OS拓扑的多单元功率变换器。在上文中参考着图50至图52所解释的间歇操作模式可以同样地在图29中示出的类型的IP功率变换器中和在图37中示出的类型的OP功率变换器中使用。图53分别示出了输入电压 V_{IN} 和输出电压 V_{OUT} 、一个变换器单元的单元输入电流 I_{0i} 和单元输出电流 I_{2i} 、具有那些IP拓扑和OP拓扑中的一种的多单元变换器的输入功率 P_{IN} 和输出功率 P_{OUT} 的时序图。如上文解释的,这些并联连接的变换器单元中的每个可以在间歇操作模式中操作。在间歇模式中,由一个变换器单元所变换的平均功率在较高水平和较低水平之间交变,其中较低水平可以小于第一水平的80%、小于50%或甚至小于30%。这些变换器单元的单元变换器可以分别对应于在图51和图52中示出的主变换器4和主变换器5,区别在于一个控制器仅处理相应的变换器单元的DC链电压基准信号和DC链电压信号而不是总的DC链电压基准信号 V_{2TOT_REF} 和DC链电压信号 $V_{1_M}-V_{1N2_M}$ 中的每个。

[0309] 根据一个实施例,在具有并联连接的变换器单元的功率变换器的间歇操作模式中,在每个半波中操作在较低水平的变换器单元数量是相同的。如果个体变换器单元的第一平均功率水平是相同的并且如果个体变换器单元的较低平均功率水平是相同的,则总的平均功率水平(其是个体变换器单元的平均功率水平的和)在每个半波中是基本上相同的。在这种情况下,在间歇模式中操作个体变换器单元不会导致多单元变换器的变化的平均功率水平。

[0310] 根据一个实施例,在具有并联连接的变换器单元的功率变换器中的每个变换器单元操作在间歇模式中并且变换器单元被同步使得它们同时改变它们的平均功率水平。在这种情况下,多单元变换器的平均功率水平变化。这在图53种示出,其中平均的变换的功率水平 P_{IN_AVG} 、 P_{OUT_AVG} 被绘制成变化。根据一个实施例,至少一个变换器单元操作在间歇模式中并且至少一个变换器单元操作在正常模式中。在这种情况下,所变换的功率 P_{IN} 、 P_{OUT} 可以具有如在图53中以虚线示出的波形。

[0311] 在上文参考着图1和图4-图7解释的功率变换器电路中的一个中,如在上文参考着图50-图53解释的,如果第一功率变换器10具有IS拓扑或IP拓扑并且操作在间歇操作模式中,则DC链电容器 $11_1-11_{N_2}$ 用作向第二功率变换器20和负载提供连续的功率流的缓冲器。在第二功率变换器20利用OS拓扑和OP拓扑中的一个来实施的情况下,第一功率变换器10可以连续地从电源汲取功率并且对DC链电容器 $11_1-11_{N_2}$ 充电。

[0312] 图54示出了在间歇模式中的具有IP拓扑或OP拓扑的多单元功率变换器的操作的一个实施例,IP拓扑或OP拓扑诸如是在上文中参考着图29和图38解释的拓扑中的一个。图54示出个体变换器单元的激活状态的时序图。这些变换器单元是在OP功率变换器中的变换器单元 $2_1-2_{N_3}$ 以及在IP功率变换器中的变换器单元 $1_1-1_{N_1}$ 。根据在图54中示出的实施例,在间歇模式中操作功率变换器可以包括同时只激活一个变换器单元。在图54图示的时间段中,第一变换器单元 2_1 和 1_1 和第二变换器单元 2_1 和 2_2 分别被激活。 T_{OP} 表示激活时间,该激活时间是其中相应的变换器单元被激活的持续时间。在图54中示出的实施例中,这些激活时间被绘制成是相等的。然而,这仅是示例。这些激活时间取决于不同的参数可以变化。这在下文中进一步详细地解释。在图54中示出的实施例中,在变换器单元 $2_1, 2_2$ 的激活时间之间有时间段。因此,所变换的功率 P_{OUT} (P_{IN}) 交变。即,有时所变换的功率的功率水平从较高水平改变到较低水平并且有时所变换的功率的功率水平从较低水平改变到较高水平。较高水平和较低水平可以变化。然而,每次有从较高水平到较低水平的功率水平的改变时,较低水平小于较高水平的80%、小于50%、或甚至小于30%。

[0313] 在图54中示出的实施例中,较低水平是零。即,有时没有变换器单元是激活的。然而,这仅是示例。也可能具有一个或多个激活的变换器单元而至少一个其他变换器单元间歇地操作。在这种情况下,较低水平与零不同。

[0314] 如果,在上文中解释的功率变换器电路中的一个中,第二功率变换器20实施为具有间歇操作功能的OP变换器,输出电容器30可以向负载Z提供连续的功率流。这在图55中示意性地示出。图55示出功率变换器电路的一个部分。参考图55,输出电容器可以连接在输出节点OUT1、OUT2之间。该输出电容器30由具有OP拓扑的第二功率变换器20间歇地提供功率。然而,借助于输出电容器30的电荷存储能力,负载Z可以在输出OUT1、OUT2处从功率变换器电路连续地汲取功率。

[0315] 图56示出了用于在间歇模式中操作具有OP拓扑的多单元变换器的方法的一个实施例。参考图56,该方法包括评估输出电流基准信号 I_{OUT_REF} (1031)。输出电流基准信号表示多单元变换器期望的输出功率。也可以使用表示输出功率的另一信号来代替输出电流基准信号。评估输出电流基准 I_{OUT_REF} 包括将输出电流基准信号 I_{OUT_REF} 与一个变换器单元的最优输出电流信号 I_{OUT_OPT} 相比较。该最优输出电流信号表示变换器单元具有其最大效率或者变换器单元的效率不低于预定义的效率水平时的输出功率。也可以使用表示变换器单元具有

其最大效率时的输出功率的另一信号而不是最优输出电流信号。

[0316] 参考图56,如果输出电流基准信号 I_{OUT_REF} 不低于最优输出电流 I_{OUT_OPT} ,则多单元变换器在非间歇模式中操作。在图56中,该模式被称为正常模式(1030)。该正常模式可以包括甩相,使得在正常操作模式中,变换器单元中的一些可以是非激活的,如在上文中参考着图40到图49解释的。然而,在正常操作模式中,同时至少一个变换器单元是激活的,使得没有变换器单元中的每个都是非激活的(去激活的)的时间段。

[0317] 参考图56,如果输出电流基准信号 I_{OUT_REF} 的水平低于一个变换器单元的最优输出电流信号 I_{OUT_OPT} 的水平,则多单元变换器进入间歇模式,其中操作持续时间 T_{OP} 如在图56中所示地计算(1032)。然后,具有最高的输入电压的变换器单元被标识,并且针对所计算的持续时间 T_{OP} ,所标识的变换器单元的基准电流设置成 I_{OUT_OPT} ,并且其他变换器单元的基准电流设置成零。根据一个实施例,当功率基准信号的水平降低(诸如输出电流基准信号降低)时,功率变换器首先进入甩相模式,并且当功率基准信号进一步降低(诸如输出电流基准信号降低)时,最终进入间歇模式。

[0318] 根据一个实施例,个体变换器单元设计成具有基本上相同的最优输出电流 I_{OUT_OPT} 。根据另一实施例,个体变换器单元设计成具有不同的最优输出电流 I_{OUT_OPT} 。在该实施例中,当输出基准信号 I_{OUT_REF} 降低到低于最低的最优输出电流水平时,间歇操作模式可以开始,然后标识具有最高的输入电压的变换器单元,并且基于所标识的变换器单元的输出电流基准信号 I_{OUT_REF} 和最优输出电流 I_{OUT_OPT} 来计算操作持续时间。然后针对计算的持续时间,所标识的变换器单元以其最优输出电流操作,而其他变换器单元以零输出电流操作。

[0319] 图57示出了用于在间歇模式中操作具有IP拓扑的多单元变换器的方法的实施例。在图57中示出的方法基于在图56中示出的方法,并且参考图56。参考着图56解释的方法和图57中图示的方法之间的差异是,在具有IP拓扑的多单元变换器中,输入电流基准信号 I_{IN_REF} 与最优输入电流 I_{IN_OPT} 相比较(见在图57中的1041)并且操作持续时间 T_{OP} 基于输入电流基准信号 I_{IN_REF} 和最优输入电流 I_{IN_OPT} 来计算。已经参考着在图56中图示的方法解释的其他一切同样地适用于在图57中图示的方法。

[0320] 图58示出了在具有OP拓扑的多单元变换器中的主控制器3的一个实施例。主控制器3基于在图33中示出的主控制器3并且与在图33中示出的该主控制器的不同在于间歇操作控制器33从输出电压控制器31当要控制输出电流时可以省略)接收输出电流基准信号 I_{OUT_REF} (并且根据参考着图56解释的方法生成输出电流基准信号 I_{21_REF} - I_{2N3_REF} 。即,间歇操作控制器33针对计算的操作持续时间 T_{OP} 将所标识的变换器单元的信号水平设置为 I_{OUT_OPT} 。

[0321] 图59示出了在具有IP拓扑并且具有间歇操作功能的多单元变换器中的主控制器6的一个实施例。在图59中示出的该主变换器6基于在图39中示出的控制器6,并且与在图39中示出的该控制器6的不同在于它附加地包括间歇操作控制器62,间歇操作控制器62从输入电压控制器61(当要控制输出电流时可以省略)接收输入电流基准信号 I_{IN_REF} 并且根据参考着图57解释的方法生成输入电流基准信号 I_{01_REF} - I_{0N1_REF} 。即,间歇操作控制器63针对计算的操作持续时间 T_{OP} 将所标识的变换器单元的信号水平设置为 I_{IN_OPT} 。

[0322] 在参考着图56和图57解释的间歇操作模式中的每个中,可以分别周期性地评估输出电流基准信号 I_{OUT_REF} 和输入电流基准信号 I_{IN_REF} 。根据一个实施例,当功率基准信号降

到低于第一阈值(在图 56和图57示出的实施例中被称为 I_{OUT_OPT} 和 I_{IN_OPT})时,多单元变换器进入间歇模式,并且当功率基准信号上升超出高于第一阈值的第二阈值时,离开间歇模式。当功率基准信号具有接近第一阈值的水平时,这种迟滞防止多单元变换器频繁地在间歇模式和非间歇模式之间切换。

[0323] 图60示出了功率变换器电路的一个实施例,其中功率变换器10 具有IS拓扑,并且除变换器单元 1_1-1_{N1} 之外,包括滤波器单元 1_0 。如上文解释的,变换器单元 1_1-1_{N1} 每个配置成在单元输入处接收单元输入功率并且在单元输出处提供单元输出功率,其中DC链电容器 11_1-11_{N2} 连接到单元输出。第二功率变换器20连接到第一功率变换器10的DC链电容器 11_1-11_{N2} 。第二功率变换器20可以使用在上文中解释的第二功率变换器拓扑中的一个来实施。

[0324] 滤波器单元 1_0 包括电容器 11_0 (在图60中绘制在表示滤波器单元 1_0 的框之外)。不像DC链电容器 11_1-11_{N2} ,滤波器单元 1_0 的电容器 11_0 未连接到第二功率变换器20。滤波器单元 1_0 可以在输入功率模式中操作,其中滤波器单元在滤波器单元的端子处接收输入功率,并且滤波器单元 1_0 可以在输出功率模式中操作,其中滤波器单元在滤波器单元 1_0 的门(gate)处提供输出功率。滤波器单元的端子包括两个节点并且与变换器单元 1_1-1_{N1} 的单元输入串联连接。具有变换器单元 1_1-1_{N1} 的单元输入和滤波器单元 1_0 的端子的串联电路连接到功率变换器电路的输入 IN_1 、 IN_2 。

[0325] 滤波器单元 1_0 可以利用与变换器单元 1_1-1_{N1} 相同的拓扑实施。滤波器单元 1_0 的一个实施例在图61中示出。在图61中示出的实施例中,滤波器单元 1_0 利用全桥拓扑实施,这在上面参考着图24进行解释。在图61中示出的滤波器单元 1_0 中,个体部件具有与在图24 中示出的变换器单元 1_i 中的对应部件相同的附图标记,其中下标“0”已经加到在图61中示出的滤波器单元 1_0 中的附图标记。滤波器单元 1_0 的操作对应于变换器单元 1_i 的操作。即,滤波器单元 1_0 的控制器 19_0 接收调制指数 m_0 ,并且根据参考着图26A和图26B解释的调制方案中的一个基于调制指数 m_0 控制第一半桥17₀的低侧开关17_{0L}和高侧开关17_{0H}以及第二半桥18₀的低侧开关18_{0L}和高侧开关18_{0H}的操作。

[0326] 利用全桥拓扑实施滤波器单元 1_0 仅是示例。当输入电压 V_{IN} 是整流的正弦电压或直流电压时,滤波器单元 1_0 也可以仅利用一个半桥实施(如参考着图12解释的)。

[0327] 在图60中示出的第一功率变换器10的操作由主控制器4控制。该主控制器的一个实施例在图62中示出。该主控制器4基于在图13 中示出的主控制器4(参考它的说明),并且与在图13中示出的主控制器4的不同在于它附加地包括从调制指数控制器42接收调制指数的变换器和滤波器单元控制器44。变换器和滤波器单元控制器44 向滤波器单元 1_0 提供调制指数 m_0 以及向变换器单元 1_1-1_{N1} 提供调制指数 m_1-m_{N1} 。

[0328] 图63图示了在正弦输入电压 V_{IN} 的一个周期期间在图60中示出的第一功率变换器10的一种操作方式。在图63中 V_{1TOT} 表示总的单元输入电压,并且 V_{10} 表示滤波器单元的平均单元输入电压,即,针对一个或多个驱动循环进行平均的单元输入电压。在图60中示出的第一功率变换器10中,只有滤波器单元 1_0 以诸如例如20kHz或更高的开关频率操作在开关模式中。变换器单元可以操作在阻断模式中。即,这些变换器单元可以以两倍于输入电压 V_{IN} 的频率的频率开关,使得在输入电压 V_{IN} 的一个半波期间每个变换器单元只有一次切换到关断状态和导通状态。即,基于输入电压 V_{IN} 的瞬时电压水平,变换器单元操作在两个操作模式中的一个中,即导通模式或关断模式。然而,也可能以滤波器单元 1_0 的开关频率来开关变换器

单元。

[0329] 图64示出了用于计算滤波器单元的调制指数 m_0 和变换器单元的调制指数的方法的一个实施例。为了解释的目的,假定变换器单元的DC链电压基本上相等,即,等于 V_{2TOT}/N_1 。参考图64,该方法包括计算将操作在关断状态中的变换器单元的数量 F (1051)。由那 F 个变换器单元提供的总的单元输入电压 V_{1TOT} 是 $F \cdot V_{2TOT}/N_1$ 。计算该数量 F 包括通过计算:

$$[0330] \quad F = \text{Round}[m \cdot N_1] \quad (23),$$

[0331] 即,通过调制指数 m 和变换器单元的数量 N_1 的积并且通过将结果四舍五入来确定将操作在关断状态中的变换器单元的数量 F 。然后基于在一个驱动循环期间,跨电容器 11_0 的电压 V_{2_0} 和在滤波器单元 1_0 的门处的期望平均电压 V_{1_0} ,通过 $m_0 = V_{1_0}/V_{2_0}$ 来计算 (1052) 滤波器单元 1_0 的调制指数 m_0 ,其中 V_{2_0} 是跨电容器 11_0 的电压并且 V_{1_0} 是在滤波器单元的门处的期望电压。在滤波器单元的端子处的期望电压 V_{1_0} 对应于:

$$[0332] \quad V_{1_0} = m \cdot V_{2TOT} - \frac{F \cdot V_{2TOT}}{N_1} \quad (24),$$

[0333] 其中 m 是通过调制指数控制器计算的调制指数,并且 V_{2TOT} 是总的DC链电压。

[0334] 变换器和滤波器单元控制器44然后以计算的调制指数 m_0 来操作 (1053) 滤波器单元、将 F 个变换器单元操作在关断状态中(调制指数 $m_i = 1$)并且将 $N_1 - F$ 个变换器单元操作在导通状态中(调制指数 $m_i = 0$)。该确定1051、计算1052和操作1053可以循环地重复。根据一个实施例,这些步骤定期重复。根据一个实施例,这些步骤重复的频率小于在滤波器单元 1_0 中的开关频率的0.1倍或甚至小于0.01倍。

[0335] 参考上面的解释,变换器可以操作在阻断模式中使得它们在每个半波中只有一次切换到关断状态并返回导通状态。在变换器单元操作在阻断模式中的利用滤波器单元实施的多单元变换器中,滤波器单元可以在低开关损耗方面优化,而变换器单元可以在低导通损耗方面实施。

[0336] 在图64中图示的方法适用于输入电压的正半波。在负半波期间的方法与在图64中示出的方法的不同在于基于调制指数(在负半波期间是负的)的绝对值计算 F 并且 F 个变换器单元以调制指数 $m_i = -1$ 操作。

[0337] 在输入电压 V_{IN} 的一个半波期间,变换器单元以 $m_i = 1$ (或 -1) 或者以 $m_i = 0$ 操作。滤波器单元 1_0 的调制指数 m_0 的符号可以变化。即,在一个半波期间调制指数 m_0 可以变成正和负。在正半波期间,当调制指数 m_0 为正时,滤波器单元 1_0 从输入 IN_1 、 IN_2 接收功率。当调制指数 m_0 为负时,滤波器单元 1_0 将功率提供给具有变换器单元 $1_1-1_{N_1}$ 的串联电路。在负半波期间,正调制指数 m_0 指示滤波器单元 1_0 提供功率并且负调制指数 m_0 指示滤波器单元 1_0 接收功率。因此,当调制指数 m_0 的符号等于总的调制指数 m 的符号时,滤波器单元接收功率(在输入功率模式中),并且当符号不同时,提供功率(在输出功率模式中)。基本上,在输入电压 V_{IN} 的一个半周期中,滤波器单元 1_0 接收的平均功率是零使得跨电容器 11_0 的电压 V_{2_0} 在诸如零的某个电压水平附近摆动。

[0338] 例如,在正半波期间,当在关断状态中的 F 个变换器单元的单元输出电压的和低于输入电压的水平时,调制指数是正的并且当在关断状态中的 F 个变换器单元的单元输出电压的和高于输入电压 V_{IN} 的水平时,调制指数是负的。在负半波期间,当在关断状态中的 F 个变换器单元的单元输出电压的和低于输入电压的水平(绝对值)时,调制指数是负的并且

当在关断状态下的F个变换器单元的单元输出电压的和高于输入电压 V_{IN} 的水平(绝对值)时,调制指数是正的。

[0339] 图65图示了在一个驱动循环期间(具有持续时间 T_p)图60中示出的第一功率变换器10的操作。在该实施例中,在驱动循环的整个持续时间 T_p 期间,变换器单元中的两个在关断状态中并且在驱动周期的整个持续时间 T_p 期间,变换器单元中的两个在导通状态中。滤波器单元1₀基于调制指数 m_0 (其中占空比 d_0 由 $d_0=1-m_0$ 给出)操作在开关模式中。

[0340] 参考上文,变换器单元可以操作在阻断模式中。然而,也可以操作多单元变换器使得在关断状态中的一组变换器单元以及因此在导通状态中的另一组变换器单元可以逐驱动循环改变。然而,也可以将相同的变换器单元操作在关断状态中并且将相同的变换器单元操作在导通状态中直到滤波器单元1₀的调制指数 m_0 重新计算。以这种方式,DC链电容器更均衡地充电。

[0341] 图66示出了包括滤波器单元2₀的第二功率变换器20的一个实施例。像在图60中示出的滤波器单元1₀,滤波器单元1₀包括端子。滤波器单元2₀的端子与滤波器单元2_{1-2N3}的单元输出串联连接。具有滤波器单元2₀的端子和变换器单元的单元输出2_{1-2N3}的串联电路连接到输出OUT1、OUT2。为了使在图66中示出的图示与在图60中示出的图示一致,滤波器单元2₀的电容器,像在图60中示出的电容器,用1₁₀来标记。 V_{20} 是跨滤波器单元2₀的电容器的电压。在图66中示出的滤波器单元2₀的操作对应于在图60中示出的滤波器单元的操作,差异在于在图66中示出的滤波器单元2₀提供电压 V_{30} ,电压 V_{30} 被添加到变换器单元的总的单元输出电压 V_{3TOT} 。

[0342] 图67示出了滤波器单元2₀的一个实施例。该滤波器单元2₀的全桥拓扑对应于在图34中示出的变换器单元2_i的拓扑。然而,也可以使用只具有一个半桥的拓扑。仅仅为图示滤波器单元2₀与变换器单元2_i不同,下标“0”已经添加到滤波器单元2₀的个体部件的附图标记。滤波器单元2₀的操作对应于变换器单元2_i操作。即,滤波器单元2₀的控制器233₀接收调制指数 m_0 并且利用基于调制指数 m_0 计算的占空比来驱动第一半桥231₀和第二半桥232₀。

[0343] 图68示出了在图66中示出的第二功率变换器20中的主控制器5的一个实施例。该主控制器5基于在图35中示出的主控制器5并且与在图35中示出的主控制器5的不同在于它附加地包括从调制指数控制器52接收调制指数 m 并且向滤波器单元2₀提供调制指数 m_0 以及向个体变换器单元2_{1-2N3}提供调制指数 m_1-m_{N3} 的变换器和滤波器单元控制器54。在图68中示出的变换器和滤波器单元控制器54的操作像在62图中示出的变换器和滤波器单元控制器44一样,对它进行参考。在图54中示出的变换器和滤波器单元控制器和在图62中示出的变换器和滤波器单元控制器之间的差异是在图55中示出的变换器和滤波器单元控制器基于总的单元输出电压 V_{3TOT} 而不是总的单元输入电压 V_{1TOT} 来生成调制指数 m_0-m_{N3} 。

[0344] 图69示出了可以在图68中示出的变换器和滤波器单元控制器54中实施的方法的一个实施例。该方法包括通过

$$[0345] \quad F = \text{Round}[m \cdot N3] \quad (25),$$

[0346] 即,通过调制指数 m 和变换器单元的数量 $N3$ 的积并且通过将结果四舍五入来确定将操作在关断状态中的变换器单元的数量 F (1061)。然后,与在图64中示出的方法中计算调制指数 m_0 相似地计算调制指数 m_0 ,区别在于在图69中示出的方法中,调制指数 m_0 基于滤波器单元2₀的期望单元输出电压 V_{30} (而不是期望单元输入电压 V_{10})来计算。滤波器单元2₀

的期望单元输出电压 V_{30} 是：

$$[0347] \quad V_{30} = m \cdot V_{2_{TOT}} - \frac{F_1 V_{2_{TOT}}}{N_3} \quad (26),$$

[0348] 并且调制指数 $m_0 = V_{30}/V_{20}$ 。变换器和滤波器单元控制器54然后以调制指数 m_0 操作滤波器单元10,以调制指数 $m_i = 1$ 操作F个变换器单元并且以调制指数 $m_i = 0$ 操作 $N_3 - F$ 个变换器单元。在图63中示出的时序图同样地适用于在66图中示出的第二功率变换器20。第二功率变换器20的参数在图63中的括号中指示出。当调制指数 m_0 具有与总体调制指数 m 的符号相同的符号时,滤波器单元20将功率提供(在输出功率模式中)到输出OUT1、OUT2,并且当符号不同时,接收功率(在输入功率模式中)。当在关断状态中的那些变换器单元的单元输入电压的和低于输出电压的瞬时水平时,符号相同并且当这些电压的和高于输出电压的瞬时水平时,符号不同。

[0349] 多单元变换器拓扑提供的另一自由度是在个体变换器单元之间的连接类型。在上文中解释的实施例中,一个多单元变换器的变换器单元将它们的单元输入串联(IS拓扑)连接或并联(IP拓扑)连接,或将它们的输出串联连接(OS拓扑)或并联连接(OP拓扑)。根据一个实施例,多单元变换器至少包括两个变换器单元,其中两个变换器单元之间的连接的类型可以在并联连接和串联连接之间改变。即,这些两个变换器单元是串联连接或者并联连接。针对多单元第一功率变换器10的两个变换器单元,参考着图70-图73对此进行解释,并且针对多单元第二功率变换器20的两个变换器单元,参考着图73-图75对此进行解释。

[0350] 在图70中附图标记 1_k 和 1_{k+1} 表示第一功率变换器10的两个变换器单元。 11_k 、 11_{k+1} 表示对应的DC链电容器,并且 V_{2_k} 、 $V_{2_{k+1}}$ 表示对应的DC链电压。变换器单元 1_k 、 1_{k+1} 中的每个包括具有第一单元输入节点和第二单元输入节点的单元输入。开关布置7连接在变换器单元 1_k 、 1_{k+1} 的单元输入之间并且配置成将单元输入串联连接或并联连接。开关布置7包括连接在变换器单元 1_{k+1} 的第一单元输入节点和变换器单元 1_k 的第二单元输入节点之间的第一开关71。第二开关72连接在变换器单元 1_k 的第一单元输入节点和变换器单元 1_{k+1} 的第一单元输入节点之间。第三开关73连接在变换器单元 1_k 的第二单元输入节点和变换器单元 1_{k+1} 的第二单元输入节点之间。当第一开关71接通时并且当第二开关和第三开关关断时,变换器单元 1_k 、 1_{k+1} 将它们的单元输入串联连接。在这种情况下,变换器单元 1_k 的第二单元输入连接到变换器单元 1_{k+1} 的第一单元输入。当第一开关71关断时并且当第二开关和第三开关72、73中的每个接通时,两个变换器单元 1_k 、 1_{k+1} 将它们的单元输入并联连接。在这种情况下,变换器单元 1_k 的第一单元输入节点连接到变换器单元 1_{k+1} 的第一单元输入节点并且变换器单元 1_k 的第二单元输入节点连接到变换器单元 1_{k+1} 的第二单元输入节点。

[0351] 如通过在图70中示出的点线所指示的,多单元功率变换器除变换器单元 1_k 、 1_{k+1} 之外可以包括另外的变换器单元。在70图中示出的变换器单元 1_k 、 1_{k+1} 可以以不同的方式布置在多单元变换器中。根据一个实施例,变换器单元 1_k 的第一单元输入节点连接到多单元变换器10的第一输入节点IN1,并且至少一个另外的变换器单元在变换器单元 1_{k+1} 的第二单元输入节点和多单元变换器10的第二输入节点IN2之间连接。根据一个实施例,两个或更多个变换器单元连接在变换器单元 1_{k+1} 和第二输入节点IN2之间,其中这些两个或更多个变换器单元将它们的单元输入串联连接在变换器单元 1_{k+1} 的第二单元输入节点和第二输入节点IN2之间。根据另一实施例,变换器单元 1_{k+1} 的第二单元输入节点连接到多单元变换器10的

第二输入节点IN2,并且至少一个另外的变换器单元连接在变换器单元 1_k 的第一单元输入节点和第一输入IN1之间。根据一个实施例,两个或更多个变换器单元在第一输入节点IN1和变换器单元 1_k 的第一单元输入节点之间连接,其中这些两个或更多个另外的变换器单元将它们的单元输入串联连接。根据另一实施例,两个或更多个变换器单元分别连接在每个输入IN1、IN2和变换器单元 1_k 、 1_{k+1} 之间。

[0352] 进一步地,两个变换器单元 1_k 、 1_{k+1} 中的每个包括电感器(未在图70中示出,但是如上文参考着各种变换器单元拓扑所解释的)。

[0353] 根据一个实施例,在图70中示出的变换器单元 1_k 、 1_{k+1} (以及未在图70中示出的其他变换器单元)具有参考着图12和图24(升压拓扑或全桥拓扑)所解释的变换器拓扑中的一个。

[0354] 图71示出了操作图70中示出的多单元功率变换器10的一种方式。在该实施例中,在变换器单元 1_k 和变换器单元 1_{k+1} 之间的连接类型取决于输入电压 V_{IN} 的瞬时电压水平。例如,如果输入电压 V_{IN} 的电压水平低于电压阈值 V_1 ,则两个变换器单元 1_k 、 1_{k+1} 并联连接。在图71中,这由第二开关和第三开关72、73的驱动信号 S_{72} 、 S_{73} 的导通水平(高水平)以及第一开关71的驱动信号 S_{71} 的关断水平(低水平)指示。驱动信号 S_{71} – S_{73} 中的一个的导通水平指示相应的开关IS处于导通状态并且关断水平指示相应的开关处于关断状态。当输入电压 V_{IN} 的电压水平高于电压阈值 V_1 时,变换器单元 1_k 、 1_{k+1} 串联连接。在图71中,这由第二开关和第三开关72、73的驱动信号 S_{72} 、 S_{73} 的关断水平以及第一开关71的驱动信号 S_{71} 的导通水平指示。

[0355] 变换器单元 1_k 、 1_{k+1} 中的每个可以操作在导通状态和关断状态中的一个中。在导通状态中,每个变换器单元的单元输入电压 V_{1k} 、 $V_{1_{k+1}}$ 基本上为零。当变换器单元 1_k 、 1_{k+1} 串联连接时,变换器单元 1_k 、 1_{k+1} 的总的单元输入电压 $V_{1_{k,k+1}}$ 是0(零)、 V_{2k} 、 $V_{2_{k+1}}$ 和 $V_{2k}+V_{2_{k+1}}$ 中的一个,取决于两个变换器单元 1_k 、 1_{k+1} 中的哪个处于导通状态或处于关断状态。如果两个变换器单元 1_k 、 1_{k+1} 并联连接,则当两个变换器单元 1_k 、 1_{k+1} 都处于导通状态时,总的单元输入电压 $V_{1_{k,k+1}}$ 是零。如果两个变换器单元 1_k 、 1_{k+1} 都处于关断状态(并且利用全桥拓扑实施变换器单元),总的单元输入电压 $V_{1_{k,k+1}}$ 是取决于跨DC链电容器 1_{1k} 、 $1_{1_{k+1}}$ 的电压 V_{2k} 、 $V_{2_{k+1}}$ 。如果这些电压相等($V_{2k}=V_{2_{k+1}}$),则总的单元输入电压 $V_{1_{k,k+1}}$ 的电压水平对应于DC链电压 V_{2k} 、 $V_{2_{k+1}}$ 的电压水平。如果这些电压 V_{2k} 、 $V_{2_{k+1}}$ 不相等,则可以有电荷平衡使得电荷从具有较高电压的DC链电容器转移到具有较低电压的DC链电容器,直到这些电压平衡使得这两个电压 V_{2k} 、 $V_{2_{k+1}}$ 的电压水平相等。总的单元输入电压 $V_{1_{k,k+1}}$ 的电压水平然后与平衡的DC链电压 V_{2k} 、 $V_{2_{k+1}}$ 的电压水平相等。

[0356] 参考上文,当变换器单元 1_k 、 1_{k+1} 并联连接时的总的单元输入电压 $V_{1_{k,k+1}}$ 的最大水平低于当变换器单元 1_k 、 1_{k+1} 串联连接时的总的单元输入电压 $V_{1_{k,k+1}}$ 的最大水平。当输入电压 V_{IN} 低于阈值 V_1 时,较低的单元输入电压(结合其他变换器单元的单元输入电压)可能足以跟踪输入电压 V_{IN} 的电压水平,而当输入电压 V_{IN} 的电压水平高于电压阈值 V_1 时,可能需要较高的单元输入电压。

[0357] 当输入电压 V_{IN} 低于电压阈值 V_1 时,在高水平的变换功率时将两个变换器单元 1_k 、 1_{k+1} 并联连接可能是有益的。如果例如输入电流 I_{IN} 相对较高,甚至在输入电压 V_{IN} 达到电压阈值 V_1 之前,使得一个变换器单元的输入功率高于变换器单元可以具有其最大效率的功

率,则两个并联连接的变换器单元 1_k 、 1_{k+1} 可以分享该输入功率,使得这些变换器单元中的每个以比仅一个变换器单元来变换输入功率的效率高的效率来操作。例如,在以仅是最大功率的50%的功率来操作两个并联连接变换器单元可以比仅以最大功率操作一个变换器单元更有效率。

[0358] 图72示出了配置成控制在图70中示出的多单元功率变换器10中的变换器单元的主控制器4的一个实施例。该主控制器4基于在图13中示出的主控制器4,并且与在图13中示出的主控制器4的不同在于它附加地包括开关控制器45。开关控制器45接收输入电压信号 V_{IN_M} 并且配置成取决于输入电压 V_{IN} 的电压水平操作开关电路7的个体开关71-73。生成开关71-73的驱动信号S71-S73的开关控制器45可以操作如在图71中示出的开关71-73。即,开关控制器54可以操作开关71-73使得变换器单元 1_k 、 1_{k+1} 的单元输入在输入电压 V_{IN} 的电压水平低于阈值V1时,并联连接并且在输入电压 V_{IN} 的电压水平高于阈值V1时,串联连接。在图72中示出的主控制器4配置成利用相同的调制指数 m 操作多单元变换器10的个体变换器单元。然而,也可能使用不同的调制指数操作个体变换器单元。

[0359] 根据一个实施例,主控制器4被配置成将两个变换器单元 1_k 、 1_{k+1} 串联连接并且当输入电压的电平 V_{IN} 低于比第一阈值V1低的第二阈值时,仅操作变换器单元 1_k 、 1_{k+1} 中的一个,当输入电压的水平 V_{IN} 低于第二和第三阈值时,将两个变换器单元 1_k 、 1_{k+1} 并联连接,以及当输入电压的水平 V_{IN} 高于第一阈值时,将变换器单元 1_k 、 1_{k+1} 再次串联连接。“仅操作”两个并联单元中的“一个变换器单元”等价于将两个单元中的一个的输入电流控制到零。

[0360] 尽管在图70中示出的多单元变换器10绘制成只包括可以将它们的输入并联连接或串联连接的两个变换器单元,多单元变换器10不限于只具有两个那些可重新布置的变换器单元。“可重新布置”变换器单元是通过开关电路7可以将它们的单元输入并联连接或串联连接的变换器单元。根据一个实施例,多单元变换器10包括另外的可重新布置的变换器单元。这可以通过在图70中示出的变换器单元 1_k 、 1_{k+1} 之外的两个变换器单元之间提供图70中示出的类型的开关电路获得。也可以在变换器单元 1_k 、 1_{k+1} 中的一个和另一变换器单元(未示出)之间提供在图70中示出的类型的开关布置。在这种情况下,获得变换器单元的布置,其中两个或三个变换器单元可以并联连接。根据一个实施例,在具有N1个变换器单元的多单元变换器10中有N1-1个开关布置,使得在每对两个相邻的变换器单元之间有开关布置。在该实施例中,多至N1个变换器单元可以并联连接。

[0361] 在图70中示出的实施例中,有两个可以并联连接的变换器单元 1_k 、 1_{k+1} 。根据另一实施例,两个变换器单元中的每个用两个或更多个变换器单元的串联电路(串)代替。在该实施例中,两个串基于输入电压 V_{IN} 的信号水平并联连接或串联连接,其中用于将该串切换到串联或并联的准则可以与上文中参考着两个变换器单元 1_k 、 1_{k+1} 所解释的相同。

[0362] 图73示出了包括两个可重新布置的变换器单元 2_k 、 2_{k+1} 的第二功率变换器20的一个实施例。这些变换器单元 2_k 、 2_{k+1} 中的每个包括具有第一单元输出节点和第二单元输出节点的单元输出。具有第一开关81、第二开关82和第三开关83的开关布置8连接在两个变换器单元 2_k 、 2_{k+1} 的单元输出之间,使得第一开关81连接在变换器单元 2_k 的第二单元输出节点和变换器单元 2_{k+1} 的第一单元输出节点之间,第二开关82连接在变换器单元 2_k 的第一单元输出节点和变换器单元 2_{k+1} 的第一单元输出节点之间,并且第三开关83连接在变换器单元 2_k 的第二单元输出节点和变换器单元 2_{k+1} 的第二单元输出节点之间。当第一开关81接通并且

第二开关82和第三开关83中的每个关断时,变换器单元 2_k 、 2_{k+1} 的单元输出串联连接,并且当第一开关81关断并且第二开关82和第三开关83接通时,单元输出并联连接。

[0363] 在图73中, 11_k 、 11_{k+1} 表示连接到变换器单元 2_k 、 2_{k+1} 的单元输入的DC链电容器,并且 V_{3_k} 、 $V_{3_{k+1}}$ 表示两个变换器单元 2_k 、 2_{k+1} 的单元输出电压。向DC链电容器 11_k 、 11_{k+1} 供应功率的功率变换器(未在图73中示出)可以具有上文中参考着第一功率变换器解释的变换器拓扑中的任何一种。即,向在73图中示出的DC链电容器 11_k 、 11_{k+1} 供应功率的第一功率变换器不一定是具有可重新布置的变换器单元的第一功率变换器,尽管它可以包括可重新布置的变换器单元。

[0364] 根据一个实施例,两个变换器单元 1_k 、 1_{k+1} 的单元输出之间的连接的类型取决于输出电压 V_{OUT} 的电压水平。根据一个实施例,输出电压 V_{OUT} 通过诸如例如电网的外部电压源限定。在这种情况下,多单元变换器20“靠着(against)”通过外部电压源限定的输出电压 V_{OUT} 供应输出功率。

[0365] 在图73中示出的多单元变换器20的一种操作方式在图74中示出。图74示出了在正弦输出电压的一个半波期间输出电压 V_{OUT} 的电压水平。参考图74,当输出电压 V_{OUT} 的电压水平低于电压阈值 V_2 时,变换器单元 2_k 、 2_{k+1} 的单元输出可以并联连接,并且如果输出电压 V_{OUT} 的电压水平高于电压阈值 V_2 ,可以串联连接。变换器单元 2_k 、 2_{k+1} 的并联连接通过第二开关82和第三开关83的驱动信号 S_{82} 、 S_{83} 的导通水平(高水平)以及第一开关81的驱动信号 S_{81} 的关断水平(低水平)指示。单元输出的串联连接通过第二开关82和第三开关83的驱动信号 S_{82} 、 S_{83} 的关断水平以及第一开关81的驱动信号 S_{81} 的导通水平表示。

[0366] 在图73中, $V_{3_{k,k+1}}$ 表示两个变换器单元 2_k 、 2_{k+1} 的总的单元输出电压。如果变换器单元 2_k 、 2_{k+1} 串联连接,则该总的单元输出电压 $V_{3_{k,k+1}}$ 是 V_{2_k} (如果 2_k 处于关断状态并且 2_{k+1} 处于导通状态)、 $V_{2_{k+1}}$ (如果 2_k 处于导通状态并且 2_{k+1} 处于关断状态)和 $V_{2_k}+V_{2_{k+1}}$ (如果 2_k 和 2_{k+1} 两者都处于关断状态)。如果变换器单元 2_k 、 2_{k+1} 并联连接,则总的单元输出电压 $V_{3_{k,k+1}}$ 对应于平衡的电压水平。平衡的电压水平是当变换器单元 2_k 、 2_{k+1} 两者都处于关断状态时,通过在两个DC链电容器 11_k 、 11_{k+1} 之间的电荷平衡获得的电压水平。

[0367] 像在图70中示出的功率变换器10中的,在变换器单元 2_k 、 2_{k+1} 中的每个中有电感器(未在图73中示出)。进一步地,多单元变换器20的其他变换器单元未在图73中示出。这些变换器单元可以连接在变换器单元 2_k 和输出节点OUT1之间、连接在变换器单元 2_{k+1} 和第二输出节点OUT2之间。备选地,一个或多个变换器单元在变换器 2_k 和 2_{k+1} 中的每个和输出节点OUT1、OUT2中的每个之间连接。

[0368] 图75示出了配置成控制在图73中示出的第二功率变换器20的操作的主控制器5的一个实施例。在图75中示出的该主控制器5基于在图35中示出的主控制器5,并且与在图35中示出的主控制器5的不同在于它附加地包括生成在图73中示出的开关布置8中的个体开关的驱动信号 S_{81} 、 S_{82} 、 S_{83} 的开关控制器55。开关控制器55可以配置成根据在图74中示出的实施例驱动这些开关81-83,使得当输出电压 V_{OUT} 的电压水平高于阈值 V_2 时,开关布置8将变换器单元 2_k 、 2_{k+1} 的单元输出串联连接,并且当输出电压 V_2 的电压水平低于阈值时,将单元输出并联连接。

[0369] 参考图71和图74,分别在图70和73所示的多单元变换器10、20中的可重新布置的变换器单元 1_k 、 1_{k+1} 和 2_k 、 2_{k+1} 分别在每个半波输入电压 V_{IN} 和输出电压 V_{OUT} 中重新布置两次。

在图71和图74中示出的实施例中,当相应的电压上升到高于阈值(在图71和图74中的V1、V2)时,连接的类型从并联连接改变到串联连接,并且当相应的电压降到低于阈值时,从串联连接返回到并联连接。

[0370] 图76A和76B示出了具有IP拓扑的第一功率变换器10的一种操作方式。图76A图示了输入功率 P_{IN} 的功率水平(在输入功率是AC功率的情况下, P_{IN} 表示在输入电压 V_{IN} 的一个周期内的平均输入功率)和个体变换器单元 1_1-1_{N1} 接收的输入功率 P_{IN} 的份额。仅仅是为了解释的目的,假定功率变换器包括 $N1=3$ 个变换器单元,其中 P_{IN1} 、 P_{IN2} 、 P_{INN1} 表示个体变换器单元的输入功率,并且 $P_{IN1_REL}=P_{IN1}/P_{IN}$, $P_{IN2_REL}=P_{IN2}/P_{IN}$, $P_{INN1_REL}=P_{INN1}/P_{IN}$ 表示个体变换器单元的份额,其中

$$[0371] \quad P_{IN} = \sum_{i=1}^{N1} P_{INi_REL} = 100\% \quad (27),$$

[0372] 其中 P_{INi_REL} 表示个体变换器单元的输入功率份额并且在该实施例中 $N1=3$ 。

[0373] 参考图76A,个体变换器单元 1_1-1_{N1} 的输入功率份额 $P_{IN1_REL}-P_{INN1_REL}$ 取决于可以在最大水平 P_{IN_MAX} 和最小水平 P_{IN_MIN} 之间变化的输入功率 P_{IN} 的功率水平。在图76A中示出的实施例中,在最大水平 P_{IN_MAX} 处,变换器单元 1_1 具有最高的份额,变换器单元 1_{N1} 具有最低的份额并且变换器单元 1_2 具有低于变换器单元 1_1 的份额而高于变换器单元 1_{N1} 的份额。在最低的水平 P_{IN_MIN} (与零不同)处,变换器单元 1_1 具有最低的份额,变换器单元 1_{N1} 具有最高的份额并且变换器单元 1_2 具有低于变换器单元 1_{N1} 的份额而高于变换器单元 1_1 的份额。在图76A中,虚线和点线图示了在功率变换器的一个变换器单元的输入功率份额,其中个体变换器单元接收相同的输入电压的份额而独立于输入功率 P_{IN} 的水平。这些份额取决于变换器单元的数量。在具有 $N1=3$ 的变换器单元的功率变换器中,每个变换器单元接收输入功率 P_{IN} 的33.33%($=1/N1$)。

[0374] 图76A中示出的实施例中,如果输入功率水平在最大水平 P_{IN_MAX} 和第一水平 P_{IN_1} 之间,其中例如, $P_{IN1_REL}=60\%$ 、 $P_{IN2_REL}=30\%$ 、 $P_{INN1_REL}=10\%$,则输入功率份额的分布独立于输入功率水平。如果输入功率水平降低到低于第一水平 P_{IN_1} ,则变换器 1_1 的份额随着输入功率水平降低而降低,而变换器 1_{N1} 的份额增加。如果输入功率水平降低到低于比第一水平 P_{IN_1} 更低的第二水平 P_{IN_2} ,则变换器 1_2 份额随着输入功率水平降低而降低,而变换器 1_{N1} 的份额进一步增加。如果功率水平在比第二水平 P_{IN_2} 更低的第三水平 P_{IN_3} 和最小水平 P_{IN_MIN} 之间,则输入功率份额的分布再次独立于输入功率水平,其中例如, $P_{IN1_REL}=10\%$ 、 $P_{IN2_REL}=15\%$ 、 $P_{INN1_REL}=75\%$ 。

[0375] 在图76A中示出的个体输入功率水平处的功率份额的分布仅是示例。尽管在图76中示出的实施例中,变换器单元中的每个随着输入功率水平降低改变其输入功率份额,但是也可以仅具有两个改变它们的输入功率份额的变换器单元并且留下其他变换器单元的输入功率份额基本上恒定。

[0376] 根据一个实施例,个体变换器单元 1_1-1_{N1} 配置成接收直流电压作为输入电压 V_{IN} 。在这种情况下,个体变换器单元的输入功率可以通过调整它们的相应的输入电流 $I_{O1}-I_{ON1}$ 而调整。图76B图示了取决于输入功率的功率水平的输入电流 $I_{O1}-I_{ON1}$ 的分布。参考图76B,输入电流 I_{IN} 随着输入功率 P_{IN} 的功率水平的从最大水平 P_{IN_MAX} 降低到最小水平 P_{IN_MIN} 而线性地降低。然而,个体输入电流 $I_{O1}-I_{ON1}$ 在整个输入功率范围上不线性地降低。可能甚至有随着功率水平降低,一个变换器单元的输入电流基本上恒定或增加的范围。例如,在图76B中示

出的实施例中,在第二水平 P_{IN_2} 和第三水平 P_{IN_3} 之间,随着输入功率水平降低,变换器单元 1_{N1} 的输入电流 $I_{O_{N1}}$ 增加。通常,功率变换器非均等地分配个体变换器单元的输入功率份额的能力可以用来将至少一个变换器单元的输入功率水平(输入电流水平)保持在预定义的功率范围内(电流范围内),在该范围内相应的变换器单元具有高效率,即,例如高于最大效率的60%或高于80%的效率。

[0377] 在图76B中, I_{O_1} - $I_{O_{N1}}$ 表示个体变换器单元的平均输入电流。即,随着输入功率水平降低,功率变换器可以操作在甩相模式或间歇模式中。在这种情况下,可能有其中输入电流 I_{O_1} - $I_{O_{N1}}$ 中的一个或多个的瞬时电流水平变成零的时间段。

[0378] 图77示出了配置成以参考着图76A和图76B中的一个所解释的方式来控制个体变换器单元 1_1 - 1_{N1} 的主控制器6的一个实施例。在图77中示出的主控制器6基于在图39中示出的主控制器6,并且不同在于它包括功率份额控制器64,其被配置成基于期望的输入功率水平生成个体变换器单元的输入电流基准信号 $I_{O_1_REF}$ - $I_{O_{N1_REF}}$ 。功率份额控制器可以基于输入电流基准信号 I_{IN_REF} (可以由输入电压控制器61计算、由中央控制器或由MPP跟踪器接收)和输入电压信号 V_{IN_M} 来计算期望的输入功率水平。根据另一实施例,功率份额控制器64仅基于输入电流基准信号 I_{IN_REF} 生成输入电流基准信号 $I_{O_1_REF}$ - $I_{O_{N1_REF}}$ 。

[0379] 功率份额控制器64被配置成生成输入电流基准信号 $I_{O_1_REF}$ - $I_{O_{N1_REF}}$ 使得个体变换器单元的(平均)输入电流 I_{O_1} - $I_{O_{N1}}$ 如上文参考着图76A和图76B解释的被控制。功率份额控制器64可以附加地具有甩相能力。即,为了控制相应的变换器单元的输入电流,功率份额变换器可以将变换器单元中的一个或多个交变地操作在激活和非激活模式中。

[0380] 参考着图76A和图76B中的一个所解释的、由个体变换器单元不均等地分享输入功率的方法,不限于在具有诸如具有上文中解释的IP拓扑的第一功率变换器中的一个的具有IP拓扑的功率变换器中使用。相反,这种操作也可以在诸如在图31中示出的多单元变换器的具有OP拓扑的多单元变换器中使用。即,具有OP拓扑的多单元变换器可以配置成基于输出功率 P_{OUT} 的功率水平改变个体变换器单元 2_1 - 2_{N3} 的输出功率份额的分布。在图76A和图76B中,在OP变换器中发生的输出功率份额和输出电流在括号中指示出。在这里, $P_{OUT1_REL} = P_{OUT1}/P_{OUT}$ 、 $P_{OUT2_REL} = P_{OUT2}/P_{OUT}$ 、 $P_{OUTN3_REL} = P_{OUTN3}/P_{OUT}$ 表示个体变换器单元的份额,其中

$$[0381] \quad P_{OUT} = \sum_{i=1}^{N3} P_{OUTi_REL} = 100\%, \quad (28)。$$

[0382] 图78示出了配置成以参考着图76A和图76B中的一个所解释的方式来控制个体变换器单元 2_1 - 2_{N3} 的主控制器3的一个实施例。在图78中示出的主控制器3基于在图33中示出的主控制器3,并且不同在于它包括功率份额控制器34,其被配置成基于期望的输入功率水平生成个体变换器单元的输入电流基准信号 $I_{2_1_REF}$ - $I_{2_{N3_REF}}$ 。功率份额控制器34可以基于输出电流基准信号 I_{OUT_REF} (可以由输出电压控制器31计算、或由中央控制器接收)和输出电压信号 V_{OUT_M} 计算期望的输出功率水平。根据另一实施例,功率份额控制器34仅基于输出电流基准信号 I_{OUT_REF} 生成输出电流基准信号 $I_{2_1_REF}$ - $I_{2_{N3_REF}}$ 。

[0383] 功率份额控制器34被配置成生成输出电流基准信号 $I_{2_1_REF}$ - $I_{2_{N3_REF}}$ 使得个体变换器单元的(平均)输出电流 I_{2_1} - $I_{2_{N3}}$ 如上文参考着图76A和图76B解释的被控制。功率份额控制器34可以附加地具有甩相能力。即,为了控制相应的变换器单元的输入电流,功率份额变换器可以将变换器单元中的一个或多个交变地操作在激活和非激活模式中。

[0384] 在根据在图76A和图76B中图示的方法操作的IP或OP多单元变换器中,个体变换器

单元 1_1-1_{N1} (2_1-2_{N3})可以在可能发生的损耗方面不同地实施。上文中解释的变换器单元的每个类型至少包括一个电子开关。根据一个实施例,个体变换器单元 1_1-1_{N1} (2_1-2_{N3})在导通损耗方面不同地设计。根据一个实施例,这通过设计在变换器单元 1_1-1_{N1} (2_1-2_{N3})中的至少两个中的具有不同的导通电阻(R_{ON})的至少一个电子开关获得。电子开关的导通电阻是在导通状态下(接通状态)电子开关具有的电阻。例如,当作为电子开关使用时,MOSFET的导通电阻是在导通状态下的MOSFET的漏极节点(D)和源极节点(S)之间的电阻。MOSFET可以设计成包括多个并联连接的晶体管单元。在这种情况下,导通电阻基本上与晶体管单元的数量成正比并且因此与MOSFET在半导体芯片上消耗的面积成正比。在MOSFET的设计中,导通电阻可以通过合适地选择并联连接的晶体管单元的数量调整。在GaN-HEMT中,作为电子开关的另一示例,在器件的设计中导通电阻可以通过合适地选择沟道宽度调整。

[0385] 例如,假定在根据图76A和图76B操作的多单元变换器中有四个变换器单元,一个变换器单元针对“轻负载情况”优化(对应于在图76A和图76B的单元 1_{N1} (2_{N3})),一个变换器单元针对“中负载情况”(对应于在图76A和图76B中的单元 1_2 (2_2))优化并且一个变换器单元针对“重负载情况”(对应于在图76A和图76B中的单元 1_1 (2_1))优化。在这种情况下,在轻负载单元 1_{N1} (2_{N3})中的至少一个电子开关设计成具有最高的导通电阻,在下文中将被称为第一导通电阻 R_{ON1} ,在中负载单元 1_2 (2_2)中的至少一个电子开关设计成具有低于第一导通电阻 R_{ON1} 的第二导通电阻 R_{ON2} 并且在重负载单元 1_1 (2_1)的至少一个电子开关设计成具有低于第二导通电阻 R_{ON2} 的第三导通电阻 R_{ON3} 。即,

[0386] $R_{ON1} > R_{ON2} > R_{ON3}$ 。

[0387] $R_{ON1}:R_{ON2}:R_{ON3}$ 的比值是,例如,1:0.5:0.1。即,第一导通电阻 R_{ON1} 两倍于第二导通电阻 R_{ON2} 并且10倍于第三导通电阻 R_{ON3} 。当然,这仅是示例。个体导通电阻之间的比值可以在宽的范围中变化。进一步地,变换器单元的所有的导通电阻不一定是不同的。即,两个或更多个变换器单元中的至少一个电子开关可以利用基本上相同的导通电阻实施。然而,至少有两个变换器单元设计成具有不同的导通电阻。即,一个变换器单元中的至少一个电子开关的导通电阻与其他变换器单元中的至少一个电子开关的导通电阻不同。“不同”意味着一个变换器单元中的导通电阻小于其他变换器单元的导通电阻的80%。

[0388] 在多单元变换器的个体变换器单元利用诸如在升压拓扑中的两个开关、在全桥拓扑中的四个开关或在DAB拓扑中的八个开关的数个电子开关实施的情况下,至少有两个变换器单元,其中两个对应的电子开关具有不同的导通电阻。“对应”意味着电子开关在相应的拓扑中具有相同的位置和功能。例如,在具有含一个半桥的升压拓扑的变换器单元中(如在图12中示出的),在一个变换器单元中的高侧开关可以具有与在其他变换器单元中的对应的高侧开关的导通电阻不同的导通电阻。如果多单元变换器利用具有数个电子开关的变换器单元实施,则在每个变换器单元中可能有基本上具有相同的导通电阻的其他电子开关。

[0389] 多单元变换器拓扑提供的另一自由度是个体DC链电压 $V_{2_1}-V_{2_{N2}}$ 之间的比值。在上文解释的实施例中,个体DC链电压假定具有基本上相同的电压水平。然而,这仅是示例。根据一个实施例,具有IP拓扑或IS拓扑的多单元变换器被配置成在单元输出处控制DC链电压使得它们具有至少两个不同的电压水平。“不同”意味着DC链电压的一组的电压水平小于DC链电压的另一组的电压水平的80%,其中每组包括上文中解释的DC链电压中的至少一个。

根据另一实施例,具有OP或OS拓扑的多单元变换器配置成在单元输入处控制DC链电压使得它们具有至少两个不同的电压水平。“不同”意味着DC链电压的一组的电压水平小于DC链电压的另一组的电压水平的80%,其中每组包括上文中解释的DC链电压中的至少一个。

[0390] 参考在上文中解释的,如在具有IP拓扑或OP拓扑的多单元变换器中,每个变换器单元可以配置成控制其相关联的DC链电压,DC链电压的不同的电压水平可以通过将在个体变换器单元中的DC链电压基准信号设置成不同的水平获得。例如,在图29中示出的IP拓扑中,不同的DC链电压 V_{21} - V_{2N_1} 可以通过将在变换器单元 1_1 的控制器 4_1 中的和在其他单元中的控制器中的DC链电压基准信号设置成不同的值获得。控制器 4_1 的DC链基准信号是在图30中示出的信号 V_{21_REF} 。该信号和其他控制器的对应的信号可以由中央控制器(未在附图中示出)提供。

[0391] 生成具有不同的电压水平的DC链电压不限于IP拓扑和OP拓扑。根据一个实施例,具有IS拓扑的多单元变换器配置成在单元输出处生成具有不同的电压水平的DC链电压 V_{21} - V_{2N_2} 。具有IS拓扑的这种多单元变换器的一种操作方式在下文中参考着图79A和图79B解释。图79A和图79B示出了正弦输入电压的一个半波的或整流的正弦输入电压的一个全波的时序图以及总的单元输入电压 V_{1TOT} 的时序图。为了解释的目的,假定多单元变换器包括在它们的相应的单元输出处生成不同的DC链电压 V_{21} 、 V_{22} 、 V_{23} 的三个变换器单元。在该实施例中, $V_{21} > V_{22} > V_{23}$ 。

[0392] 多单元变换器可以利用如在图12中示出的拓扑(当 $N_1 = 3$ 时)实施,个体变换器单元可以具有升压拓扑(当输入电压是整流的正弦电压时)和全桥拓扑(当输入电压是正弦电压时)中的一个。在下文中,不同的DC链电压 V_{21} 、 V_{22} 、 V_{2N_1} 将分别被称为第一DC链电压、第二DC链电压和第三DC链电压。供应这些DC链电压的变换器单元将被称为第一变换器单元、第二变换器单元和第三变换器单元。

[0393] 在图79A和图79B所示的实施例中,第一变换器单元、第二变换器单元和第三变换器单元操作在阻断模式中。即,基于电压 V_{IN} 的瞬时水平,变换器单元中的只有一个以PWM方式操作。其他变换器单元处于导通状态或处于关断状态。在图79A中示出的实施例中,当输入电压的水平 V_{IN} 在0和第一DC链电压 V_{21} 的水平之间时,第一变换器单元以PWM方式操作,其他两个变换器单元处于导通状态。当输入电压的水平 V_{IN} 上升高于第一DC链电压 V_{21} 水平时,第二变换器单元开始以PWM方式操作,第一变换器单元处于关断状态并且第二变换器单元处于导通状态。当输入电压的水平 V_{IN} 上升高于对应于第一DC链电压 V_{21} 的水平加上第二DC链电压 V_{22} 的水平时,第三变换器单元开始以PWM方式操作,第一变换器单元处于关断状态并且第二变换器单元处于关断状态。基于输入电压 V_{IN} 的电压水平的三个变换器单元的调制指数在表1中给出,如下:

[0394]

	$0 < V_{IN} \leq V_{21}$	$V_{21} < V_{IN} \leq V_{21} + V_{22}$	$V_{21} + V_{22} \leq V_{IN} $
m1	V_{IN}/V_{21}	1	1
m2	0	$(V_{IN} - V_{21}) / V_{22}$	1
m3	0	0	$(V_{IN} - V_{21} - V_{22}) / V_{23}$

[0395] 表1

[0396] 在表1中, V_{IN} 是输入电压的瞬时水平, $|V_{IN}|$ 是输入电压的瞬时电压水平的绝对值, V_{21} 是第一DC链电压的水平, V_{22} 是第二DC链电压的水平并且 V_{23} 是第三DC链电压的水平。

[0397] 在输入电压的水平 V_{IN} 已经达到最大水平之后并且降低, 首先, 第三变换器单元切换到导通状态, 其中单元输入功率基本上为零, 然后第二变换器单元切换到导通状态, 其中单元输入功率基本上为零, 并且最终当输入电压降低到零时, 第一变换器单元切换到导通状态, 其中单元输入功率基本上为零。

[0398] 当输入电压的水平 V_{IN} 增加时, 变换器单元开始变换功率的顺序是任意的。在图79A中示出的实施例中, 第一变换器单元开始, 接着第二变换器单元, 接着第三变换器单元。然而, 其他顺序也是可能的。在图79B中示出的实施例中, 第三变换器单元开始并以PWM方式操作直到输入电压的水平 V_{IN} 达到第三DC链电压 V_{23} 的水平, 然后第二变换器单元以PWM方式操作直到输入电压的水平 V_{IN} 达到第三DC链电压 V_{23} 的水平加上第二DC链电压的水平并且最终第一变换器单元以PWM方式操作。根据一个实施例, 在不同的半波(或全波)中, 变换器单元开始变换功率的顺序不同。根据一个实施例, 变换器单元开始变换功率的顺序取决于输入功率 P_{IN} 的(期望的)功率水平。在这种情况下, 功率水平表示针对输入电压的一个周期进行平均的平均功率水平。例如, 如果该平均功率水平高于预定义的阈值, 则功率变换器可以在图79A中示出的顺序开始使得第一变换器 1_1 具有输入功率 P_{IN} 的最高的份额。例如, 如果平均功率水平低于预定义的阈值, 则功率变换器可以在图79B中示出的顺序开始使得第三变换器 1_3 具有输入功率 P_{IN} 的最高的份额。配置成以参考着图79A和图79B解释的方式操作具有IS拓扑的多单元变换器的主控制器4的一个实施例在图80中示出。该控制器基于在图13中示出的主控制器4并且附加地包括块调制控制器47, 块调制控制器47接收输入电压信号 V_{IN_M} 和来自调制指数控制器42的调制指数 m 的, 并且被配置成根据表1生成个体变换器单元的个体调制指数(在图80中被称为 m_1 - m_{N1})。

[0399] 在参考着图79A-图81解释的IS变换器中, 个体变换器单元变换功率的持续时间是不同的。这可能导致变换器单元的不同的单元输入功率。例如, 如果输入电压 V_{IN} 的峰值水平是360V, 则第一DC链电压 V_{21} 是180V, 第二DC链电压 V_{22} 是120V并且第三DC链电压 V_{2N1} 是60V(使得总的DC链电压 V_{2TOT} 是360V), 并且如果 P_{IN_AVG} 是在一个半波(或全波, 分别地)中的平均输入功率, 那么当变换器单元如在图79A中示出的进行操作时, 个体变换器单元的平均单元

输入功率 P_{1_AVG} - P_{3_AVG} 如下:

$$[0400] \quad P_{1_AVG} = 0.61 \cdot P_{IN_AVG}$$

$$[0401] \quad P_{2_AVG} = 0.31 \cdot P_{IN_AVG}$$

$$[0402] \quad P_{3_AVG} = 0.08 \cdot P_{IN_AVG}。$$

[0403] 如果变换器单元以参考着图79B解释的顺序进行操作,则情况如下:

$$[0404] \quad P_{1_AVG} = 0.39 \cdot P_{IN_AVG}$$

$$[0405] \quad P_{2_AVG} = 0.40 \cdot P_{IN_AVG}$$

$$[0406] \quad P_{3_AVG} = 0.21 \cdot P_{IN_AVG}。$$

[0407] 在本实施例中,当变换器单元以图79B示出的顺序操作时并且当DC链电压被控制以具有如下电压水平时:

$$[0408] \quad V_{21} = 161V$$

$$[0409] \quad V_{22} = 104V$$

$$[0410] \quad V_{23} = 95V$$

[0411] 平均单元输入功率基本上是平衡的,即每个单元的平均单元输入功率基本上是平均输入功率 P_{IN_AVG} 的1/3 (0.33)。

[0412] 在被配置成生成具有不同电压水平的DC链电压的具有IS拓扑的多单元变换器中,可以利用相同拓扑实施个体变换器单元 1_1 - 1_{N1} 。然而,个体变换单元中的开关可以在其电压阻断能力方面不同。“电压阻断能力”定义电子开关在关断状态(被关断的状态)中在没有被损坏的情况下可以承受的最大电压。例如,如果将电子开关实施为MOSFET,则电压阻断能力取决于其中集成了MOSFET的有源区的半导体芯片内的MOSFET的特定设计。“不同”在该上下文中意味着电子开关被有意地设计为具有不同的电压阻断能力。

[0413] 参考上述,在IS变换器中,在其中实施的个体开关的电压阻断能力高于对应的DC链电压的水平。例如,在图12中示出的变换器单元 1_1 中,高侧和低侧开关 12_H 、 12_L 各被设计为具有高于相关联的DC链电压 V_{21} 的电压阻断能力。同样地,在图24中示出的变换器单元 1_i 中,个体开关 17_H - 18_L 各被涉及为具有低于相关联的DC链电压 V_{2i} 的电压阻断能力。当一个电子开关的导通电阻随着阻断电压能力的升高而指数地升高时,期望设计具有根据需要足够低的电压阻断能力。因而,在前面解释的实施例中,利用具有高于第二变换器单元中的电子开关的电压阻断能力的电子开关来实施第一变换器单元,并且利用具有高于第三变换器单元中的电子开关的电压阻断能力的电子开关来实施第二变换器单元。

[0414] 在上面解释的其中DC链电压 V_{21} - V_{23} 是180V、120V和60V的示例中,可以利用具有250V的电压阻断能力的电子开关来实施第一变换器单元,可以利用具有150V的电压阻断能力的电子开关来实施第二变换器单元,并且可以利用具有80V的电压阻断能力的电子开关来实施第三变换器单元。

[0415] 利用不同的DC链电压来操作个体变换器并不限于具有IS拓扑的多单元变换器。相反,这种操作也可以用于具有OS拓扑的多单元变换器中,诸如图34中所示的多单元变换器。即,具有OS拓扑的多单元变换器可以被设计为控制DC链电压 V_{21} - V_{22} ,使得这些DC链电压 V_{21} - V_{22} 具有不同的电压水平。如在之前解释的IS变换器一样,可以在阻断模式中操作个体变换器单元。即,基于输出电压的瞬时电压水平,变换器单元中的仅一个以PWM方式操作,而其他变换器单元处于接通或关断状态。

[0416] 在图79A和图79B中,在括号中指示了发生在OS变换器中的电压,OS变换器被配置为利用不同电压水平来控制DC链电压 $V_{21}-V_{22}$,并且其中变换器单元被操作在阻断模式中。除输出电压 V_{OUT} 的波形之外,示出了总单元输出电压 V_{3TOT} 的波形。假定输出电压具有与上面所公开的实施例中的输入电压 V_{IN} 相同的幅度,且 DC链电压 $V_{21}-V_{22}$ 具有与如上面所解释的实施例中相同的电压水平。

[0417] 如在IS变换器中一样,以预定义的顺序在半波(或全波)内操作OS变换器中的变换器单元。在图79A 中所示的实施例中,具有最高DC链电压的变换器单元在输出电压 V_{OUT} 的水平升高时开始,并且在图79B 中所示的实施例中,具有最低DC链电压的变换器单元在输出电压 V_{OUT} 的水平升高时开始。

[0418] 参考图79A和图79所解释的实施例中,个体DC链电压 $V_{21}-V_{2N2}$ 的电压水平可以分别由IS变换器和OS变换器控制。即,功率变换器不仅控制总DC链电压 V_{2TOT} ,而且控制个体DC链电压 $V_{21}-V_{2N2}$ 的不同水平。根据另一实施例,另外的功率控制个体DC链电压的水平。例如,在上面所解释的IS变换器的情况下,另外的功率变换器可以被连接到DC链电容器并从IS变换器接收功率。根据一个实施例,该另外的功率变换器具有包括多个变换器单元的OP拓扑,其中该另外的功率变换器的每个变换器单元控制跨一个相应的DC链电容器的DC链电压。例如,在上面所解释的OS变换器的情况下,另外的功率变换器可以被连接到DC链电容器并向OS变换器提供功率。根据一个实施例,该另外的功率变换器具有包括多个变换器单元的IP拓扑,其中该另外的功率变换器的每个变换器单元控制跨一个相应的DC链电容器的DC链电压。

[0419] 在上面的解释中,已分别假定在IS变换器中 $V_{IN}=m \cdot V_{2TOT}$,且在OS变换器中 $V_{OUT}=m \cdot V_{2TOT}$ 。然而,可能存在其中可以将 $m \cdot V_{2TOT}$ (其在下文中将被称作 V_{REF}) 更一般地表示为如下的情况

$$[0420] \quad V_{REF} = m \cdot V_{2TOT} = \sum_{i=1}^{N2} m_i \cdot V_{2_i} \quad (29)$$

[0421] 该情况不完全分别是输入电压 V_{IN} 和输出电压 V_{OUT} 。一般地,在输入/输出电压 V_{IN}/V_{OUT} 和 $m \cdot V_{2TOT}$ 之间存在相移,其可以是若干度,且其取决于上面所解释的电感器15的电感。在那些上面所解释的情况下,其中已解释了功率变换器的操作分别取决于输入电压和输出电压中的一个,诸如在图71、图74和图79A-图79B中示出的实施例中,功率变换器的操作也可以取决于 V_{REF} 而不是 V_{IN} 和 V_{OUT} ,尤其在那些电感器15具有相对高的电感的情况下。

[0422] 例如,在图71和图74所示的实施例中,取决于 V_{REF} 而不是取决于 V_{IN} 和 V_{OUT} 中的一个,两个变换器单元可以分别并联或串联连接。在图79A和图79B中所示的实施例中,变换器单元改变其操作模式的电压阈值可以分别与 V_{REF} 而不是与 V_{IN} 和 V_{OUT} 相比较。在这种情况下,图80中所示的块调制控制器47接收DC链电压信号(以虚线示出)以便计算 V_{REF} 。

[0423] 然而,使用 V_{REF} 代替 V_{IN} 和 V_{OUT} 来决定是否要改变功率变换器的操作并不改变一般行为,使得在上面的描述中,使用 V_{IN} 和 V_{OUT} 代替 V_{REF} 来描述功率变换器的操作。然而,基于 V_{IN} 和 V_{OUT} 的操作应被分别理解为也包括基于 V_{REF} 的操作。即,例如,在图71、图74 和图79A-图79B中,可以由 V_{REF} 代替 V_{IN} 和 V_{OUT} 。

[0424] 多单元变换器中的另一自由度是包括半桥的那些种类的变换器单元中的半桥的特定设计。那些种类的变换器单元是例如具有如图 12中所示的升压拓扑的变换器单元、具有如图24所示的全桥拓扑的变换器单元以及具有如图32B中所示的降压拓扑的变换器单

元。图 81 示出了具有高侧开关 HS 和低侧开关 LS 的半桥。该半桥表示在前面所解释的具有升压拓扑或图腾柱拓扑的那些变换器中的任何半桥。在具有该类型的变换器单元的多单元变换器中,存在其中以 PWM 模式操作半桥的场景。这在图 82 中进行解释,图 82 示出了在一个具有持续时间 T_p 的驱动循环中的低侧开关 LS 的驱动信号 SLS 和高侧开关 HS 的驱动信号 SHS 的时序图。参考图 82,低侧开关 LS 被接通达接通周期 T_{on} ,而高侧开关 HS 关断。在低侧开关被关断后,高侧开关 HS 被接通。低侧开关的导通状态由对应的驱动信号 SLS 的导通水平表示,且高侧开关 HS 的导通状态由对应的驱动信号 SHS 的导通水平表示。在图 82 中(其中,仅出于说明性目的)导通水平由高水平表示且关断水平由低水平表示。在低侧开关 LS 关断和高侧开关 HS 接通时的时间之间可能存在延迟时间(死时间)。然而,该延迟时间未在图 82 中示出。

[0425] 在图 81 中所示的实施例中,两个开关 HS、LS 被绘制为 MOSFET,具体地为 n 型 MOSFET。然而,也可以使用其他诸如例如 IGBT、BJT、JFET 等之类的类型的晶体管。独立于用于实施高侧和低侧开关的特定类型的电子开关,损耗(导通损耗)发生在当相应开关 HS、LS 处于导通状态时。一个开关的导通损耗取决于在导通状态下的开关的电阻。该电阻将在下面被称作导通电阻 R_{ON} 。在以上解释的多单元变换器中,可以在连续电流模式(CCM)中操作个体变换器单元。在该操作模式中,通过变换器单元的电流在一个驱动循环中没有减小到零(除了多单元变换器的相应输入电压 V_{IN} 或输出电压 V_{OUT} 为零时)。出于解释的目的,可以进一步假定在导通时间 T_{on} 期间通过低侧开关 LS 的电流基本上等于在关断时间 T_{off} 期间通过高侧开关 HS 的电流。关断时间 T_{off} 是在关断低侧开关 LS 和驱动循环结束之间的时间。发生在高侧开关 HS 和低侧开关 LS 之一中的损耗随着相应开关的导通时间的持续时间的增加而增加。如果高侧开关 HS 和低侧开关 LS 具有基本上相同的导通电阻 R_{ON} ,并且当占空比 $d=0.5$ 时,基本上相同的损耗发生在高侧开关 HS 和低侧开关 LS 中,因为开关中的每个在 $d=0.5$ 时处于导通状态达基本上等于 $0.5 \cdot T_p$ 的持续时间。

[0426] 一个开关的导通电阻 R_{ON} 基本上反比于半导体芯片上的在其中实施相应开关的芯片区域。例如,如果存在可用来实施第一开关 HS 和第二开关 LS 的总体芯片面积 A,并且如果利用基本上相同的芯片面积(即, $0.5 \cdot A$) 来实施两个开关 HS、LS 中的每一个,则两个开关 HS、LS 具有基本上相同的导通电阻 R_{ON} 。如果两个开关被设计为具有基本上相同的导通电阻 R_{ON} ,则总体导通损耗(其是发生在高侧开关 HS 和低侧开关 LS 中的损耗)独立于占空比 d。如果占空比 d 不同于 0.5,则可以通过设计两个开关以具有不同的导通电阻来降低整体的导通损耗。可以参考图 79 对其进行解释。在该上下文中,“不同”意味着电子开关被有意地设计为具有不同的导通电阻。前文中解释了可以如何调节电子开关的导通电阻。

[0427] 图 83 示出了针对高侧开关 HS 和低侧开关 LS 的不同设计,相对于在相等的 HS 和 LS 开关的芯片面积的情况下的总体导通损耗 $P_{LOSS}(0.5, d)$ 的取决于占空比 d 的总体导通损耗 $P_{LOSS}(a, d)$ 。总体导通损耗是发生在一个驱动循环中的高侧开关 HS 和低侧开关 LS 中的损耗。在图 83 中,“a”指示低侧开关 LS 的相对于用于实施高侧开关 HS 和低侧开关 LS 的总体芯片面积的芯片面积。例如,如果 $a=0.1$,则低侧开关 LS 的芯片面积仅为总体芯片面积的 0.1 倍,而高侧开关 HS 的芯片面积为总体芯片面积的 0.9 倍。因此,低侧开关的导通电阻是高侧开关的导通电阻的 9 倍。图 83 中的虚线表示高侧开关和低侧开关被设计为具有相同芯片面积的情况,即是整体芯片面积的 0.5 倍。其中高侧开关 HS 和低侧开关 LS 被设计为具有相同芯片面积的半桥将被称为具有对称设计的半桥(对称半桥)。同样地,被设计为具有不同芯片面

积的电子开关HS、LS的半桥将被称为具有非对称设计的半桥(非对称半桥)。

[0428] 如图83中可见,如果占空比在特定范围中,则具有非对称设计的半桥可以优于基于对称设计的半桥(其由图83中标记有0.5的虚线所表示)。例如,如果占空比低于 $d=0.2$,则具有 $a=0.2$ 的非对称设计的半桥具有比具有对称设计的半桥更低的损耗。通常,对于 $a < 0.5$,如果 $d < a$,则非对称设计提供较低的损耗。如果 $a > 0.5$,且如果 $d > a$,则非对称设计提供较低的损耗。

[0429] 根据一个实施例,具有IS拓扑或OS拓扑、且包括具有至少一个半桥的诸如升压变换器单元或图腾柱变换器单元之类的变换器单元的多单元变换器包括至少一个具有非对称半桥的变换器单元。在那些多单元变换器中,个体变换器单元的调制指数以及因此占空比可以在正弦输入电压(输出电压)的一个半波期间在相对较大的范围内变化。至少一个变换器单元中的至少一个半桥的非对称设计以及变化的占空比提供了以非对称设计优于对称设计的占空比来操作具有非对称半桥的变换器单元的可能性。本文下面参考图84进行解释。

[0430] 图84图示了一种用于操作具有IS拓扑或OS拓扑的多单元变换器的方法。具体地,图84图示了用于计算可以包括升压拓扑或图腾柱拓扑的个体变换器的调制指数 m_1-m_{N1} 的方法。图80中所示的方法适用于具有 $N1$ 个变换器单元的第一功率变换器。然而,本方法同样地适用于具有 $N3$ 个变换器单元的第二功率变换器。参考上面的解释,可以操作具有IS拓扑的多单元变换器,使得输入电压 V_{IN} 的瞬时水平基本上对应于调制指数 m 与总DC链电压 V_{2TOT} 的乘积(可以操作具有OS拓扑的多单元变换器,使得输出电压 V_{OUT} 的瞬时水平基本上对应于调制指数 m 与总DC链电压 V_{2TOT} 的乘积)。

[0431] 参考上述,可以通过同时利用相同调制指数 m 操作个体变换器,由总单元输入电压 V_{1TOT} 跟踪IS变换器的输入电压 V_{IN} 的瞬时电压水平。然而,也可以利用不同调制指数操作个体变换器单元。在该情况下,将操作个体变换器单元,使得 $V_{IN}=m_1 \cdot V_{21}+m_2 \cdot V_{22}+\dots+m_{N1} \cdot V_{2N2}$ 。在该等式中的多个调制指数 m_1-m_{N1} 可以被认为是调制指数矢量。可以示出上述等式由多个不同调制指数矢量所满足。例如,如果接收调制指数 m_1 的变换器单元 1_1 在高调制指数(其对应于低占空比)时具有高效率,则可以计算调制指数矢量,使得 m_1 为高,而其他调制指数可以较低。通过该方法获得的个体调制指数 m_1-m_{N1} 可以被应用到个体变换器单元(1072)。

[0432] 图85示出了主控制器4的一个实施例,主控制器被配置为控制具有IS拓扑和具有至少一个具有非对称半桥的变换器单元的第一功率变换器10。图81中的该主变换器4基于图13中所示的主变换器4并且与该主变换器4的不同在于其中附加地包括了变换器单元控制器46,变换器单元控制器46被配置为根据参考图80所解释的方法生成调制指数 m_1-m_{N1} 。

[0433] 图86示出了具有OS拓扑的第二功率变换器的对应的主控制器5。该主控制5基于图35中所示的主控制器5且不同于图35中所示的该主控制器,在于它附加地包括了变换器单元控制器56,变换器单元控制器56根据参考上面图80所解释的方法计算由个体变换器单元 2_1-2_{N3} 所接收的调制指数 m_1-m_{N1} 。

[0434] 以不同的调制指数操作多单元变换器的个体变换器单元,特别是操作具有IS或OS拓扑的多单元变换器,以便将个体变换器单元操作在它们的最优操作点附近,对此备选地或者附加地,可以变化开关频率(其上面已被称作 f_p)。即,具有IS或OS拓扑的多单元变换

器中的至少两个变换器单元可以以不同的开关频率操作在 PWM 模式中。对于两个变换器单元,调制指数可以相同,或可以不同。可以在相同时间或不同时间将两个变换器单元操作在 PWM 模式中。尽管如此,通过将至少两个变换器单元操作在具有不同的开关频率的 PWM 模式中,两个变换器单元的效率曲线不同,使得例如具有较高开关频率的变换器单元可以在低于具有较低开关频率的变换器的较低功率水平处具有最大效率。根据一个实施例,具有较高开关频率的变换器单元的开关频率是具有较低开关频率的变换器单元的开关频率的至少 2 倍。

[0435] 图 87 示出了包括两个全桥 HB1、HB2 的全桥的一个实施例,其中每个全桥 HB1、HB2 包括高侧开关 HS1、HS2 和低侧开关 LS1、LS2。这些高侧开关 HS1、HS2 和低侧开关 LS1、LS2 中的每一个包括至少一个硅 MOSFET。在图 83 中所示的实施例中,这些 MOSFET 是 n 型 MOSFET,这些开关中的每个可以包括两个或更多个 MOSFET,其具有并联连接的负载路径并且同时接通和关断。

[0436] 图 87 中所示的全桥表示在前文所解释的任意 IS 或 OS 多单元变换器中的任意具有全桥(图腾柱)拓扑的变换器单元中的全桥。参考图 25 和对应的描述,这些全桥之一被操作在 PWM 模式中,诸如上文中参考图 81 和 81 所解释的 PWM 模式。参考图 87,硅 MOSFET 包括在图 88 中明确绘制出的内部二极管。该二极管通常被称作体二极管。如果这些半桥中的一个半桥被操作在 PWM 模式中使得在关断两个开关中的一个与接通两个开关中的另一个之间存在时间延迟,则该另一开关的体二极管变为导通。可以参考图 24 中示出的半桥 17 对其进行解释。

[0437] 如果低侧开关 17_L 导通,则输入电流 I_{0i} 流过低侧开关 17_L 。如果低侧开关 17_L 关断,则输入电流 I_{0i} (由多单元功率变换器电路的至少一个电感器驱动) 流过与高侧开关 17_H 并联连接的二极管。当高侧开关 17_H 被实施为 MOSFET 时,图 24 中所示的该二极管可以由 MOSFET 的体二极管形成。电流流过二极管直到高侧开关 17_H 接通。在一个驱动循环的结束时, 17_H 接通并且低侧开关 17_L 再次接通。可能在关断高侧开关 17_H 与接通低侧开关 17_L 之间存在延迟时间,使得输入电流 I_{0i} 连续流过高侧开关 17_H 的二极管直到低侧开关 17_L 接通。

[0438] 当高侧开关 17_H 的二极管传导输入电流 I_{0i} 时,电荷被存储在二极管中。该电荷必须在二极管阻断之前从二极管中去除。从双极二极管中去除电荷的这种效应通常被称作反向恢复。

[0439] 当体二极管导通时,存储在 MOSFET 的体二极管中的电荷尤其取决于 MOSFET 的所谓的输出电容。该输出电容以及存储在体二极管中的电荷随着 MOSFET 的电压阻断能力的增加而增加,其中输出电容指数地增加。即,输出电容是 V_B^C 的函数,其中 $b > 1$, V_B 表示电压阻断能力。由于这种相对较高的输出电容变换器,不认为硅 MOSFET 适于实施具有图腾柱拓扑的功率变换器中的开关。在该上下文中,参考 Zhou et al.: "99% Efficiency True-Bridgeless Totem-Pole PFC Based on GaN HEMTs"。

[0440] 然而,在具有 IS 或 OS 拓扑的多单元变换器中,个体开关可以被设计为具有低于 DC 链电压的电压阻断能力。例如,如果总 DC 链电压是 600V 并且采用常规功率变换器(具有 PFC 功能),则将利用具有 600V 的电压阻断能力的开关来实施变换器。在上面解释的 IS 或 OS 变换器中,一个变换器单元的开关可以被实施成具有仅对应于相应 DC 链路电压的电压水平的电压阻断能力。例如,如果分别存在 $N_1 = 4$ 或 $N_3 = 4$ 个变换器单元 $1_1-1_{N_1}$ 和 $2_1-2_{N_3}$,则可能足够

设计具有150V(=600V/4)的电压阻断能力的个体开关。在存在 $N1=10$ 个或 $N3=10$ 个的情况下,仅60V(=600V/10)的电压阻断能力可以是足够的。

[0441] 在IS或OS变化器中,总体的导通电阻是 $N1$ (或 $N3$)乘以一个开关的导通电阻,使得导通电阻随着变换器单元的数量增加而增加。然而,存储在个体变换器单元的开关中的总体反向恢复电荷指数地减小。这在下面以示例方式示出。在硅MOSFET中,存在质量因数(FOM),其描述了导通电阻与当体二极管开关从正向偏置切换到反向偏置状态时必须从MOSFET中去除的电荷之间的关系,即, $R_{ON} \cdot Q_{REV_REC}$ (Q_{REV_REC} 通常被称为 $Q_{rr}+Q_{OSS}$,其中 Q_{OSS} 是存储在输出电容中的电荷,且 Q_{rr} 是当从正向偏置切换到反向偏置状态时存储在二极管中的电荷)。通过设计具有较大芯片面积的MOSFET可以降低导通电阻,其中导通电阻 R_{ON} 基本上反比于芯片面积。然而,因为 Q_{REV_REC} 基本上正比于芯片面积,所以上面定义的FOM基本上独立于芯片面积并主要取决于电压阻断能力和特定设计。

[0442] Infineon Technologies AG, Munich的CoolMOS™ CFD2系列的具有600V的电压阻断能力的MOSFET具有大约78000(7.8E4)的FOM。同一供应商的OptiMOS系列的具有60V的电压阻断能力的MOSFET仅具有346的FOM。10个串联连接的变换器单元的总FOM是3460,其优于仅一个具有600V的电压阻断能力的MOSFET达22倍。

[0443] 因而,具有诸如4、6、10或更多个之类的几个串联连接的变换器单元的多单元变换器具有拥有竞争力的反向恢复行为。

[0444] 参考图1的上下文中所公开的内容,功率变换器电路包括至少一个多单元变换器。即,具有之前所解释的多单元拓扑的每个类型的第一功率变换器10可以被耦合到不具有多单元拓扑的第二功率变换器,或可以在没有第二功率变换器的情况下被单独使用。同样地,具有之前所解释的多单元拓扑的每个类型的第二功率变换器20可以被耦合到不具有多单元拓扑的第一功率变换器,或可以在没有第一功率变换器的情况下被单独使用。下面可以通过参考图88和图89以两个示例的方式对其进行解释。

[0445] 图88示出了功率变换器电路的一个实施例,其中第二功率变换器20是前面所解释的任意类型的多单元变换器。第一功率变换器是单个单元变换器。即,第一功率变换器仅包括变换器单元 1_1 ,其被配置为从输入 $IN1$ 、 $IN2$ 接收功率并向在变换器 1_1 的单元输出处串联连接的多个DC链电容器 11_1-11_{N1} 提供功率。变换器单元 1_1 可以具有升电压和降电压特性中的一种。即,总DC链电压可以高于或低于输入电压的(峰值)水平。

[0446] 图89示出了功率变换器电路的一个实施例,其包括前面所解释的任意类型的第二变换器20。在该实施例中,不存在另外的功率变换器(没有第一变换器)。个体DC链电容器 2_1-2_{N2} 将第二功率变换器20耦合到具有多个功率源单元 9_1-9_{N2} 的DC功率源9,其中每个功率源单元与一个DC链电容器 2_1-2_{N2} 连接。功率源单元的示例包括但不限于电池、光伏(PV)板、燃料电池等。根据一个实施例,第二功率变换器20包括OS拓扑和PFC能力,并被配置为向AC电网供电。

[0447] 图90示出了具有第一功率变换器10和第二功率变换器20的功率变换器电路的一个实施例。第二功率变换器包括多个变换器单元 2_1-2_{N3} ,其每个从第一变换器10和相关联的DC链电容器 11_1-11_{N2} 接收功率。第二功率变换器20的拓扑与上面所解释的每个第二功率变换器的拓扑的不同在于多个变换器单元 2_1-2_{N3} 中的每个变换器单元的单元输出连接到由第二变换器20提供的多个负载 Z_1-Z_{N3} 中的一个。因而,变换器单元 2_1-2_{N3} 的单元输出没有连

接(既没有串联也没有并联连接)。根据一个实施例,负载 Z_1-Z_{N3} 是DC负载,使得个体变换器单元 2_1-2_{N3} 是DC/DC变换器单元。第一变换器可以具有IS拓扑和PFC能力。

[0448] 根据一个实施例,第一变换器10被配置为从中压电网接收输入功率。使用图89中示出的功率变换器电路,可以将诸如负载 Z_1-Z_{N3} 之类的DC负载直接从中压电网供应而无需将中AC电压变压到低AC电压。取决于中压电网的特定类型,峰值输入电压可以高达几十kV。然而,由于第一变换器10中的IS拓扑,具有远低于峰值输入电压的电压阻断能力的半导体开关可以被用于第一变换器10的变换器单元中。在该实施例中,大于10且直至几十个变换器单元可以被用于第一变换器10中,并且因此用于第二变换器20中。“电压阻断能力”定义了电子开关在关断状态(切换成关断状态)中在没有被损坏的情况下可以承受的最大电压。

[0449] 可以以各种不同方式将前面所解释的第一和第二功率变换器10、20结合,以便获得在AC/DC、DC/AC或DC/DC功率变换领域中的多种不同应用。下面解释这些应用中的一些应用。在这些应用中,可以分别基于诸如例如输入电压的(峰值)水平和输出电压的(峰值)水平的不同参数来选择第一功率变换器10和第二功率变换器10的特定设计。当输入电压的水平相对高时,诸如高于100V,可以使用IS拓扑,当输入电压的水平较低时,可以使用IP拓扑。同样地,当输出电压的水平相对高时,诸如高于100V,可以使用OS拓扑,当电压水平较低时,可以使用OP拓扑。在功率变换器电路的设计中,第一功率变换器电路10和第二功率变换器电路中的变换器的数量可以分别取决于峰值输入电压,并且可以是峰值输入电压越高,该数量越高。

[0450] AC/DC功率变换器电路可以被配置为从低压电网接收低电压,或从中压电网接收中电压。低压电网提供 $110V_{RMS}$ 或 $220V_{RMS}$ 的正弦电压(使得峰值电压分别为大约155V或310V)。中压电网提供具有几千伏(kV)上至10kV的峰值电压的正弦电压。AC/DC功率变换器电路可以包括控制DC链电压 $V_{2_1}-V_{2_{N2}}$ 的第一功率变换器10,以及控制输出电压 V_{OUT} 的第二功率变换器20。

[0451] DC/AC功率变换器电路可以被配置为从DC电压源接收DC功率并向AC电网提供AC功率电压。根据一个实施例,DC功率源包括太阳能板。根据一个实施例,DC功率源包括高电压、直流(HVDC)功率传输网。由DC/AC功率变换器电路提供的电网可以是低压或中压电网。DC/AC功率变换器电路可以包括控制输入电流 I_{IN} 和输入电压 V_{IN} 之一的第一功率变换器,以及控制DC链电压 $V_{2_1}-V_{2_{N2}}$ 输出电压 V_{OUT} 的第二功率变换器20。

[0452] 基本上,可以在功率变换器电路中连同另一多单元变换器、连同单个单元变换器或单独地(即,没有另一功率变换器)实施本文前面所解释的多单元变换器中的每个。在存在另一(多单元或单个单元)变换器的情况下,取决于特定拓扑,另一变换器分别向多单元变换器和DC链电容器提供功率,或分别从多单元变换器和DC链电容器接收功率。

[0453] 在上面公开了若干类型的多单元变换器、具有至少一个多单元变换器的功率变换器电路以及这种多单元变换器和功率变换器电路的不同操作方式。当然,上面所解释的方面可以彼此组合。将这些方面中的一些总结如下。

[0454] 上面所解释的方面中的一些涉及:

[0455] A1. 一种方法,包括:通过包括多个变换器单元的功率变换器来变换功率;以及基于功率基准信号的水平,将多个变换器单元中的至少一个变换器单元选择性地操作在激活

模式和非激活模式中的一个中。

[0456] A2.项A1的方法,进一步包括:当至少一个变换器单元操作在非激活模式中时,将多个变换器单元中的至少一个其他变换器单元操作在激活模式中。

[0457] A3.项A2的方法,其中多个变换器单元中的至少一个其他变换器单元包括多个变换器单元中的其余变换器单元。

[0458] A4.项A1-A3中的一项的方法,其中将至少一个变换器单元操作在非激活模式中包括通过至少一个变换器单元变换零功率。

[0459] A5.项A1-A4中的一项的方法,其中基于功率基准信号的水平将至少一个变换器单元操作在激活模式和非激活模式中的一个中包括:当功率基准信号的水平低于预定义的阈值时,将至少一个变换器单元操作在非激活模式中。

[0460] A6.项A1-A5中的一项的方法,其中将至少一个变换器单元操作在激活模式中包括将至少一个变换器单元中的至少一个开关以一定开关频率按照PWM(脉冲宽度调制)方式操作,并且其中将至少一个变换器单元操作在非激活模式中包括将至少一个变换器单元操作在非激活模式中达开关频率的倒数的至少十倍的持续时间。

[0461] A7.项A1-A6中的一项的方法,其中将至少一个变换器操作在激活模式中包括基于功率基准信号的水平设置操作在非激活模式中的变换器单元的数量,其中数量随着水平减小而增加。

[0462] A8.项A1-A7中的一项的方法,其中多个变换器单元中的每个变换器单元包括配置成接收单元电压的单元输入和单元输出,并且其中多个变换器单元中的单元输出并联连接,其中包括多个变换器单元的单元输出的并联电路耦合至功率变换器的输出。

[0463] A9.项A8的方法,其中多个变换器单元被配置成基于功率基准信号来控制功率变换器的输出处的输出电压和输出电流中的一个,其中功率基准信号包括输出电流基准信号。

[0464] A10.项A9的方法,其中将多个变换器单元中的至少一个变换器单元操作在激活模式和非激活模式中的一个中包括当输出电流基准信号的水平低于预定义的电流阈值时,将多个变换器单元中的至少一个变换器单元操作在非激活模式中。

[0465] A11.项A8的方法,其中将至少一个变换器单元操作在激活模式和非激活模式中的一个中包括:基于输出电流基准信号的水平选择将操作在非激活模式中的变换器单元的数量K;标识接收最低单元输入电压的那K个变换器单元;以及将所标识的变换器单元操作在非激活模式中。

[0466] A12.项A10的方法,进一步包括:重复选择、标识和操作。

[0467] A13.项A12的方法,其中重复包括定期地重复。

[0468] A14.项A12的方法,其中重复包括当多个第二变换器单元中的一个第二变换器单元的输入电压的电压水平降到预定义的电压阈值之下时进行重复。

[0469] A15.项A1-A14中的一项的方法,其中多个变换器单元被配置成将输出电压控制为基本上恒定。

[0470] A16.项A1-A14中的一项的方法,进一步包括:通过另一功率变换器在多个变换器单元中的每个变换器单元的单元输入处提供单元输入电压。

[0471] A17.项A16的方法,其中另一功率变换器包括至少一个变换器单元。

- [0472] A18. 项A17的方法,其中功率变换器和另一功率变换器通过多个电容器链接。
- [0473] A19. 项A18的方法,其中单元输入电压中的每个是跨多个电容器中的相应的一个电容器的电压。
- [0474] A20. 项A16-A19中的一项的方法,其中另一功率变换器被配置成控制单元输入电压的和。
- [0475] A21. 项A1的方法,其中多个变换器单元中的每个变换器单元包括单元输入和配置成提供单元输出电压的单元输出,并且其中多个变换器单元的单元输入并联连接,其中包括多个变换器单元的单元输入的并联电路耦合至功率变换器的输入。
- [0476] A22. 项A21的方法,其中多个变换器单元被配置成基于功率基准信号来控制功率变换器的输入处的输入电压和输入电流中的一个,并且其中功率基准信号包括输入电流基准信号。
- [0477] A23. 项A22的方法,其中将多个变换器单元中的至少一个变换器单元操作在激活模式和非激活模式中的一个中包括当输入电流基准信号的电流水平低于预定义的电流阈值时,将多个变换器单元中的至少一个变换器单元操作在非激活模式中。
- [0478] A24. 项A21的方法,其中将至少一个变换器单元操作在激活模式和非激活模式中的一个中包括:基于输入电流基准信号的水平选择将操作在非激活模式中的变换器单元的数量K;标识具有最高单元输出电压的那K个变换器单元;以及将所标识的变换器单元操作在非激活模式中。
- [0479] A25. 项A24的方法,进一步包括:重复选择、标识和操作。
- [0480] A26. 项A25的方法,其中重复包括定期地重复。
- [0481] A27. 项A25的方法,其中重复包括当多个第二变换器单元中的一个第二变换器单元的输入电压的电压水平升到预定义的电压阈值之上时进行重复。
- [0482] A28. 项A22-A27中的一项的方法,其中多个变换器单元被配置成将输入电压控制为基本上恒定。
- [0483] A29. 项A21-A28中的一项的方法,进一步包括:通过另一功率变换器在多个变换器单元中的每个变换器单元的单元输出处提供单元输出电压。
- [0484] A30. 项A29的方法,其中另一功率变换器只包括一个变换器单元。
- [0485] A31. 项A29-A30的方法,其中功率变换器和另一功率变换器通过多个电容器链接。
- [0486] A32. 项A31的方法,其中单元输出电压中的每个是跨多个电容器中的相应的一个电容器的电压。
- [0487] A33. 一种方法包括:通过包括多个变换器单元的功率变换器接收周期性电压;以及基于周期性电压的电压水平的改变,将多个变换器单元中的至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中,使得在周期性电压的一个周期内,激活的变换器单元的数量随着周期性电压的电压水平改变而改变。
- [0488] A34. 项A33的方法,其中将至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中包括操作至少一个变换器单元使得激活的变换器单元的数量随着周期性电压的电压水平增加而增加。
- [0489] A35. 项A33-A34中的一项的方法,其中将至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中包括操作至少一个变换器单元使得激活的变换器单元的

数量随着周期性电压的电压水平减小而减小。

[0490] A36. 项A33-A35中的一项的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,其中多个变换器单元的单元输入并联连接,其中包括单元输入的并联电路耦合至功率变换器的输入,并且其中每个变换器单元的单元输出耦合至相应的电容器。

[0491] A37. 项A33-A36中的一项的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,其中多个变换器单元的单元输出并联连接,其中包括单元输入的并联电路耦合至功率变换器的输入,并且其中每个变换器单元的单元输入耦合至相应的电容器。

[0492] A38. 项A34-A37中的一项的方法,其中在多个连续周期或半周期中的每个中,当输入电压的电压水平增加时,激活两个或者更多个变换器单元,并且其中在至少两个不同的周期或半周期中,激活两个或者更多个变换器单元的顺序不同。

[0493] A39. 项A35-A38中的一项的方法,其中在多个连续周期或半周期中的每个中,当输入电压的电压水平减小时,将两个或者更多个变换器单元去激活,并且其中在至少两个不同的周期或半周期中,将两个或者更多个变换器单元去激活的顺序不同。

[0494] A40. 项A33-A39中的一项的方法,其中将至少一个变换器单元操作在非激活模式中包括通过至少一个变换器单元变换零功率。

[0495] A41. 一种功率变换器电路,包括功率变换器,其中功率变换器包括:多个变换器单元;以及控制器,被配置成基于功率基准信号的水平将多个变换器单元中的至少一个变换器单元操作在激活模式和非激活模式中的一个中。

[0496] A42. 项A41的功率变换器电路,其中多个变换器单元中的每个变换器单元包括配置成接收单元输入电压的单元输入和单元输出,并且其中多个变换器单元中的单元输出并联连接,其中包括多个变换器单元的单元输出的并联电路耦合至功率变换器的输出。

[0497] A43. 项A42的功率变换器电路,其中控制器被配置成基于功率基准信号的水平来控制功率变换器的输出处的输出电压和输出电流中的一个,其中功率基准信号包括输出电流基准信号。

[0498] A44. 项A43的功率变换器电路,其中控制器被配置成当输出电流基准信号的水平低于预定义的电流阈值时,将多个变换器单元中的至少一个操作在非激活模式中。

[0499] A45. 项A42-A44中的一项的功率变换器电路,其中控制器被配置成:基于输出电流基准信号的水平选择将操作在非激活模式中的变换器单元的数量K;标识接收最低单元输入电压的那K个变换器单元;以及将所标识的变换器单元操作在非激活模式中。

[0500] A46. 项A38的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和配置成提供单元输出电压的单元输出,并且其中多个变换器单元的单元输入并联连接,其中包括多个变换器单元的单元输入的并联电路耦合至功率变换器的输入。

[0501] A47. 项A46的功率变换器电路,其中控制器被配置成基于功率基准信号来控制功率变换器的输入处的输入电压和输入电流中的一个,其中功率基准信号包括输入电流基准信号。

[0502] A48. 项A47的功率变换器电路,其中控制器被配置成当输入电流基准信号的水平低于预定义的电流阈值时,将多个变换器单元中的至少一个变换器单元操作在非激活模式

中。

[0503] A49. 项46-A48中的一项的功率变换器电路,其中控制器被配置成:基于输入电流基准信号的水平选择将操作在非激活模式中的变换器单元的数量K;标识具有最低单元输出电压的那K个变换器单元;以及将所标识的变换器单元操作在非激活模式中。

[0504] A50. 一种功率变换器电路,包括:功率变换器,包括多个变换器单元并且被配置成接收周期性电压;以及控制器,其中控制器被配置成基于周期性电压的改变,将多个变换器单元中的至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中,使得在周期性电压的一个周期内,激活的变换器单元的数量随着周期性电压的电压水平改变而改变。

[0505] A51. 项A50的功率变换器电路,其中控制器被配置成将至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中使得在周期性电压的一个周期内,激活的变换器单元的数量随着周期性电压的电压水平增加而增加。

[0506] A52. 项A50-A51中的一项的功率变换器电路,其中控制器被配置成将至少一个变换器单元选择性地操作在激活模式和非激活模式中的一个中使得在周期性电压的一个周期内,激活的变换器单元的数量随着周期性电压的电压水平减小而减小。

[0507] B1. 一种功率变换器电路,包括:多个变换器单元,其中多个变换器单元中的至少第一变换器单元具有第一操作特性,并且其中多个变换器单元中的至少第二变换器单元具有与第一操作特性不同的第二操作特性。

[0508] B2. 项B1的功率变换器电路,进一步包括:多个电容器,每个电容器与多个变换器单元中的一个变换器单元相关联,其中功率变换器被配置成控制跨多个电容器中的每个电容器的电压,并且其中第一操作参数包括跨与第一变换器单元相关联的第一电容器的电压的第一电压水平,并且第二操作参数包括跨与第二变换器单元相关联的第二电容器的电压的第二电压水平。

[0509] B3. 项B2的功率变换器电路,其中第一电压水平小于第二电压水平的80%。

[0510] B4. 项B1-B3中的一项的功率变换器电路,其中功率变换器被配置成控制跨多个电容器中的每个电容器的电压使得跨多个电容器的电压互相不同。

[0511] B5. 项B1-B4中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,其中多个变换器单元的单元输入串联连接,其中包括多个变换器单元的单元输入的串联电路耦合至功率变换器的输入,并且其中多个变换器单元中的每个变换器单元的单元输出连接至多个电容器中的相应的一个电容器。

[0512] B6. 项B1-B5中的一项的功率变换器电路,其中功率变换器被配置成在功率变换器的输入处接收周期性电压,并且基于输入电压的电压水平将变换器单元中的每个操作在三种不同操作模式中的一种操作模式中。

[0513] B7. 项B6的功率变换器,其中三种不同操作模式包括:导通模式;关断模式;以及PWM(脉冲宽度调制)模式。

[0514] B8. 项B6-B7中的一项的功率变换器,其中变换器单元中的每个包括至少一个电子开关,其中将变换器单元中的每个操作在三种不同操作模式中的一种操作模式中包括将变换器单元中的每个操作在连续驱动循环中,其中在导通模式中,至少一个电子开关贯穿每个驱动循环处于导通状态,其中在关断模式中,至少一个电子开关贯穿每个驱动循环处于

关断状态,并且其中在PWM模式中,至少一个电子开关在每个驱动循环中对于导通周期处于导通状态并且对于关断周期处于关断状态。

[0515] B9.项B1-B8中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,其中多个变换器单元的单元输出串联连接,其中包括多个变换器单元的单元输出的串联电路耦合至功率变换器的输出,并且其中每个变换器单元的单元输入连接至多个电容器中的相应的一个电容器。

[0516] B10.项B9的功率变换器电路,其中功率变换器被配置成在功率变换器的输出处接收周期性电压,并且基于输入电压的电压水平将变换器单元中的每个操作在三种不同操作模式中的一种操作模式中。

[0517] B11.项B10的功率变换器,其中三种不同操作模式包括:导通模式;关断模式;以及PWM模式。

[0518] B12.项B11的功率变换器,其中变换器单元中的每个包括至少一个电子开关,其中将变换器单元中的每个操作在三种不同操作模式中的一种操作模式中包括将变换器单元中的每个操作在连续驱动循环中,其中在导通模式中,至少一个电子开关贯穿每个驱动循环处于导通状态,其中在关断模式中,至少一个电子开关贯穿每个驱动循环处于关断状态,并且其中在PWM模式中,至少一个电子开关在每个驱动循环中对于导通周期处于导通状态并且对于关断周期处于关断状态。

[0519] B13.项B1的功率变换器电路,其中第一操作特性包括第一变换器单元中的至少一个电子开关的第一电压阻断能力,并且第二操作特性包括第二变换器单元中的至少一个电子开关的第二电压阻断能力。

[0520] B14.项B13的功率变换器电路,其中第一电压阻断能力小于第二电压阻断能力的80%。

[0521] B15.项B13的功率变换器电路,其中多个变换器单元中的每个变换器单元中的至少一个电子开关的第一电压阻断能力不同于多个变换器单元中的其他变换器单元中的每个变换器单元中的至少一个电子开关的电压阻断能力。

[0522] B16.项B13的功率变换器电路,其中第一变换器单元和第二变换器单元中的每个包括半桥,并且其中第一变换器单元的至少一个电子开关是相应的半桥的高侧开关,并且第二变换器单元的至少一个电子开关是相应的半桥的高侧开关。

[0523] B17.项B11的功率变换器电路,其中第一变换器单元和第二变换器单元中的每个包括半桥,并且其中第一变换器单元的至少一个电子开关是相应的半桥的低侧开关,并且第二变换器单元的至少一个电子开关是相应的半桥的低侧开关。

[0524] B18.项B13的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入串联连接。

[0525] B19.项B13的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出串联连接。

[0526] B20.项B13的功率变换器电路,进一步包括:多个电容器,其中多个电容器中的每个电容器连接至多个变换器单元中的一个变换器单元;以及另外的功率变换器,耦合至多个变换器单元,其中另外的功率变换器包括至少一个变换器单元。

[0527] B21.项B1的功率变换器电路,其中第一操作特性包括第一变换器单元中的至少一

个电子开关的第一导通电阻,并且第二操作特性包括第二变换器单元中的至少一个电子开关的第二导通电阻。

[0528] B22.项B21的功率变换器电路,其中第一导通电路小于第二导通电阻的80%。

[0529] B23.项B22的功率变换器电路,其中多个变换器单元中的每个变换器单元中的至少一个电子开关的导通电阻不同于多个变换器单元中的其他变换器单元中的每个变换器单元中的至少一个电子开关的导通电阻。

[0530] B24.项B22的功率变换器电路,其中第一变换器单元和第二变换器单元中的每个包括半桥,并且其中第一变换器单元的至少一个电子开关是相应的半桥的高侧开关,并且第二变换器单元的至少一个电子开关是相应的半桥的高侧开关。

[0531] B25.项B23的功率变换器电路,其中第一变换器单元和第二变换器单元中的每个包括半桥,并且其中第一变换器单元的至少一个电子开关是相应的半桥的低侧开关,并且第二变换器单元的至少一个电子开关是相应的半桥的低侧开关。

[0532] B26.项B23的功率变换器电路,其中多个变换器单元中的每个包括单元输入和单元输出,并且其中多个变换器单元的单元输入并联连接。

[0533] B27.项B23的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出并联连接。

[0534] B28.一种方法,包括:通过包括多个变换器单元的功率变换器来接收周期性输入电压,多个变换器单元中的每个变换器单元包括单元输入和单元输出;以及基于周期性输入电压的电压水平,将多个变换器单元中的至少两个变换器单元的单元输入并联或者串联连接。

[0535] B29.项B28的方法,包括:当瞬时电压水平低于预定义的电压阈值时将单元输入并联连接。

[0536] B30.项B28的方法,进一步包括:在每个变换器单元的单元输出处通过另一功率变换器接收单元输出功率。

[0537] B31.项B30的方法,其中多单元功率变换器和另一功率变换器通过多个电容器链接。

[0538] B32.一种方法,包括:通过包括多个变换器单元的功率变换器来接收周期性输入电压,多个变换器单元中的每个变换器单元包括单元输出和单元输入;以及基于输出电压的瞬时电压水平,将多个变换器单元中的至少两个变换器单元的单元输出并联或者串联连接。

[0539] B33.项B32的方法,包括:当电压水平低于预定义的电压阈值时将单元输出并联连接。

[0540] B34.项B32的方法,进一步包括在每个变换器单元的单元输入处从另一功率变换器接收单元输入功率。

[0541] B35.项B33的方法,其中另一变换器和另外的功率变换器通过多个电容器链接。

[0542] C1.一种方法,包括:通过包括多个变换器单元的功率变换器接收周期性电压;以及在相等持续时间的时间帧系列中,使由多个变换器单元中的至少一个变换器单元变换的功率的平均功率水平交变,其中时间帧系列中的每个时间帧对应于周期性电压的顺次过零点之间的时间段。

- [0543] C2.项C1的方法,其中周期性电压是正弦电压和整流正弦电压中的一个。
- [0544] C3.项C1的方法,其中时间帧系列包括第一数量(P)的时间帧和第二数量(Q)的时间帧,并且其中使平均功率水平交变包括针对第一数量的时间帧中的每个时间帧变换功率并且针对第二数量的时间帧中的每个时间帧变换功率,使得在第二数量的时间帧中的每个时间帧中的平均功率水平低于在第一数量的时间帧中的每个时间帧中的平均功率水平。
- [0545] C4.项C3的方法,其中使时间帧系列中的平均功率水平交变包括顺次地使平均功率水平交变。
- [0546] C5.项C3的方法,其中第二数量的时间帧中的平均功率水平小于第一数量的时间帧中的平均功率水平的50%。
- [0547] C6.项C3-C5中的一项的方法,其中第二数量的时间帧中的平均功率水平是零。
- [0548] C7.项C3-C6中的一项的方法,其中第二数量的时间帧和第一数量的时间帧之比高于1。
- [0549] C8.项C3-C6中的一项的方法,其中使由多个变换器单元中的至少一个变换器单元变换的功率的平均功率水平交变包括使由多个变换器单元中的每个变换器单元变换的功率的平均功率水平交变。
- [0550] C9.项C3-C8中的一项的方法,其中功率变换器包括输入并且其中在输入处接收周期性电压。
- [0551] C10.项C9的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中变换器单元的单元输入串联连接,其中包括单元输入的串联电路耦合至功率变换器的输入。
- [0552] C11.项C9-C10的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中变换器单元的单元输入并联连接,其中包括单元输入的并联电路耦合至功率变换器的输入。
- [0553] C12.项C10-C11中的一项的方法,进一步包括:通过另一功率变换器从功率变换器接收功率,其中另一功率变换器耦合至多个变换器单元的单元输出。
- [0554] C13.项C12的方法,多个变换器单元的单元输出中的每个耦合至多个电容器中的相应电容器。
- [0555] C14.项C1的方法,其中功率变换器包括输出,并且其中在输出处接收周期性电压。
- [0556] C15.项C14的方法,其中变换器单元中的每个包括单元输入和单元输出,并且其中变换器单元的单元输出串联连接,并且其中包括单元输出的串联电路耦合至功率变换器的输出。
- [0557] C16.项C14的方法,其中变换器单元中的每个包括单元输入和单元输出,并且其中变换器单元的单元输出并联连接,其中包括单元输出的并联电路耦合至功率变换器的输出。
- [0558] C17.项C14-C16中的一项的方法,进一步包括:通过功率变换器从另一另外的功率变换器接收功率,其中另一功率变换器耦合至多个变换器单元的单元输入。
- [0559] C18.项C17的方法,其中多个变换器单元的每个单元输入耦合至多个电容器中的相应的一个电容器。
- [0560] C19.一种方法,包括:在第一模式或者第二模式中,通过包括多个变换器单元的功

率变换器变换DC功率,其中在第一模式中,所变换的功率的功率水平基本上恒定,并且其中在第二模式中,所变换的功率的功率水平交变。

[0561] C20.项C19的方法,其中在第二模式中变换DC功率包括将多个变换器单元中的至少一个变换器单元交变地操作在激活模式和非激活模式中的一个中。

[0562] C21.项C20的方法,其中将多个变换器单元中的至少一个变换器单元操作在非激活模式中包括通过多个变换器单元中的至少一个变换器单元变换零功率。

[0563] C22.项C20-C21中的一项的方法,其中在第二模式中变换DC 功率包括同时仅将一个变换器单元操作在激活模式中。

[0564] C23.项C22的方法,其中在第二模式中变换DC功率包括在不同时间操作多个变换器单元中的每个变换器单元。

[0565] C24.项C19-C23中的一项的方法,其中变换DC功率包括基于功率基准信号的水平在第一模式或第二模式中变换DC功率。

[0566] C25.项C24的方法,其中在第一模式中所变换的功率的功率水平取决于功率基准信号的水平。

[0567] C26.项C24的方法,其中变换DC功率包括当功率基准信号的水平降低到预定义的阈值之下时在第二模式中变换DC功率。

[0568] C27.项C24-C26中的一项的方法,其中变换DC功率包括变换 DC功率使得第二模式中的平均功率水平取决于功率基准信号的水平。

[0569] C28.项C19-C27中的一项的方法,其中第二模式中的平均功率水平小于第一模式中的功率水平的50%。

[0570] C29.项C24-C28中的一项的方法,其中变换DC功率包括在功率变换器的输出处提供输出电流,并且其中功率基准信号包括输出电流基准信号。

[0571] C30.项C29的方法,进一步包括:通过功率变换器从另一功率变换器接收功率。

[0572] C31.项C19的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出并联连接,其中包括单元输出的并联电路耦合至功率变换器的输出。

[0573] C32.项C19的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出串联连接,其中包括单元输出的串联电路耦合至功率变换器的输出。

[0574] C33.项19的方法,其中变换DC功率包括在功率变换器的输入处接收输入电流,并且其中功率基准信号包括输入电流基准信号。

[0575] C34.项C33的方法,进一步包括:通过另一功率变换器从功率变换器接收功率。

[0576] C35.项C19方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入并联连接,其中包括单元输入的并联电路耦合至功率变换器的输出。

[0577] C36.项C19的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入串联连接,其中包括单元输入的串联电路耦合至功率变换器的输出。

[0578] C37.一种功率变换器电路,包括:功率变换器,包括多个变换器单元,其中功率变

换器被配置成接收周期性电压;以及控制器,被配置成在时间帧系列中使由多个变换器单元中的至少一个变换器单元变换的功率的平均功率水平交变,其中每个时间帧对应于周期性信号的顺次过零点之间的时间段。

[0579] C38.项C37的功率变换器电路,其中周期性电压是正弦电压和整流正弦电压中的一个。

[0580] C39.项C37的功率变换器电路,其中功率变换器包括输入,其中功率变换器被配置成在输入处接收周期性电压,并且其中功率变换器电路被配置成向另一功率变换器输出功率。

[0581] C40.项C37的功率变换器电路,其中功率变换器包括输出,其中功率变换器被配置成在输出处接收周期性电压,并且其中功率变换器电路包括配置成向功率变换器供应功率的另一功率变换器。

[0582] C41.一种功率变换器电路,包括:包括多个变换器单元的功率变换器和控制器,其中控制器被配置成将功率变换器操作在第一模式和第二模式中的一个中,其中在第一模式中,所变换的功率的功率水平基本上恒定,并且其中在第二模式中,所变换的功率的功率水平交变。

[0583] C42.项C41的功率变换器电路,其中控制器被配置成将多个变换器单元中的至少一个交变地操作在激活模式和非激活模式中的一个中。

[0584] C43.项C42的功率变换器电路,其中控制器被配置成将多个变换器单元中的至少一个变换器单元操作在非激活模式中使得多个变换器单元中的至少一个变换器单元变换零功率。

[0585] C44.项C41的功率变换器电路,其中控制器被配置成同时仅将多个变换器单元中的一个变换器单元操作在激活模式中。

[0586] D1.一种方法,包括:通过包括多个变换器单元和至少一个滤波器单元的功率变换器变换功率;在多个变换器单元中的至少一个变换器单元的单元输入处接收单元输入功率并且在单元输出处提供单元输出功率;以及将滤波器单元操作在滤波器单元接收输入功率的输入功率模式和滤波器单元提供输出功率的输出功率模式中的一个功率模式中。

[0587] D2.项D1的方法,其中将滤波器单元操作在输入功率模式中包括在滤波器单元的端子处接收输入功率,并且其中将滤波器单元操作在输出功率模式中包括在滤波器单元的端子处提供输出功率。

[0588] D3.项D1的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入和至少一个滤波器单元的端子串联连接,其中包括单元输入和端子的串联电路耦合至功率变换器的输入。

[0589] D4.项D3的方法,进一步包括:在功率变换器的输入处接收输入电压;通过多个变换器单元中的每个变换器单元提供单元输出电压;以及基于输入电压的电压水平和单元输出电压的电压水平将滤波器单元操作在输入功率模式和输出功率模式中的一个功率模式中。

[0590] D5.项D4的方法,其中将滤波器单元操作在输入功率模式和输出功率模式中的一个功率模式中包括:将第一数量的多个变换器单元操作在关断状态,并且将第二数量的变换器单元操作在导通状态,当第一数量的变换器单元的单元输出电压的和低于输入电压的

水平时,将滤波器单元操作在输入功率模式中,以及当第一数量的变换器单元的单元输出电压的和高于输入电压的水平时,将滤波器单元操作在输出功率模式中。

[0591] D6.项D5的方法,其中第一数量取决于输入电压的水平。

[0592] D7.项D4的方法,其中输入电压是周期性电压。

[0593] D8.项D3的方法,进一步包括:在功率变换器的输入处接收输入电压和输入电流,以及将输入电流控制成相对于输入电压具有预定义的相差。

[0594] D9.项D8的方法,进一步包括:在多个变换器单元中的每个变换器单元的单元输出处控制单元输出电压。

[0595] D10.项D2-D9中的一项的方法,进一步包括:通过另一功率变换器接收由多个变换器单元中的每个变换器单元提供的单元输出功率。

[0596] D11.项D10的方法,其中另一功率变换器只包括一个变换器单元。

[0597] D12.项D10的方法,其中另一功率变换器包括多个变换器单元,其中另一功率变换器的多个变换器单元中的每个变换器单元接收由功率变换器的多个变换器单元的相关联的变换器单元提供的单元输出功率。

[0598] D13.项D10的方法,其中功率变换器和另一功率变换器通过多个电容器链接。

[0599] D14.项D1的方法,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出和滤波器单元的端子串联连接,其中包括单元输出和端子的串联电路耦合至功率变换器的输出。

[0600] D15.项D14的方法,进一步包括:在功率变换器的输出处接收输出电压;通过每个变换器单元接收单元输入电压;以及基于输出电压的电压水平和单元输入电压的电压水平,将滤波器单元操作在输入功率模式和输出功率模式中的一个功率模式中。

[0601] D16.项D15的方法,其中将滤波器单元操作在输入功率模式和输出功率模式中的一个功率模式中包括:将第一数量的多个变换器单元操作在关断状态,并且将第二数量的变换器单元操作在导通状态,当第一数量的变换器单元的单元输入电压的和低于输出电压的水平时,将滤波器单元操作在输出功率模式中,以及当第一数量的变换器单元的单元输入电压的和高于输出电压的水平时,将滤波器单元操作在输入功率模式中。

[0602] D17.项D16的方法,其中第一数量取决于输出电压的水平。

[0603] D18.项D16的方法,其中输出电压是周期性电压。

[0604] D19.项D14的方法,进一步包括:在功率变换器的输出处接收输出电压并且提供输出电流,以及将输出电流控制成相对于输出电压具有预定义的相差。

[0605] D20.项D14-D19中的一项的方法,进一步包括:通过另一功率变换器提供由多个变换器单元中的每个变换器单元提供的单元输入功率。

[0606] D21.项D20的方法,其中另一功率变换器只包括一个变换器单元。

[0607] D22.项D20的方法,其中另一功率变换器包括多个变换器单元;并且其中功率变换器的多个变换器单元中的每个变换器单元从另一功率变换器的多个变换器单元的相关联的变换器单元接收单元输入功率。

[0608] D23.项D20-D22中的一项的方法,其中功率变换器和另一功率变换器通过多个电容器链接。

[0609] D24.一种包括功率变换器的功率变换器电路,功率变换器包括:多个变换器单元,

其中多个变换器单元中的至少一个变换器单元被配置成在单元输入处接收单元输入功率并且在单元输出处提供单元输出功率;以及至少一个滤波器单元,被配置成操作在滤波器单元接收输入功率的输入功率模式和滤波器单元提供输出功率的输出功率模式中的一个功率模式中。

[0610] D25.项D24的功率变换器电路,其中滤波器单元被配置成在输入功率模式中,在滤波器单元的端子处接收输入功率,以及在输出功率模式中,在滤波器的端子处提供输出功率。

[0611] D26.项D24的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入和滤波器单元的端子串联连接,其中包括单元输入和端子的串联电路耦合至功率变换器的输入。

[0612] D27.项D26的功率变换器电路,其中功率变换器被配置成在功率变换器的输入处接收输入电压;其中每个变换器单元被配置成提供单元输出电压;并且其中滤波器单元被配置成基于输入电压的电压水平和单元输出电压的电压水平操作在输入功率模式和输出功率模式中的一个功率模式中。

[0613] D28.项D27的功率变换器电路,其中第一数量的多个变换器单元被配置成操作在关断状态,并且第二数量的多个变换器单元被配置成操作在导通状态,并且其中滤波器单元被配置成当第一数量的变换器单元的单元输出电压的和低于输入电压的水平时,操作在输入功率模式,以及当第一数量的变换器单元的单元输出电压的和高于输入电压的水平时,操作在输出功率模式中。

[0614] D29.项D28的功率变换器电路,其中第一数量取决于输入电压的水平。

[0615] D30.项D16-D19中的一项的功率变换器电路,其中输入电压是周期性电压。

[0616] D31.项D26的功率变换器电路,其中功率变换器被配置成在功率变换器的输入处接收输入电压和输入电流,以及将输入电流控制成相对于输入电压具有预定义的相差。

[0617] D32.项D31的功率变换器电路,其中功率变换器被进一步配置成在多个变换器单元中的每个变换器单元的单元输出处控制单元输出电压。

[0618] D33.项D20-D32中的一项的功率变换器电路,进一步包括:另一功率变换器,被配置成接收由多个变换器单元中的每个变换器单元提供的单元输出功率。

[0619] D34.项D33的功率变换器电路,其中另一功率变换器只包括一个变换器单元。

[0620] D35.项D33的功率变换器电路,其中另一功率变换器包括多个变换器单元,并且其中另一功率变换器的多个变换器单元中的每个变换器单元接收由功率变换器的多个变换器单元中的一个功率变换器提供的单元输出功率。

[0621] D36.项D33-D35中的一项的功率变换器电路,其中功率变换器和另一功率变换器通过多个电容器链接。

[0622] D37.项D24-D36中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出和滤波器单元的端子串联连接,其中包括单元输出和端子的串联电路耦合至功率变换器的输出。

[0623] D38.项D37的功率变换器电路,其中功率变换器被配置成在功率变换器的输出处接收输出电压;其中每个变换器单元被配置成接收单元输入电压;并且其中滤波器单元被配置成基于输出电压的电压水平和单元输入电压的电压水平,操作在输入功率模式和输出

功率模式中的一个功率模式中。

[0624] D39. 项D38的功率变换器电路,其中第一数量的多个变换器单元被配置成操作在关断状态中,并且第二数量的变换器单元被配置成操作在导通状态中,并且其中滤波器单元被配置成当第一数量的变换器单元的单元输入电压的和低于输出电压的水平时,操作在输入功率模式中,以及当第一数量的变换器单元的单元输入电压的和高于输出电压的水平时,操作在输出功率模式中。

[0625] D40. 项D39的功率变换器电路,其中第一数量取决于输出电压的水平。

[0626] D41. 项D38-D40中的一项的方法,其中输出电压是周期性电压。

[0627] D42. 项D37-D41中的一项的功率变换器电路,其中功率变换器被配置成在功率变换器的输出处接收输出电压并且提供输出电流,以及将输出电流控制成相对于输出电压具有预定义的相差。

[0628] D43. 项D42的功率变换器电路,其中功率变换器被进一步配置成在多个变换器单元中的每个变换器单元的单元输入处控制单元输入电压。

[0629] D44. 项D37-D43中的一项的功率变换器电路,进一步包括:另一功率变换器,被配置成向多个变换器单元中的每个变换器单元提供单元输入功率。

[0630] D45. 项D44的功率变换器电路,其中另一功率变换器包括至少一个变换器单元。

[0631] D46. 项D44-D45中的一项的功率变换器电路,其中另一功率变换器包括多个变换器单元,并且其中另一功率变换器的多个变换器单元中的每个变换器单元向功率变换器的多个变换器单元中的一个变换器单元提供单元输入。

[0632] D47. 项D44-D46中的一项的功率变换器电路,其中功率变换器和另一功率变换器通过多个电容器链接。

[0633] E1. 一种功率变换器电路,包括:功率变换器,具有串联连接的多个变换器单元,其中多个变换器单元中的每个变换器单元至少包括一个第一半桥电路,第一半桥电路包括第一硅MOSFET(金属氧化物半导体场效应管)和第二硅MOSFET,并且其中多个变换器单元中的至少一个变换器单元被配置成操作在连续电流模式中。

[0634] E2. 项E1的功率变换器电路,其中在连续电流模式中,第一半桥中的电流不同于零。

[0635] E3. 项E1-E2中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元被配置成操作在连续电流模式中。

[0636] E4. 项E1-E3中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元进一步包括第二半桥,第二半桥包括第三硅MOSFET和第四硅MOSFET。

[0637] E5. 项E4的功率变换器电路,其中多个变换器单元中的至少一个变换器单元被配置成接收周期性电压并且操作在图腾柱调制模式中。

[0638] E6. 项E5的功率变换器电路,其中在图腾柱调制模式中的至少一个变换器单元被配置成将第一半桥和第二半桥中的一个操作在第一频率,第一频率取决于周期性电压的频率,以及将第一半桥和第二半桥中的另一个操作在第二频率,第二频率高于周期性电压的频率。

[0639] E7. 项E6的功率变换器电路,其中第一频率是周期性电压的频率的两倍。

[0640] E8. 项E6的功率变换器电路,其中第二频率是周期性电压的频率的至少200倍。

[0641] E9.项E1-E8中的一项的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入串联连接并且其中包括单元输入的串联电路耦合至功率变换器的输入。

[0642] E10.项E9的功率变换器电路,其中功率变换器进一步包括与单元输入串联连接的至少一个电感器。

[0643] E11.项E9的功率变换器电路,进一步包括多个电容器,其中单元输出中的每个连接至多个电容器中的相应的一个电容器。

[0644] E12.项E1的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出串联连接,其中包括多个变换器单元的单元输出的串联电路耦合至功率变换器的输出。

[0645] E13.项E12的功率变换器电路,其中功率变换器进一步包括与单元输出串联连接的至少一个电感器。

[0646] E14.项E12的功率变换器电路,进一步包括多个电容器,其中多个变换器单元中的每个变换器单元的单元输入连接至多个电容器中的相应的一个电容器。

[0647] E15.项E1-E14中的一项的功率变换器电路,进一步包括:耦合至功率变换器的另一功率变换器。

[0648] E16.项E1-E15中的一项的功率变换器电路,其中第一硅 MOSFET和第二硅MOSFET中的每个具有大于100V的电压阻断能力。

[0649] E17.项E1-E16中的一项的功率变换器电路,其中第一硅 MOSFET包括第一导通电阻和第一电压阻断能力,并且第二硅 MOSFET包括第二导通电阻和第二电压阻断能力,其中第一电压阻断能力和第二电压阻断能力基本上相等,并且其中第一导通电阻与第二导通电阻不同。

[0650] E18.项E17的功率变换器电路,其中第一导通电阻小于第二导通电阻的90%。

[0651] E19.一种方法,包括:将包括串联连接的多个变换器单元的功率变换器的至少一个变换器单元操作在连续电流模式中,其中变换器单元中的每个至少包括第一半桥,第一半桥包括第一硅MOSFET 和第二硅MOSFET。

[0652] E20.项E19的方法,其中将至少一个变换器单元操作在连续电流模式中包括操作第一半桥使得第一半桥中的电流不同于零。

[0653] E21.项E20的方法,其中将至少一个变换器单元操作在连续电流模式中包括将多个变换器单元中的每个变换器单元操作在连续电流模式中。

[0654] E22.项E19-E21中的一项的方法,其中多个变换器单元中的每个变换器单元进一步包括第二半桥,第二半桥包括第三硅MOSFET 和第四硅MOSFET。

[0655] E23.项E22的方法,其中将至少一个变换器单元操作在连续电流模式中包括:通过至少一个变换器单元接收周期性电压,以及将至少一个变换器单元操作在图腾柱调制模式中。

[0656] E24.项E23的方法,其中将至少一个变换器单元操作在图腾柱模式中包括:将第一半桥和第二半桥中的一个操作在取决于周期性电压的频率的第一频率,以及将第一半桥和第二半桥中的另一个操作在高于周期性电压的频率的第二频率。

[0657] E25.项E24的方法,其中第一频率是周期性电压的频率的两倍。

- [0658] E26. 项E25的方法,其中第二频率是周期性电压的至少 200倍。
- [0659] E27. 项E19-E26中的一项的方法,其中第一硅MOSFET和第二硅MOSFET中的每个的电压阻断能力高于100V。
- [0660] E28. 一种功率变换器电路,包括:具有多个变换器单元的功率变换器,其中每个变换器单元至少包括半桥电路,半桥电路包括第一电子开关和第二电子开关,其中第一电子开关包括第一导通电阻和第一电压阻断能力,并且第二电子开关包括第二导通电阻和第二电压阻断能力,并且其中在至少一个变换器单元中第一电压阻断能力和第二电压阻断能力基本上相等,并且第一导通电阻和第二导通电阻不同。
- [0661] E29. 项E28的功率变换器电路,其中在至少一个变换器单元中,第一导通电阻小于第二导通电阻的90%。
- [0662] E30. 项E29的功率变换器电路,其中第一导通电阻小于第二导通电阻的80%。
- [0663] E31. 项E28的功率变换器电路,其中在至少一个变换器单元中,第一电压阻断能力在第二电压阻断能力的90%和110%之间。
- [0664] E32. 项E28的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入串联连接,并且其中包括多个变换器单元的单元输入的串联电路耦合至多单元功率变换器的输入。
- [0665] E33. 项E32的功率变换器电路,进一步包括与单元输入串联连接的电感器。
- [0666] E34. 项E32的功率变换器电路,进一步包括多个电容器,其中每个变换器单元的单元输出连接至多个电容器中的相应的一个电容器。
- [0667] E35. 项E28的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出串联连接,其中包括多个变换器单元的单元输出的串联电路耦合至功率变换器的输出。
- [0668] E36. 项E35的功率变换器电路,进一步包括与单元输出串联连接的电感器。
- [0669] E37. 项E35的功率变换器电路,进一步包括多个电容器,其中每个变换器单元的单元输入连接至多个电容器中的相应的一个电容器。
- [0670] E38. 项E28的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输出并联连接,其中包括多个变换器单元的单元输出的并联电路耦合至功率变换器的输出。
- [0671] E39. 项E28的功率变换器电路,其中多个变换器单元中的每个变换器单元包括单元输入和单元输出,并且其中多个变换器单元的单元输入并联连接,其中包括多个变换器单元的单元输入的并联电路耦合至功率变换器的输入。
- [0672] E40. 项E28的功率变换器电路,其中第一电子开关和第二电子开关中的每个从由以下各项构成的群组中选择:MOSFET(金属氧化物半导体场效应晶体管);HEMT(高电子迁移率晶体管);JFET(结型场效应晶体管);IGBT(绝缘栅双极晶体管);以及BJT(双极结型晶体管)。
- [0673] E41. 项E28-E40中的一项的功率变换器电路,进一步包括:多个电容器,其中多个电容器中的每个电容器耦合至多个变换器单元中的相应的一个变换器单元;以及另一功率变换器,耦合至多个电容器。
- [0674] F1. 一种功率变换器电路,包括功率变换器,功率变换器包括配置成操作在PWM模

式中的多个变换器单元,其中多个变换器单元包括配置成以第一开关频率操作在PWM模式中的第一变换器单元和配置成以不同于第一频率的第二开关频率操作在PWM模式中的第二变换器单元。

[0675] F2.项F1的功率变换器电路,其中第二开关频率是第一开关频率的至少2.5倍。

[0676] F3.项F1-F2中的一项的功率变换器电路,其中功率变换器包括从由IS、OS、IP、OP构成的群组中选择的拓扑。

[0677] F4.项F1-F3中的一项的功率变换器电路,其中功率变换器包括IS拓扑和OS拓扑中的一个,其中功率变换器被配置成接收周期性电压,并且其中第一变换器单元和第二变换器单元分别被配置成以基本上相同的调制指数和占空比操作。

[0678] G1.一种方法,包括:将第一变换器单元以第一频率操作在PWM 模式中,以及将第二变换器单元以不同于第一频率的第二频率操作在PWM模式中。

[0679] H1.一种方法,包括:通过多单元变换器接收输入功率以及向多个单独的负载供应输出功率,其中多单元功率变换器包括IS拓扑。

[0680] H2.项H1的方法,其中多单元变换器包括多个变换器单元,并且其中每个变换器单元向相应负载供应功率。

[0681] H3.项H1-H2中的一项的方法,其中输入功率从AC电网接收。

[0682] I1.一种方法,包括:通过多单元变换器从多个单独的功率源接收输入功率并且向负载供应输出功率。

[0683] I2.项I1的方法,其中负载是AC电网。

[0684] I3.项I1-I2中的一项的方法,其中多单元变换器包括OS拓扑。

[0685] 虽然已经公开了本发明的各种示例性实施例,但是对于本领域技术人员明显的是在不脱离本发明的精神和范围的情况下可以做出各种变化和修改,这将实现本发明的优点中的一些优点。对于本领域技术人员明显的是执行相同功能的其他部件可以被合适地替代。应当注意,参考特定附图所解释的特征可以与其他附图的特征结合,甚至在其中这未明确提及的情况下。进一步地,本发明的方法可以使用合适的处理器指令以全软件实施方式实施,或者以利用硬件逻辑和软件逻辑的混合实施方式实施以实现相同的结果。对发明构思的这样的修改旨在由所附权利要求书涵盖。

[0686] 为了描述的简单起见,使用诸如“之下”、“下方”、“下”、“之上”、“上”等空间相对术语以解释一个元件相对于第二元件的定位。这些术语旨在包含除了图中描述的那些之外的设备的不同的定向。进一步地,诸如“第一”、“第二”等术语也用于描述各种元件、区域、部分等并且也并不旨在限制。同样的术语贯穿描述指代同样的元件。

[0687] 如本文所使用的,术语“具有”、“包含”、“包括”、“含有”等是指所陈述的元件或者特征的存在但并不排除附加的元件或者特征的开放式术语。除非上下文另外明确指出,否则冠词“一”、“一个”和“该”旨在包括单数和复数。

[0688] 在认识到变化和应用的上述范围的情况下,应当理解的是,本发明不由前述描述限制,也不由附图限制。相反,本发明仅由以下权利要求及其等价方案限制。

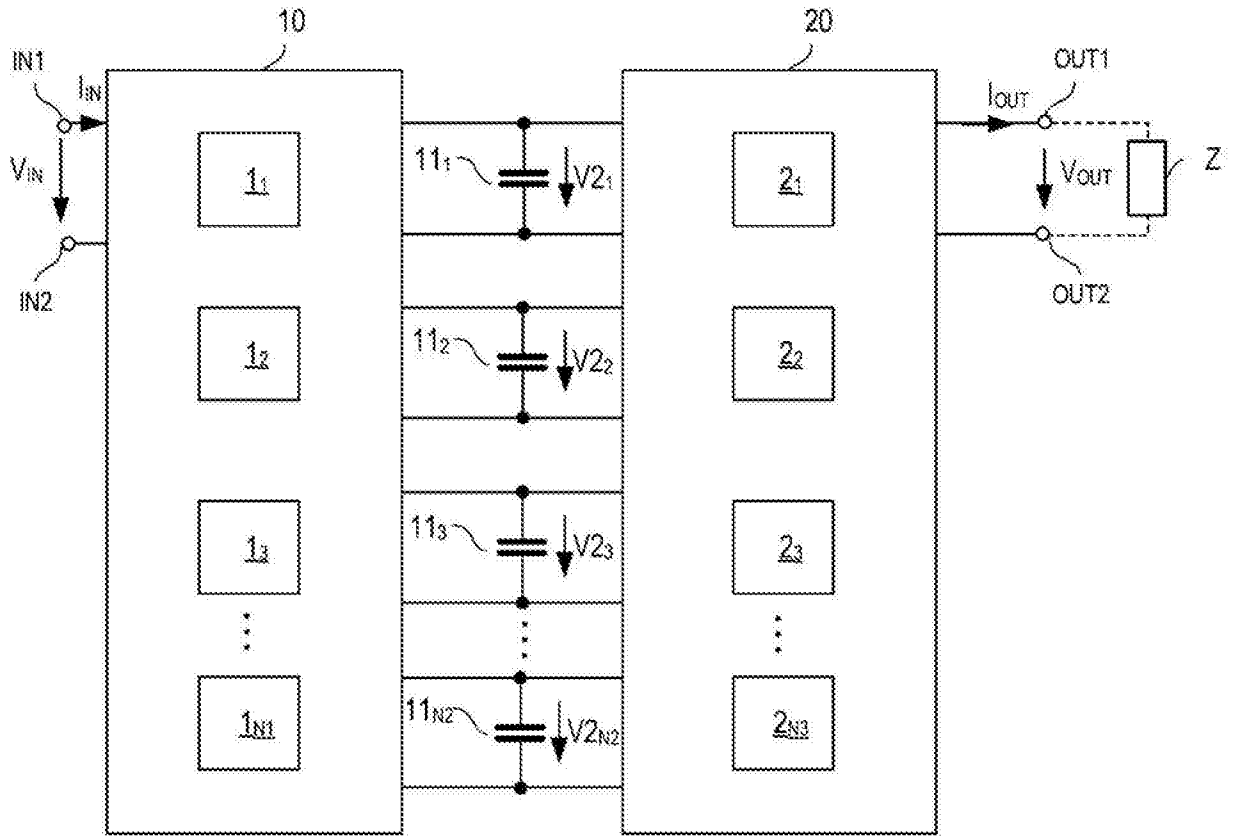


图1

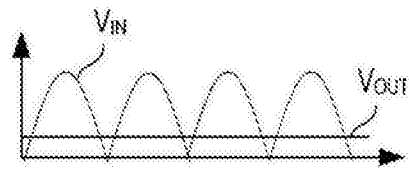


图2A

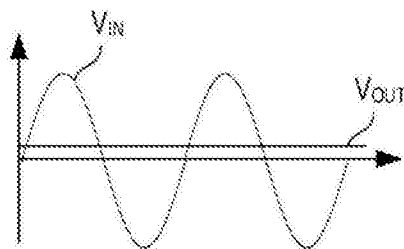


图2B

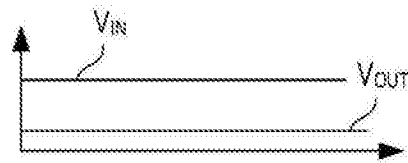


图2C

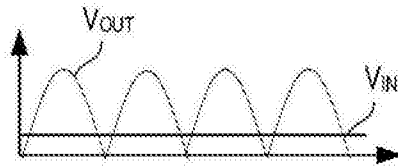


图3A

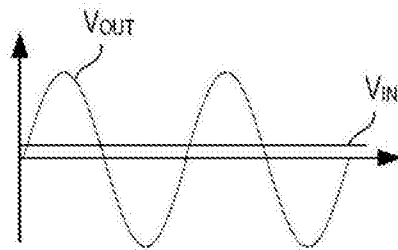


图3B

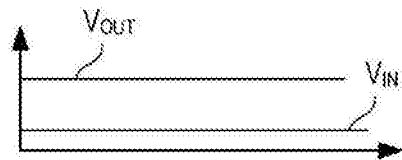


图3C

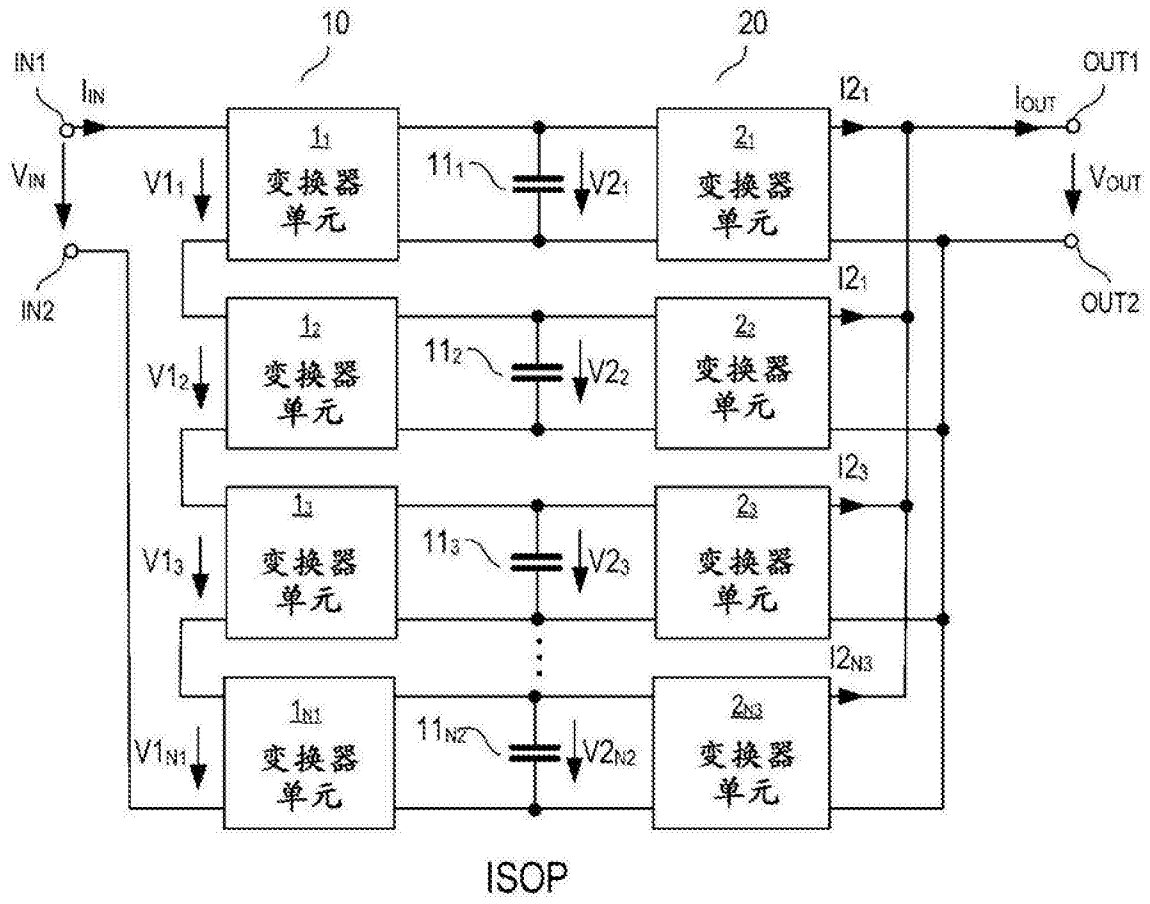


图4

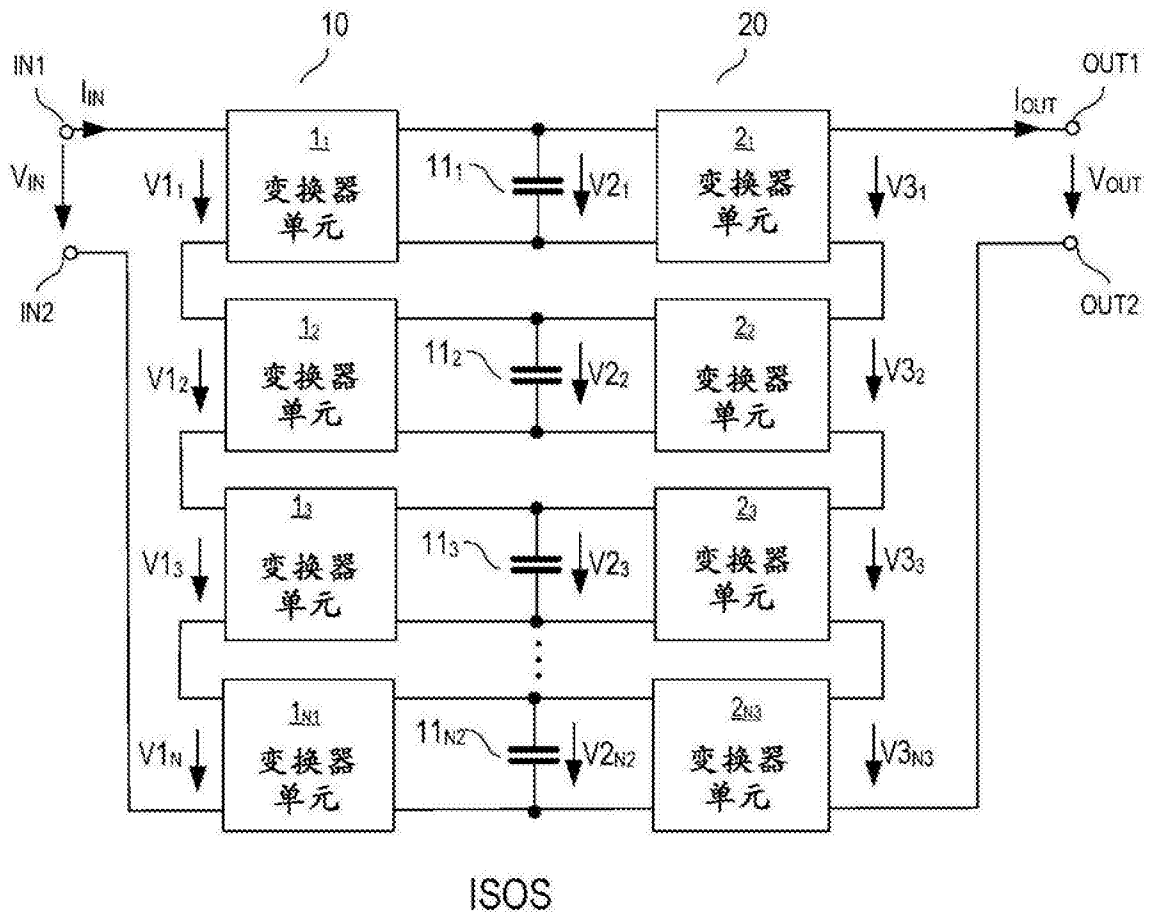
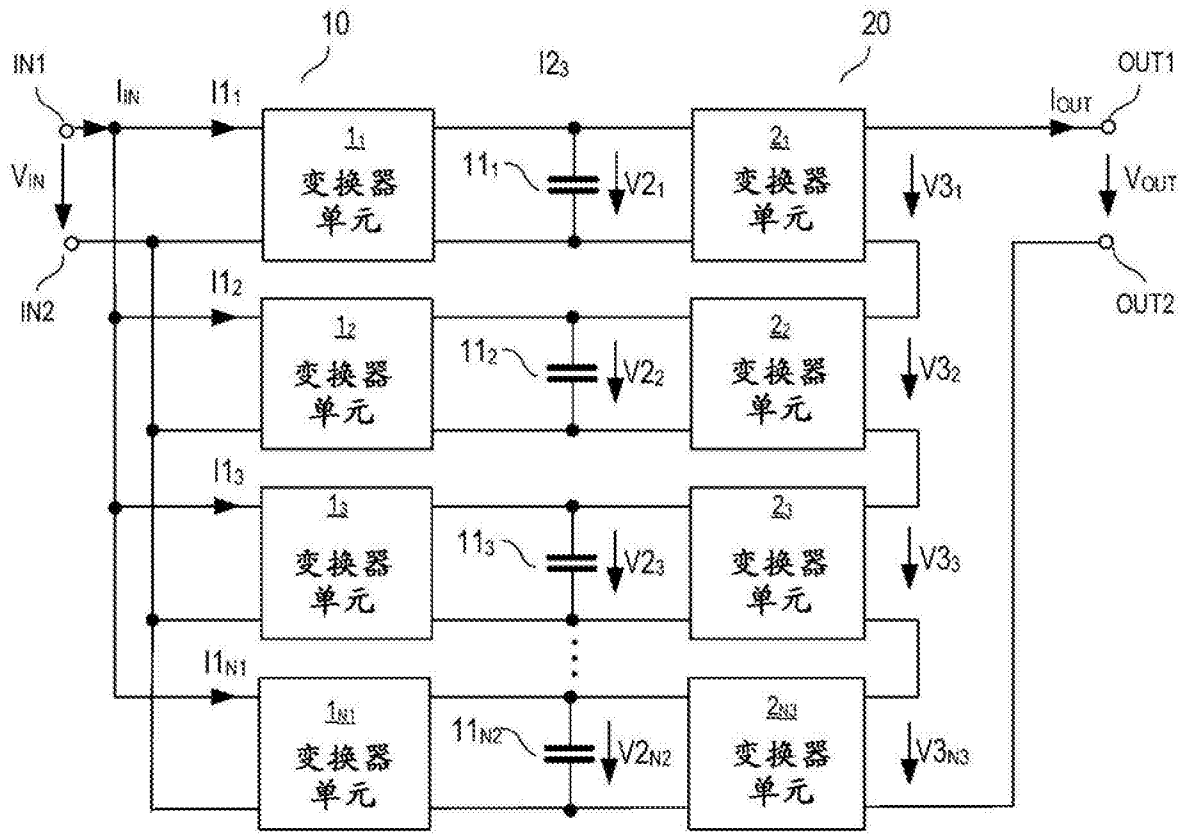


图5



IPOS

图6

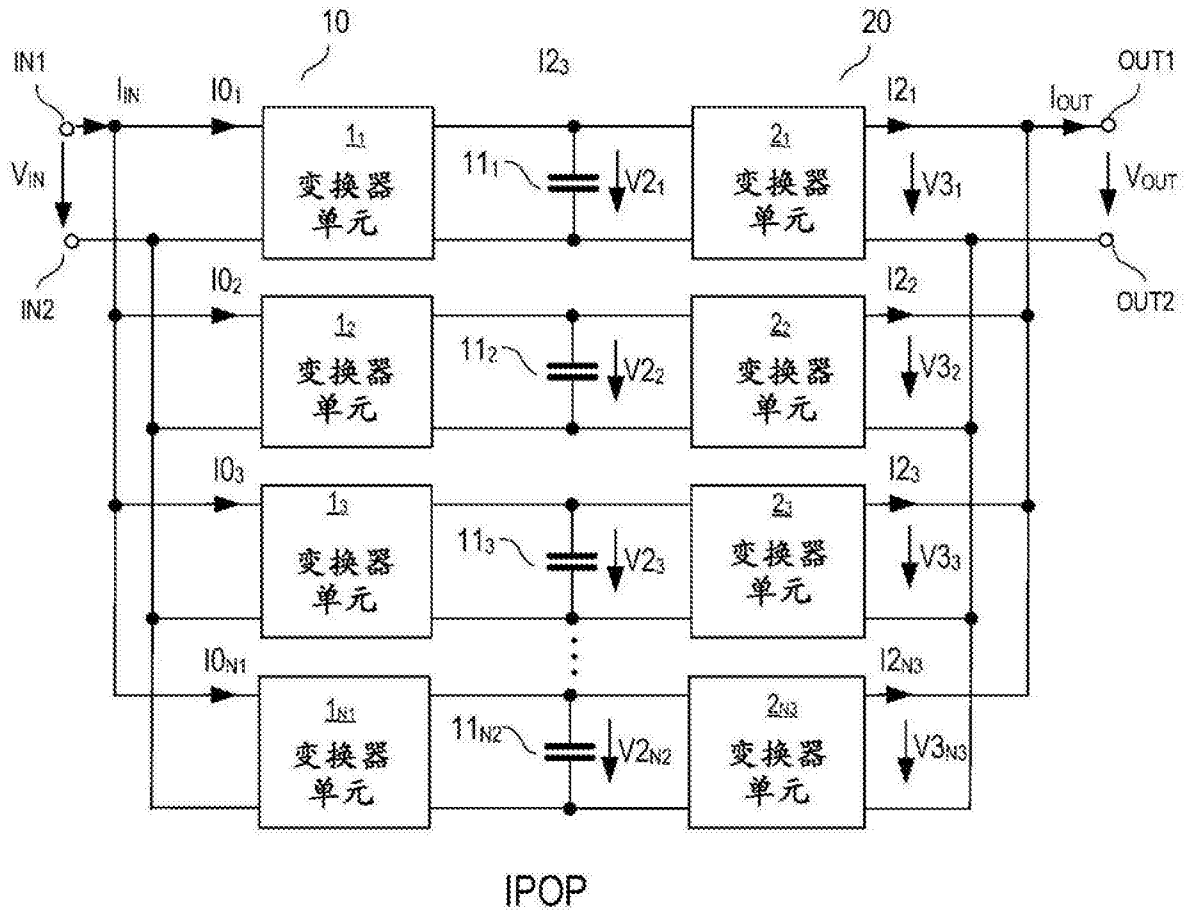


图7

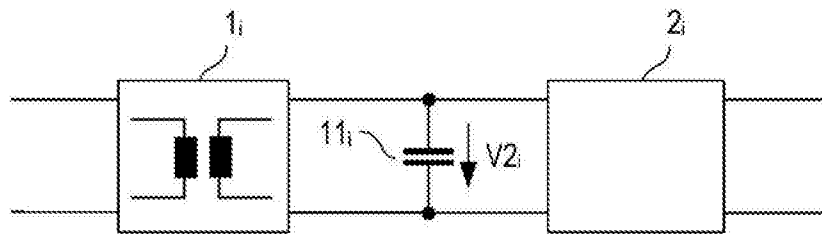


图8

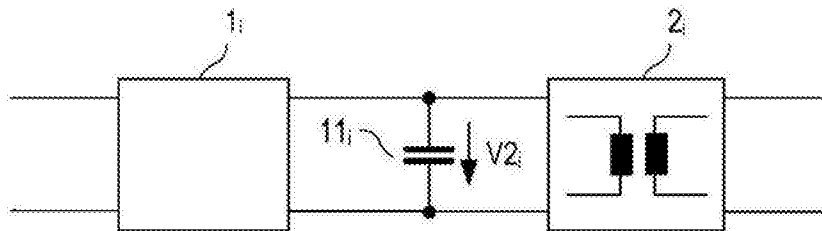


图9

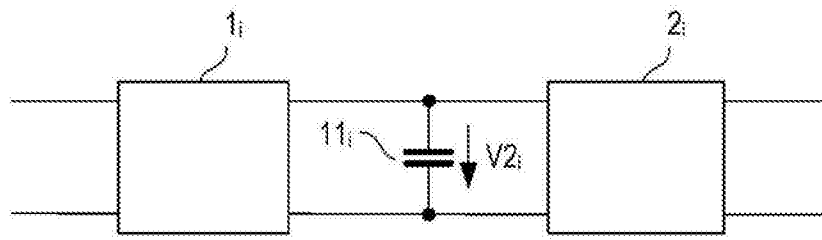


图10

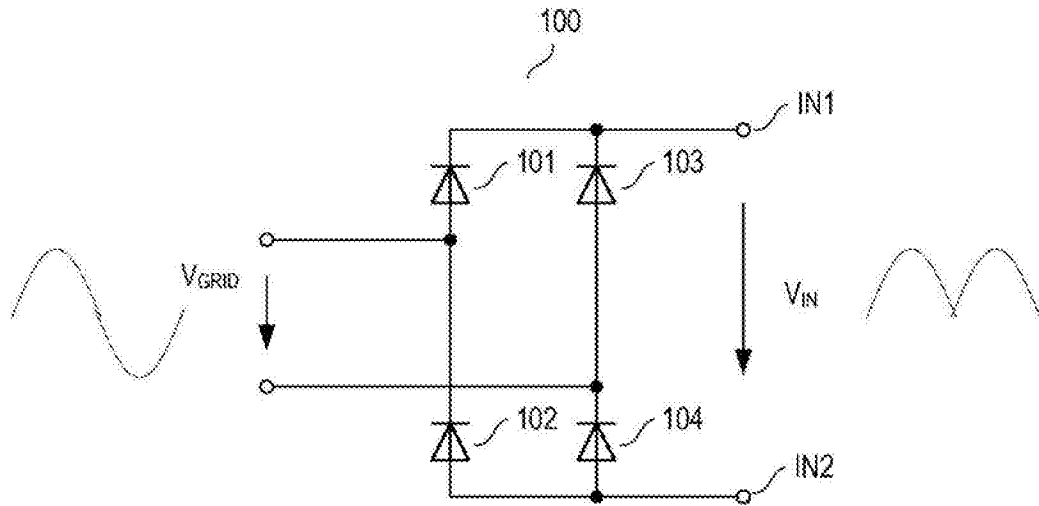


图11

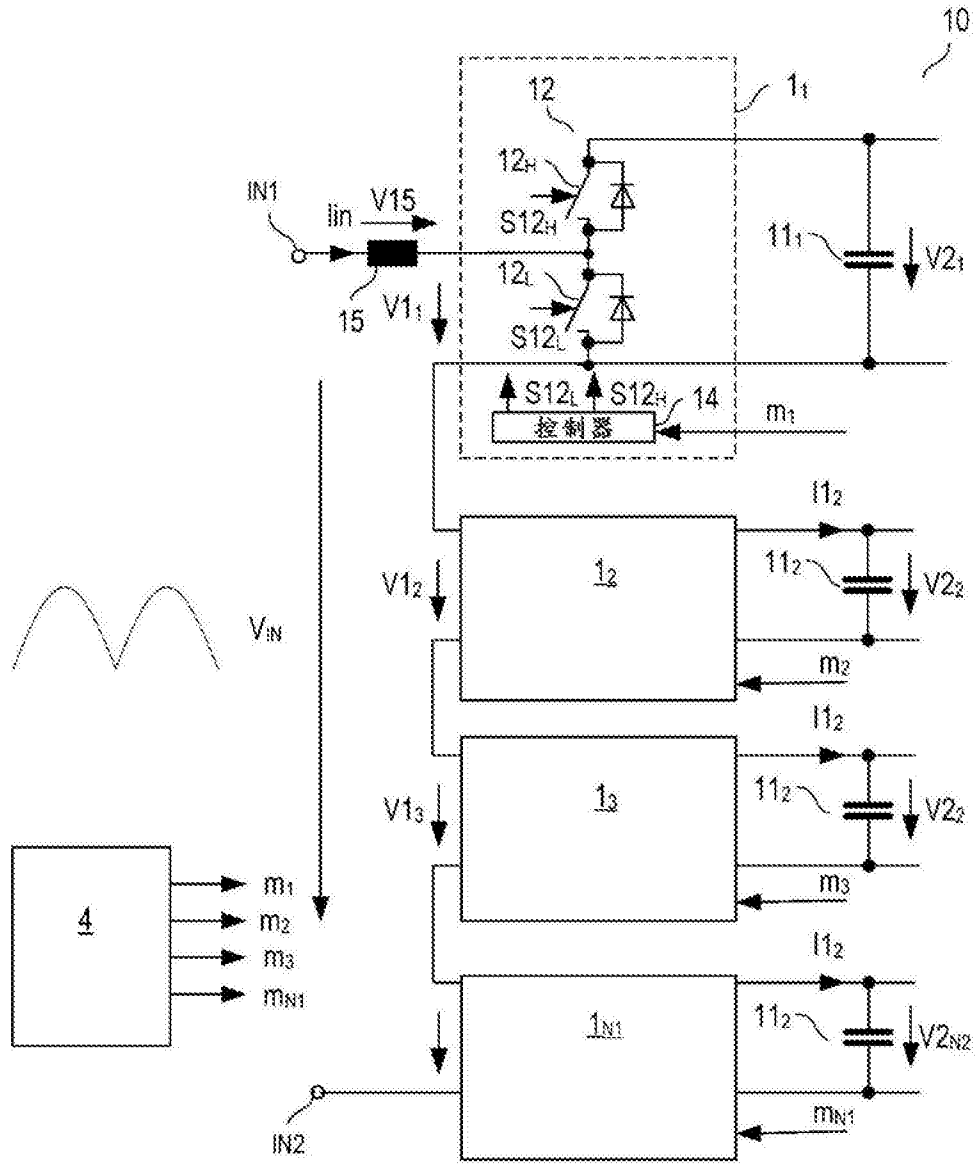


图12

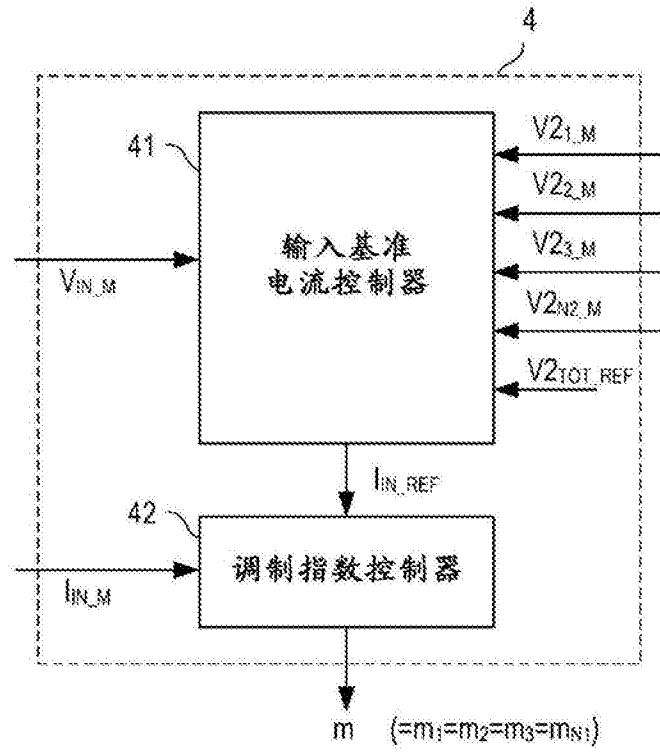


图13

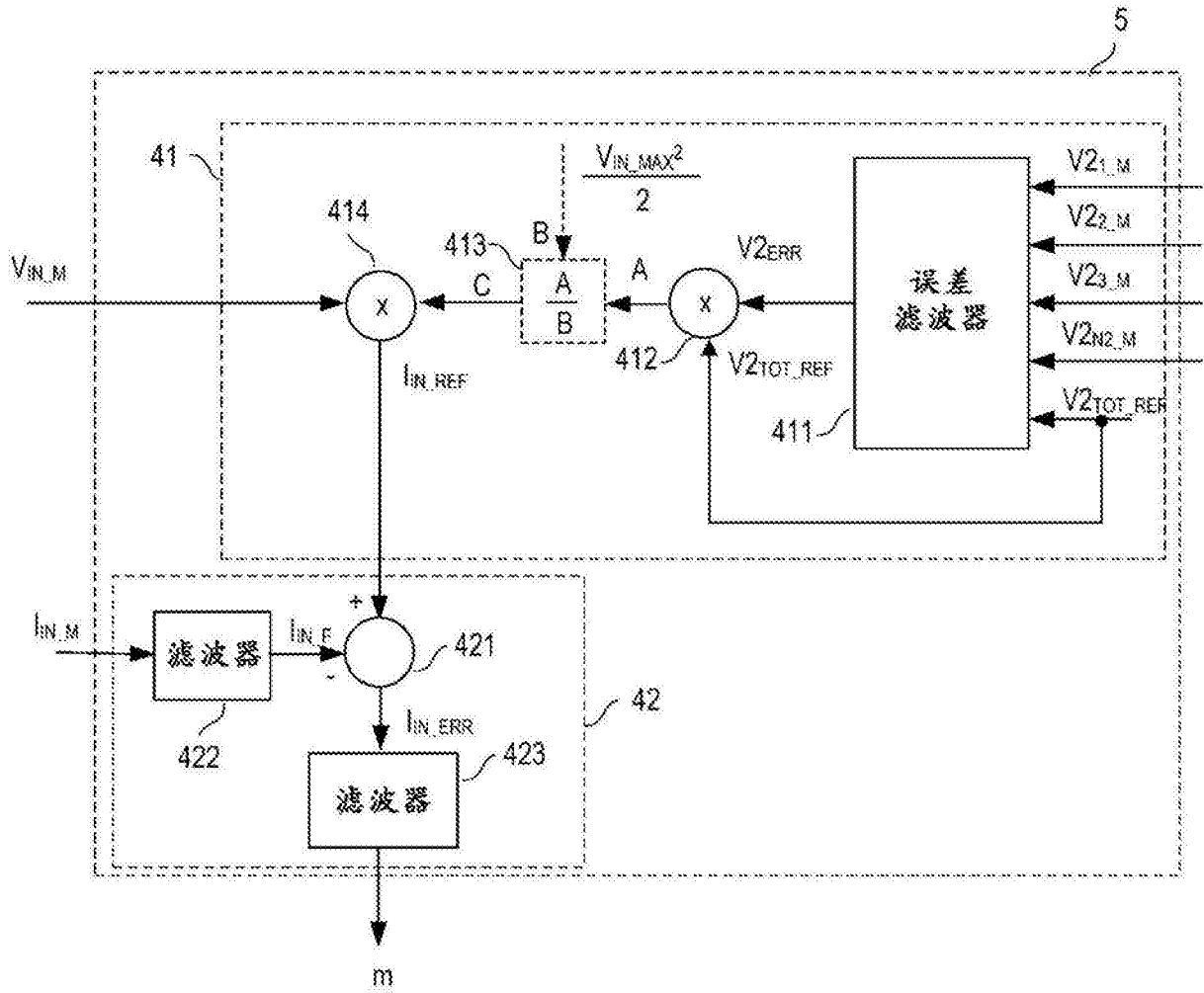


图14

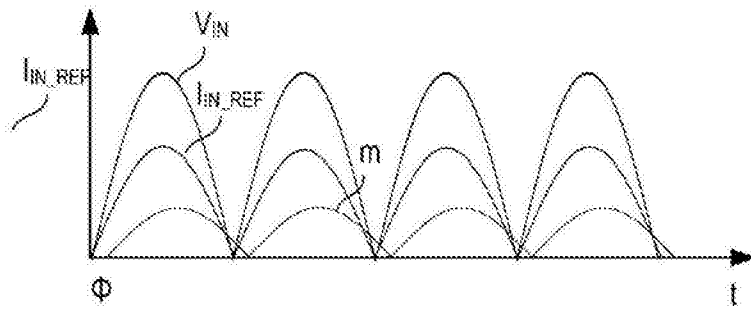


图15

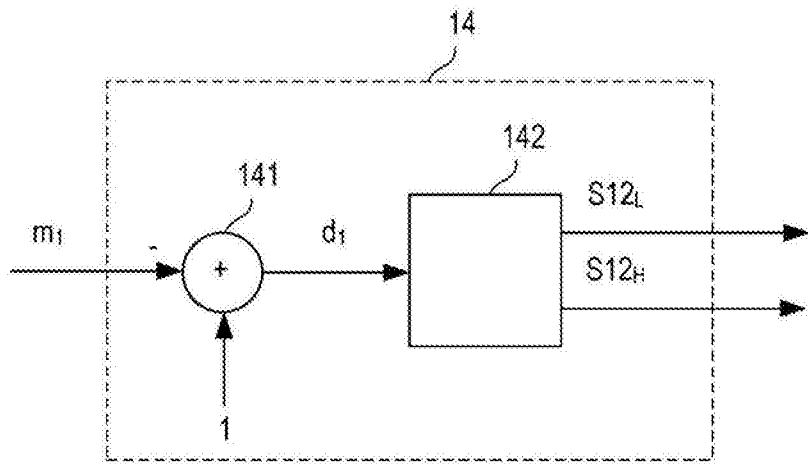


图16

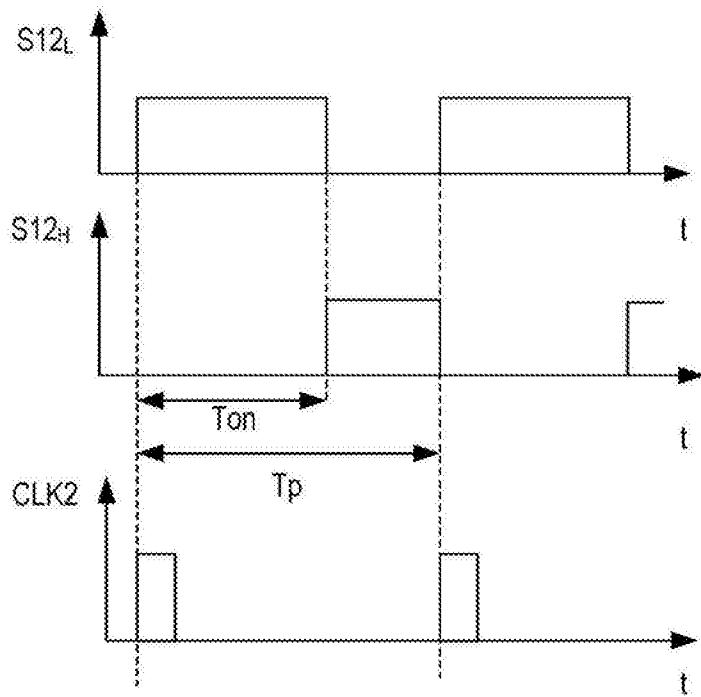


图17

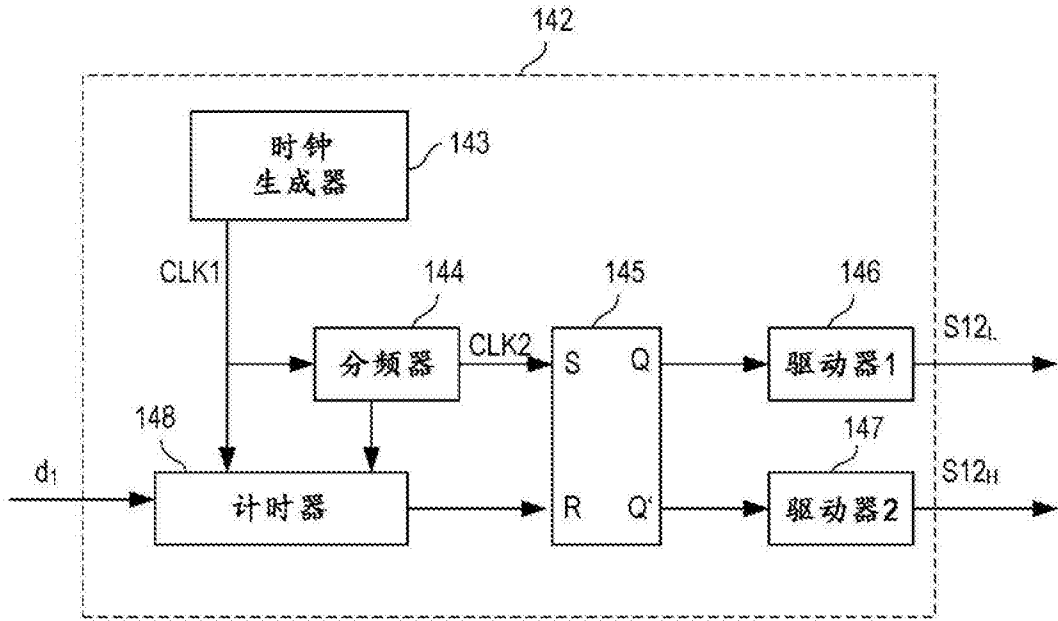


图18

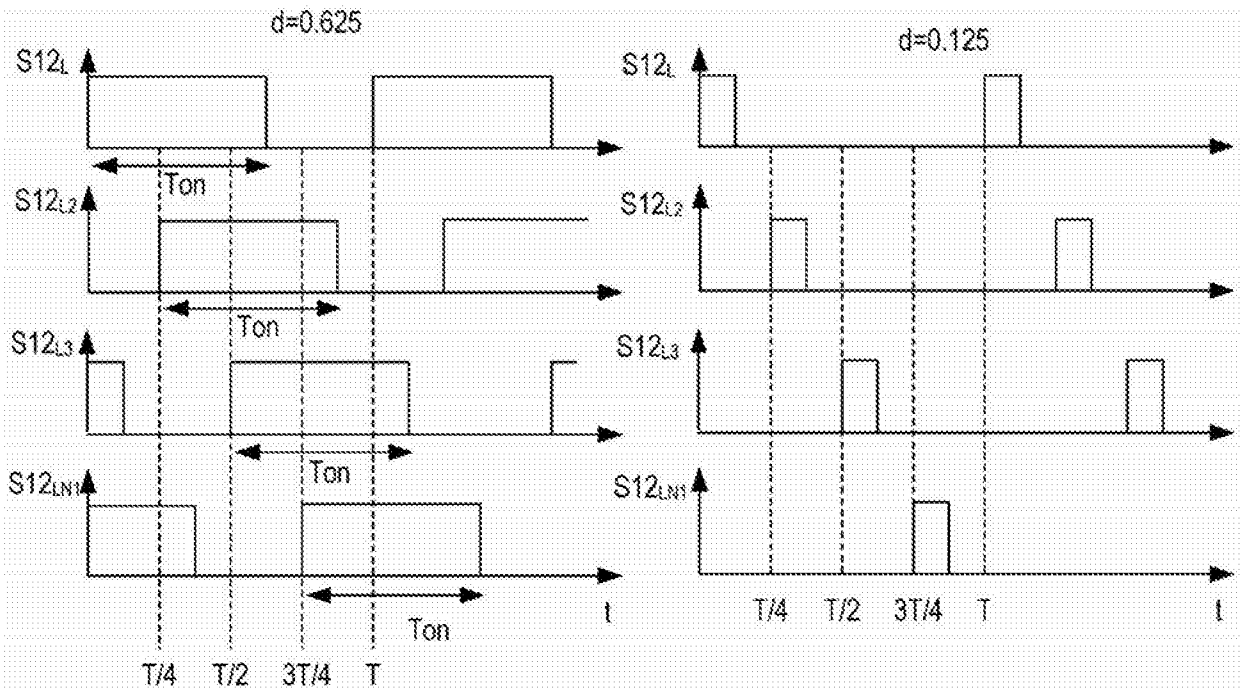


图 19A

图 19B

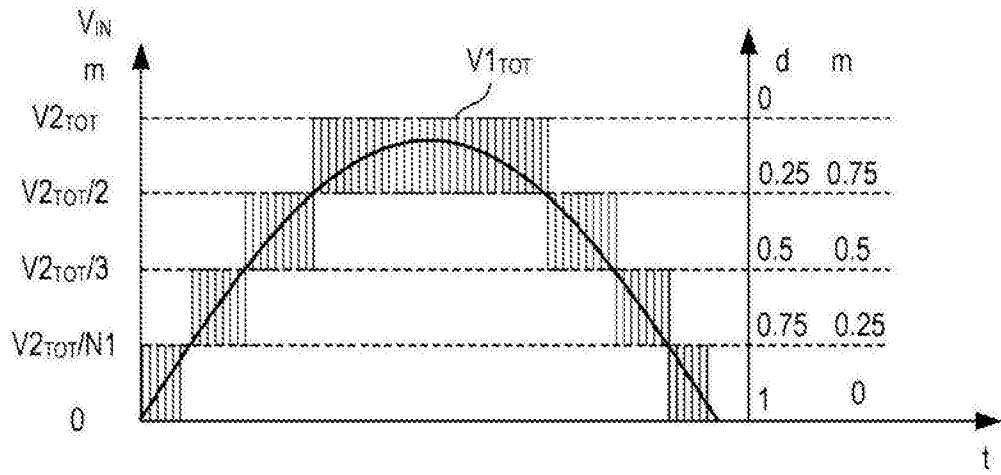


图20

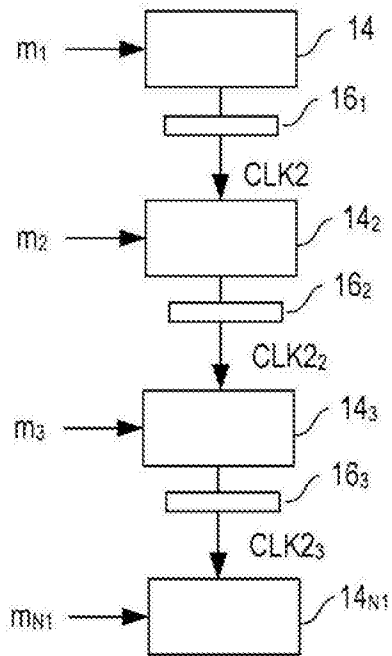


图21

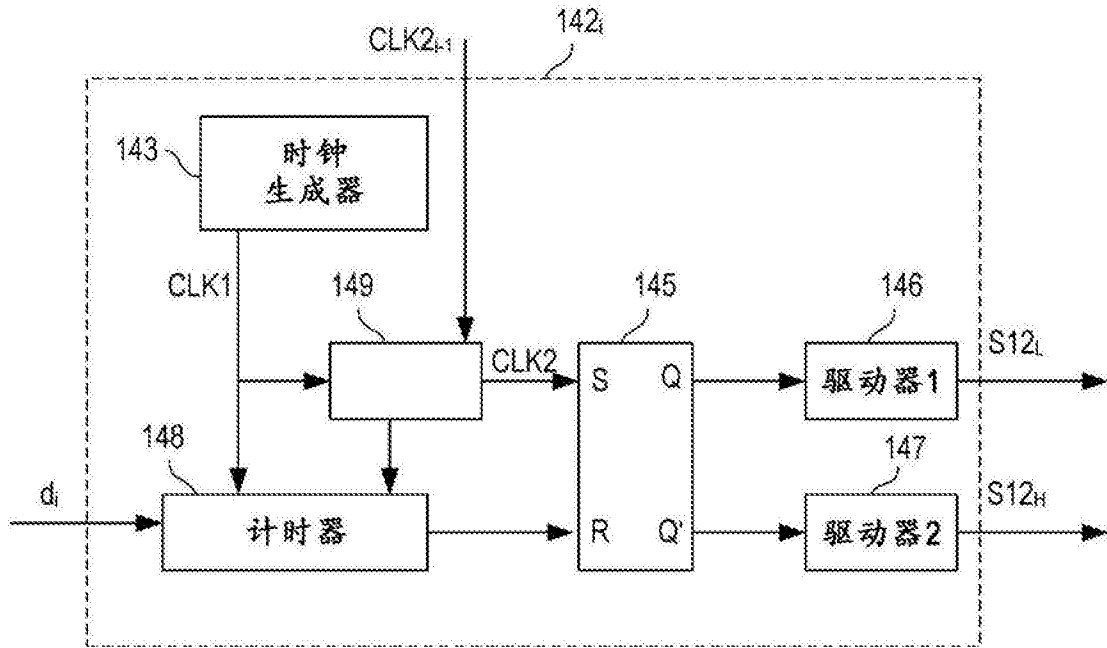


图22

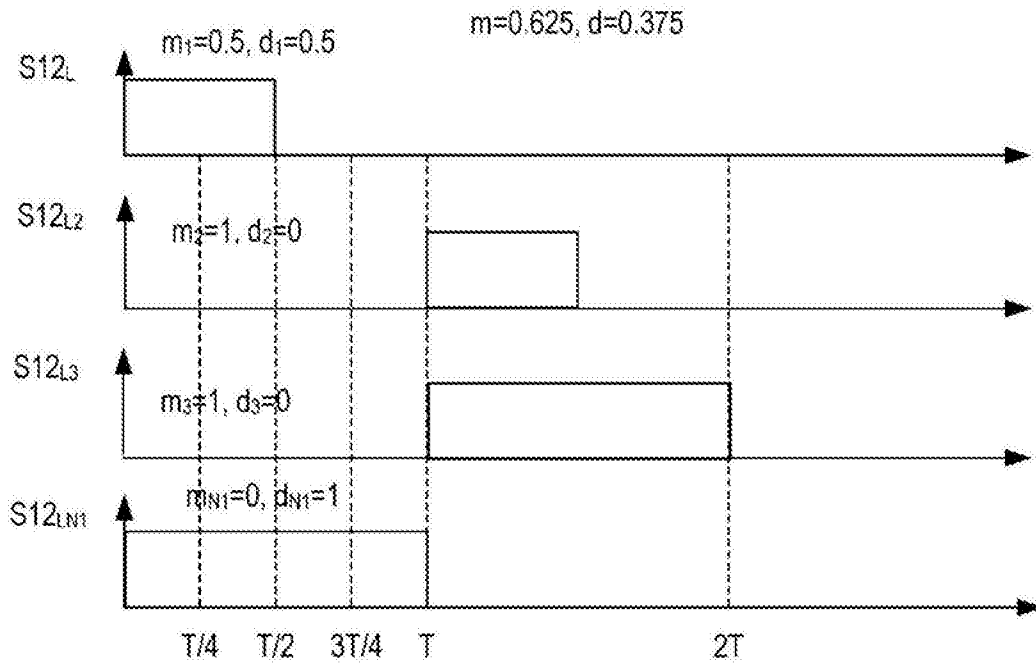


图23

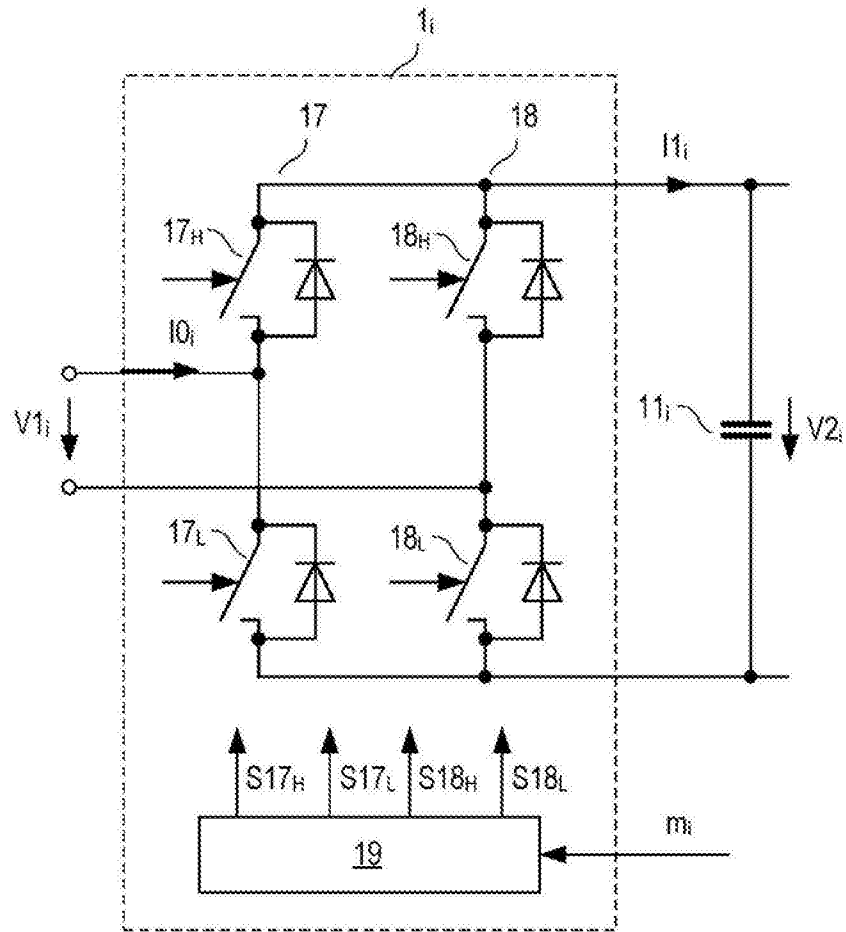


图24

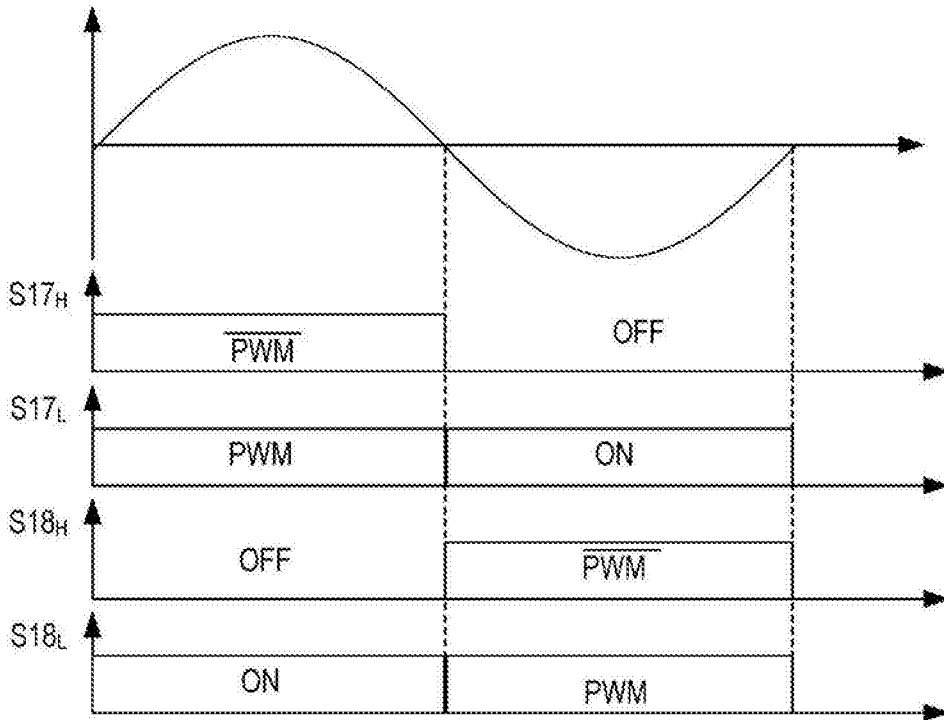


图25A

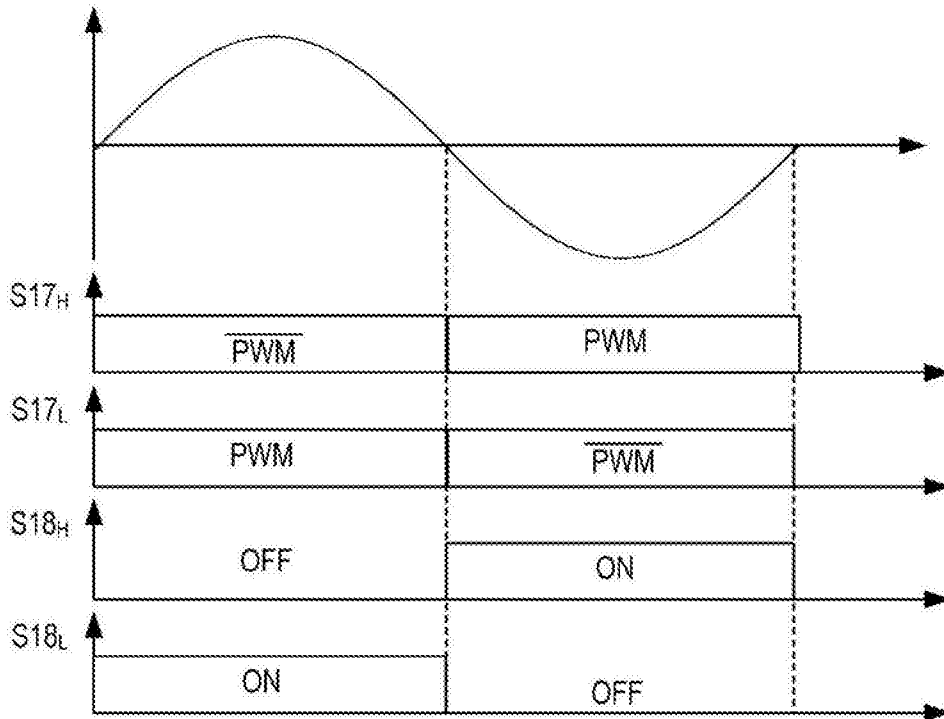


图25B

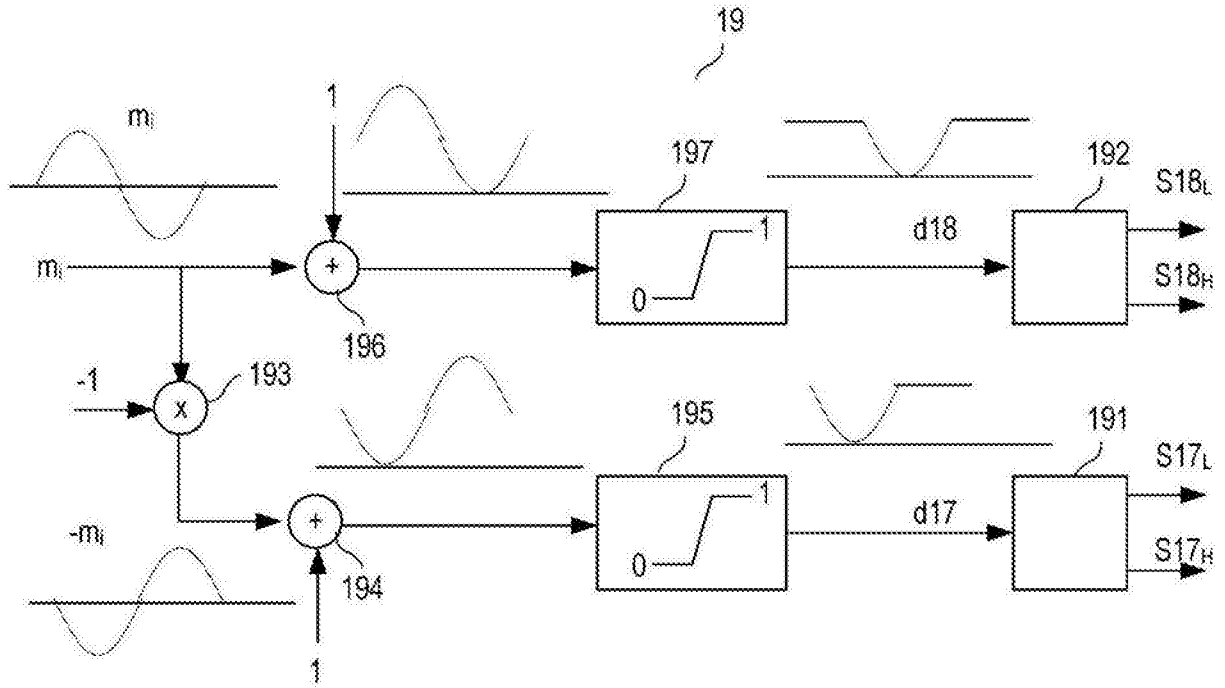


图26A

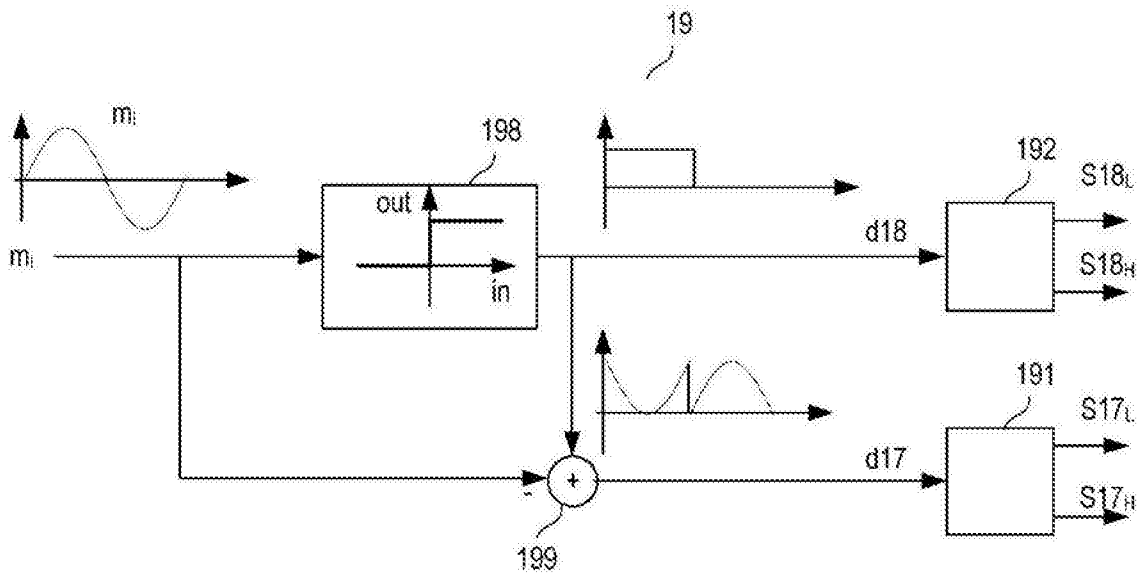


图26B

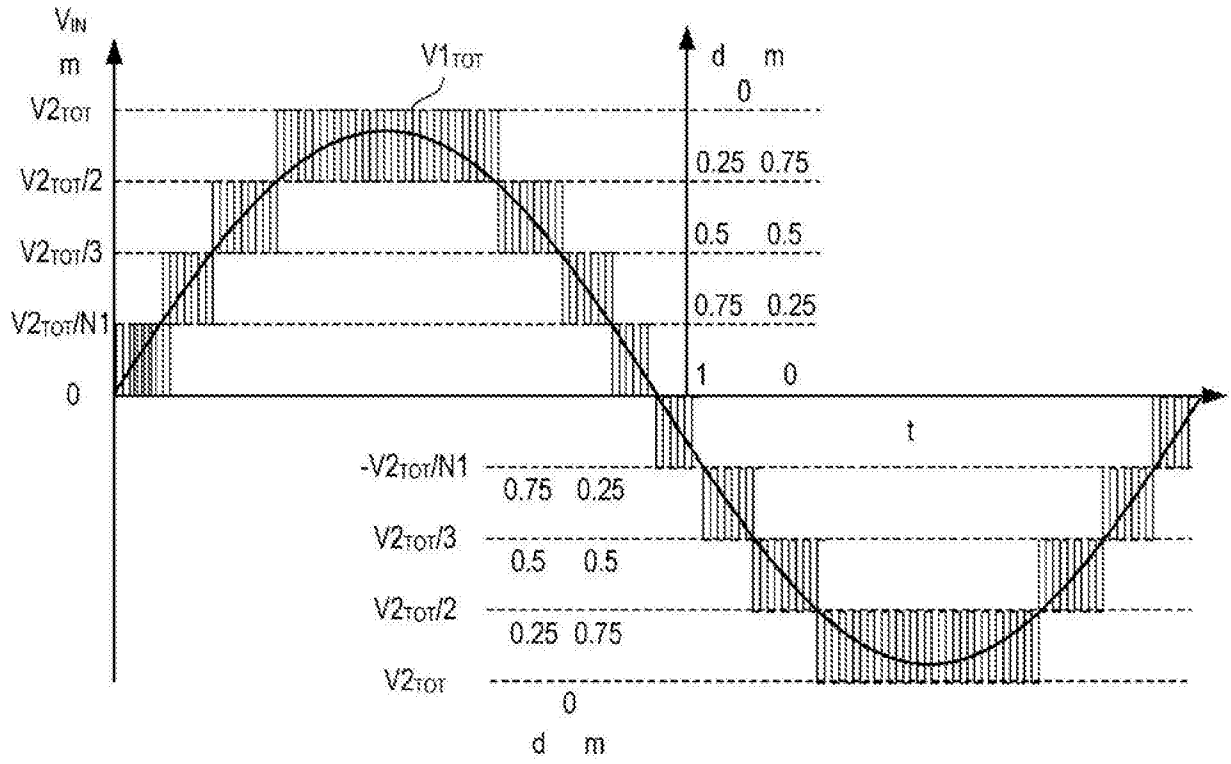


图27

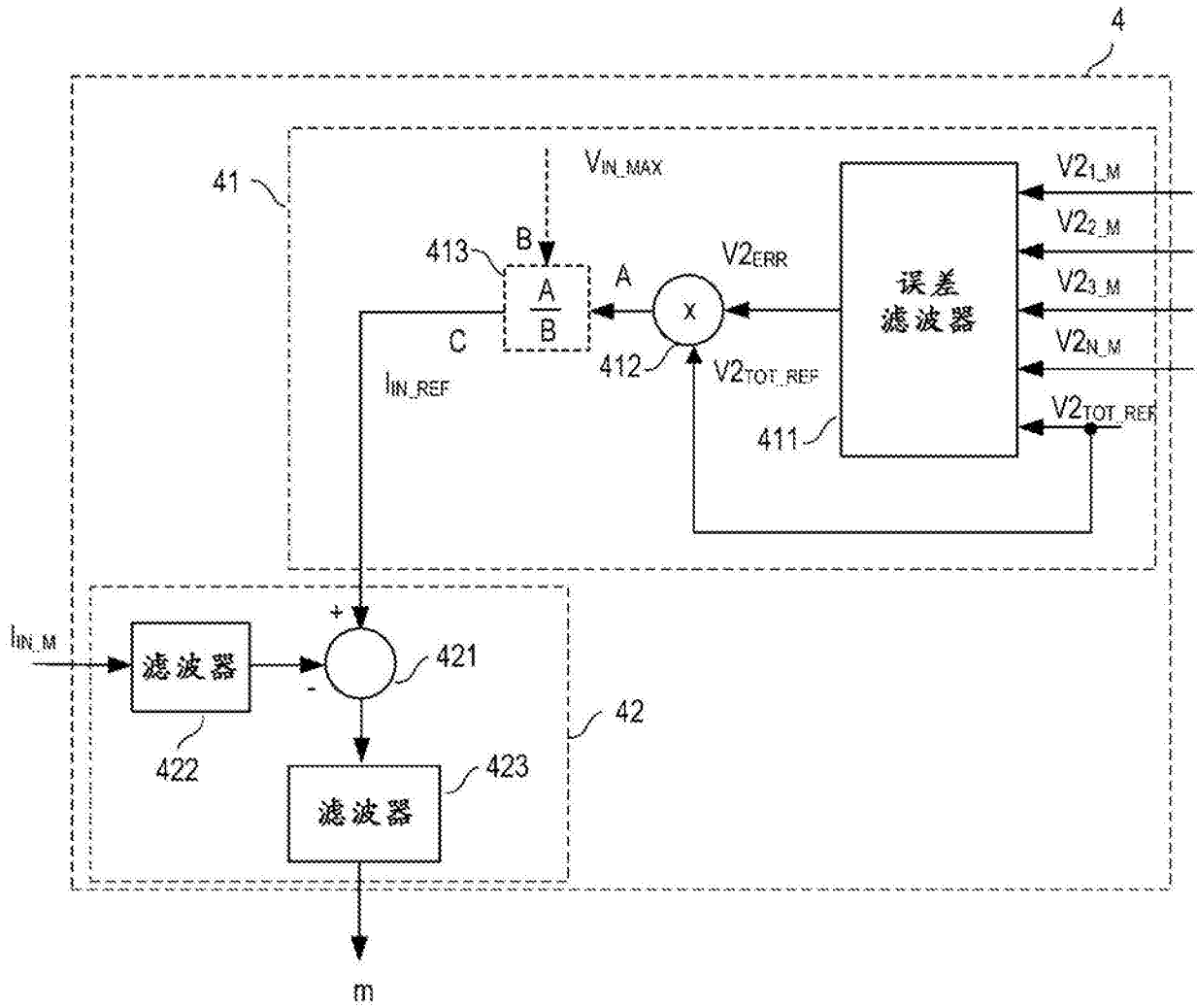


图28

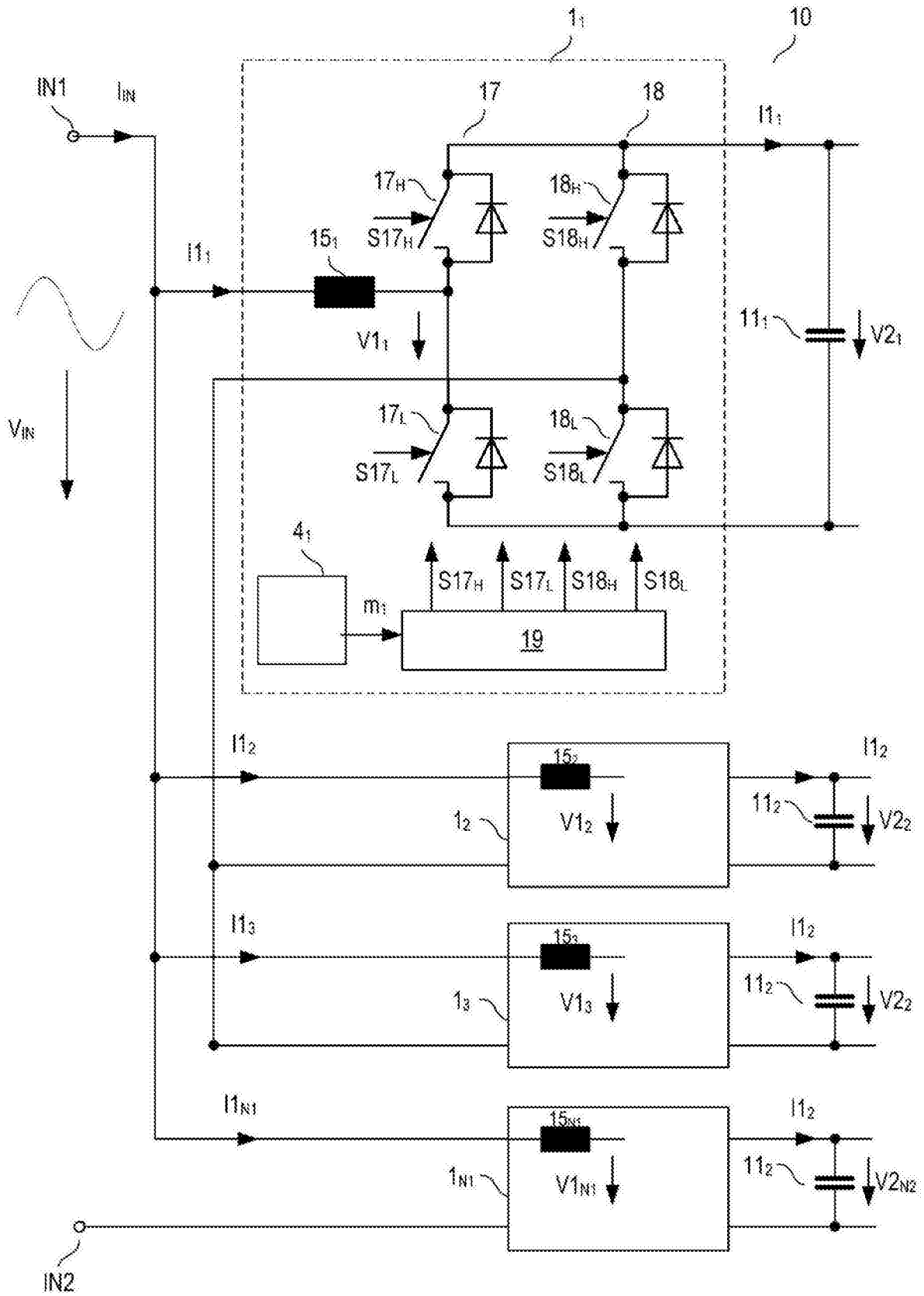


图29

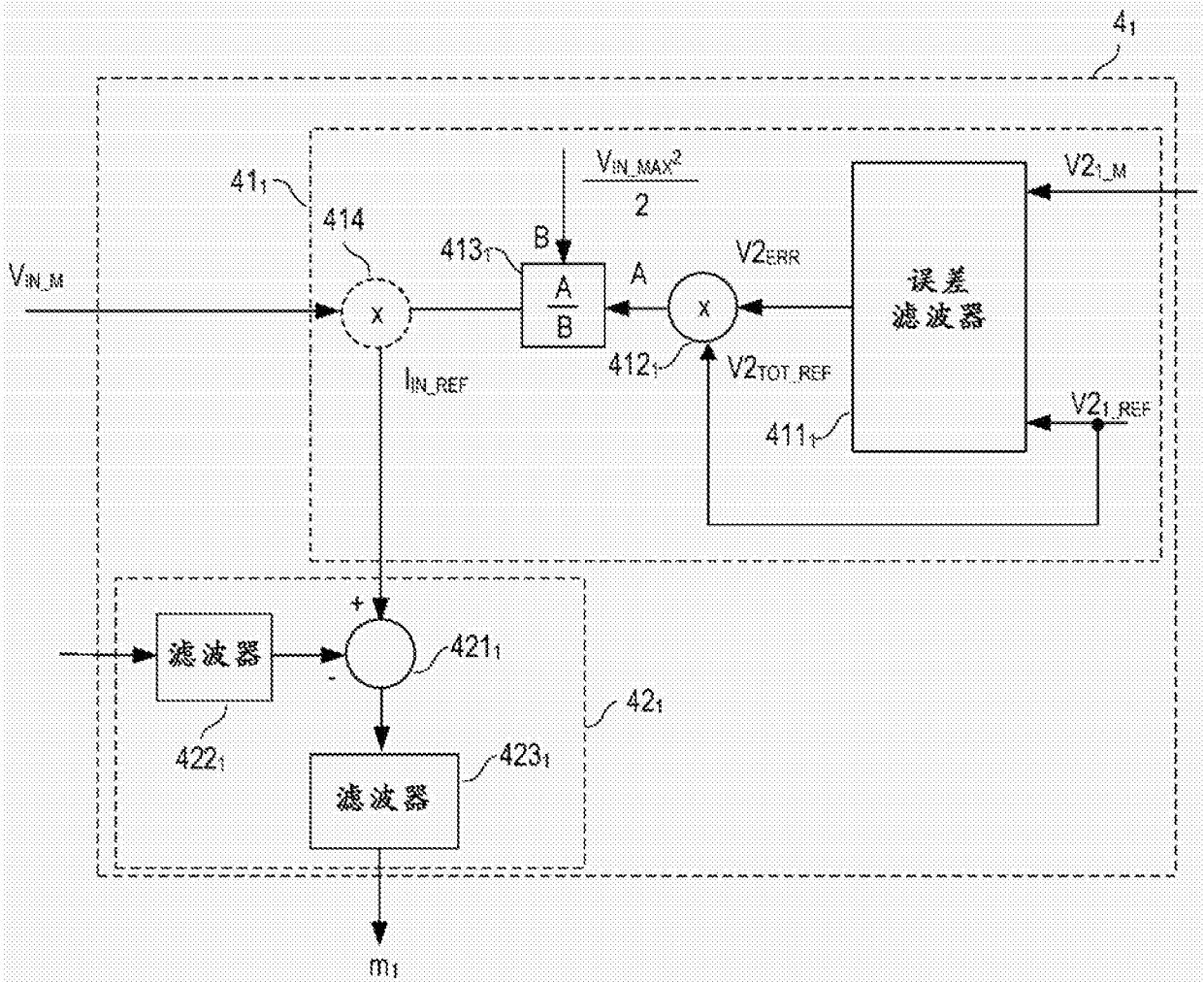


图30

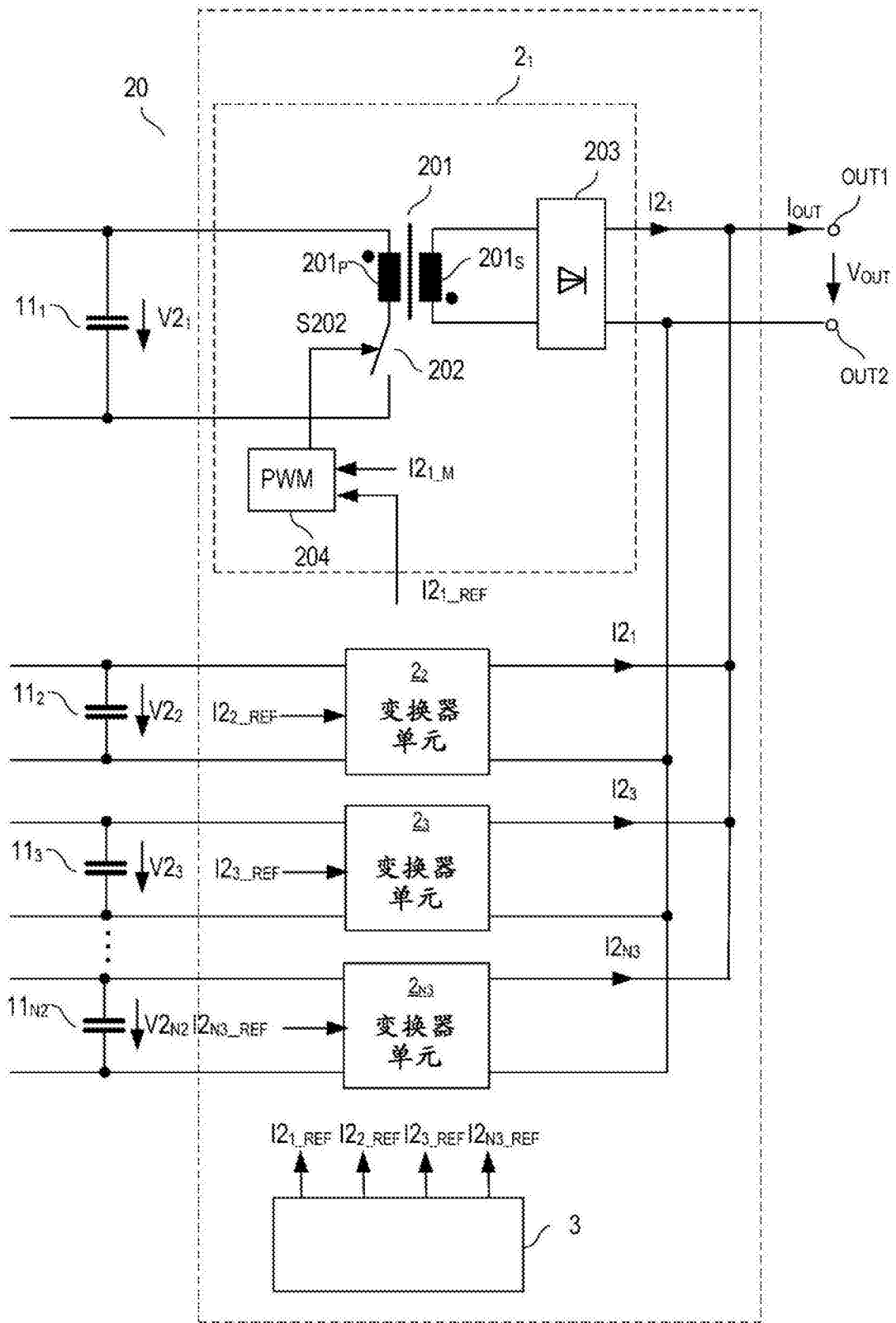


图31

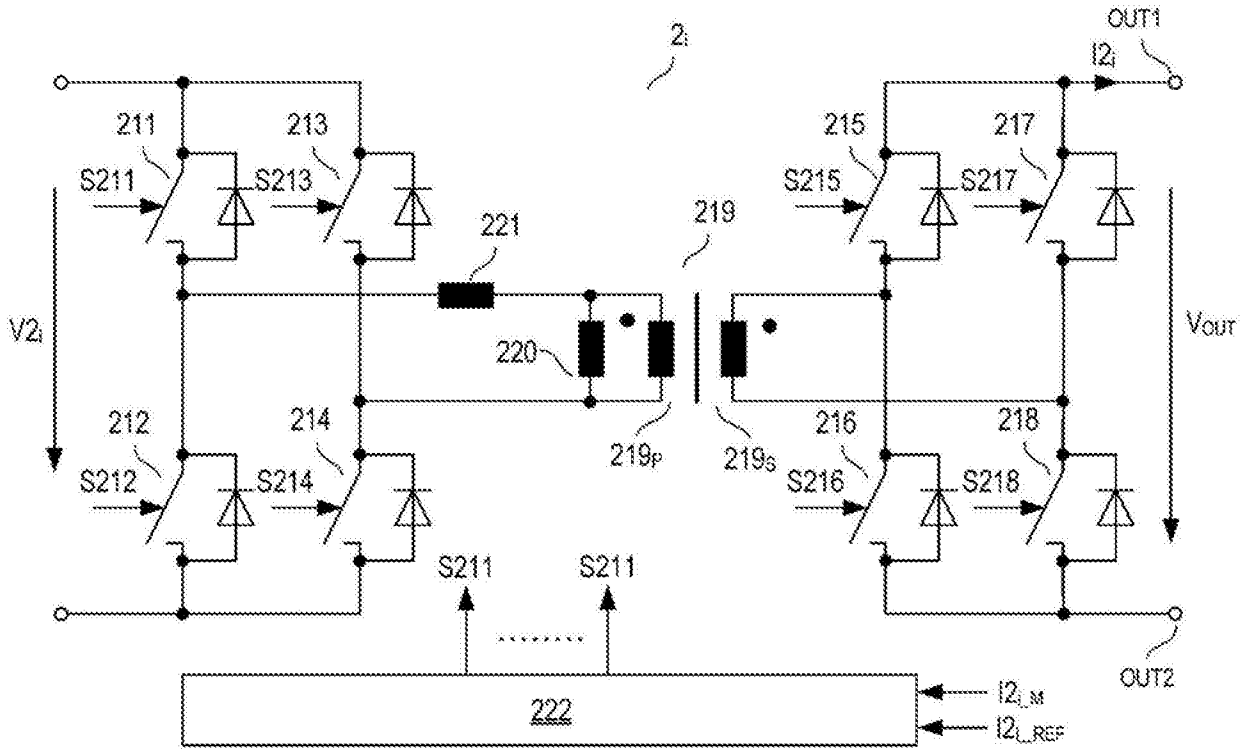


图32A

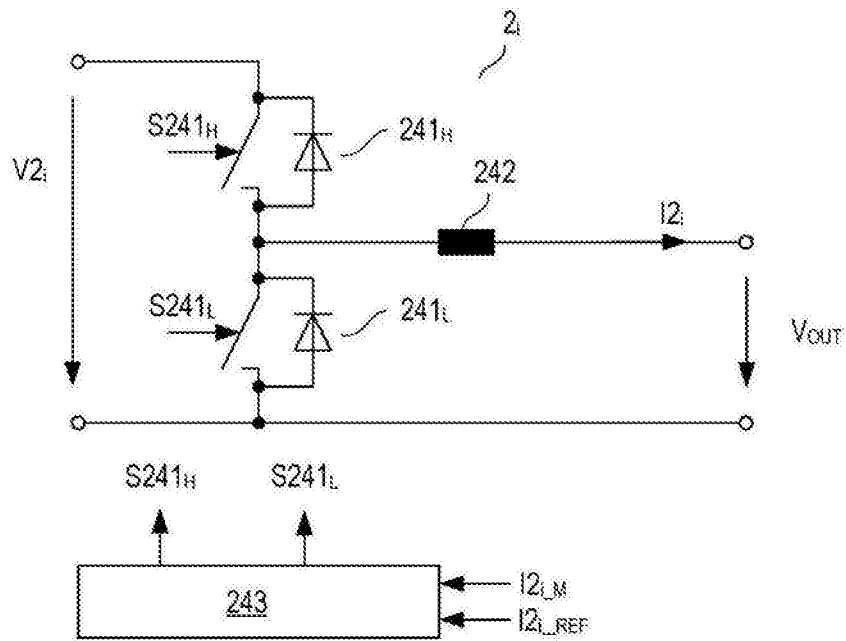


图32B

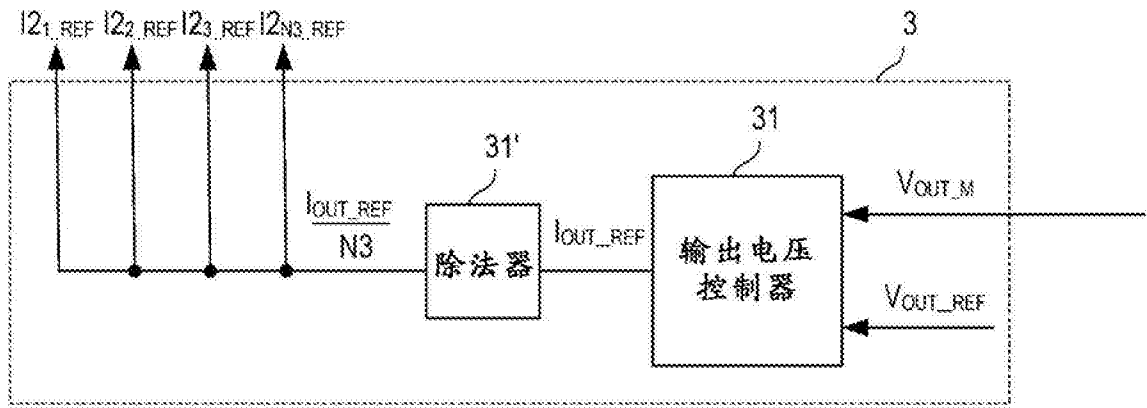


图33

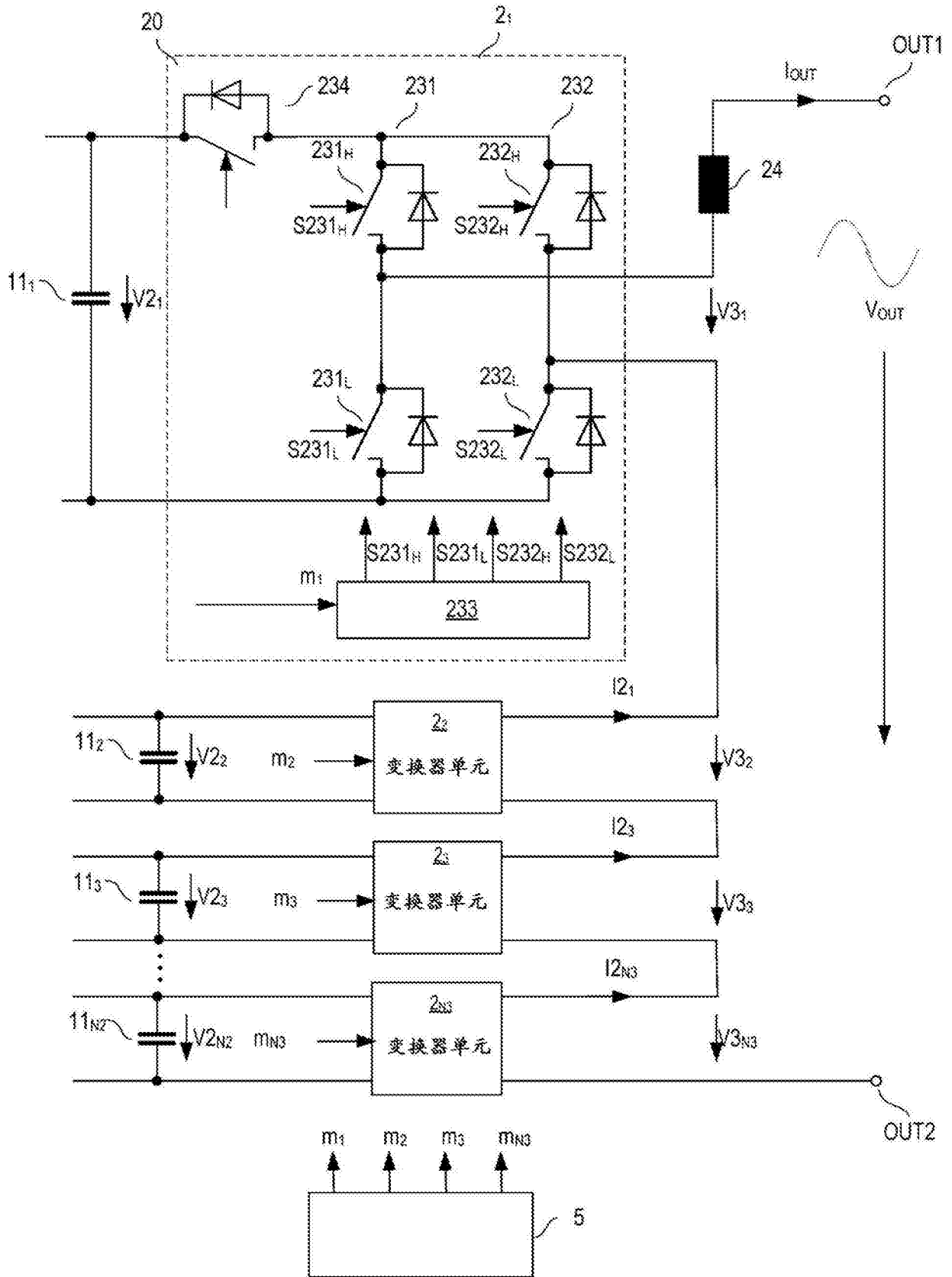


图34

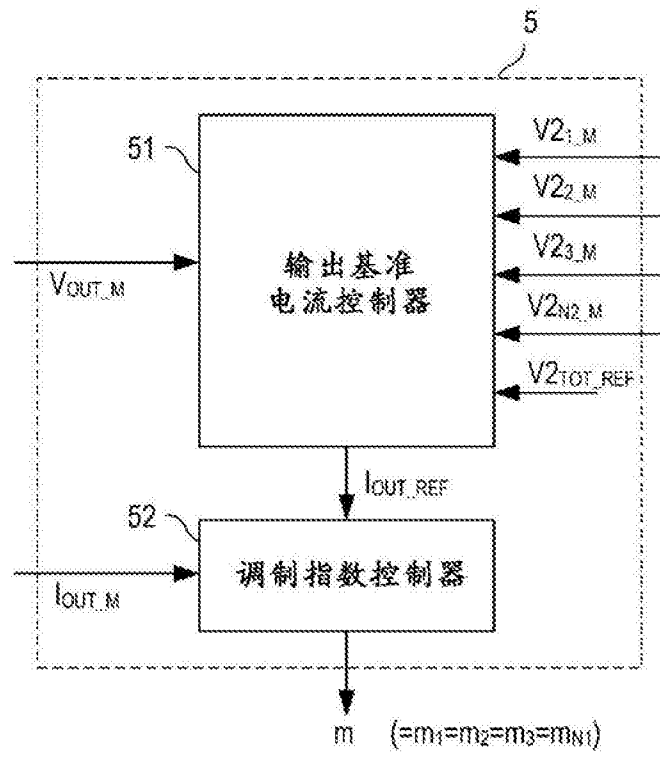


图35

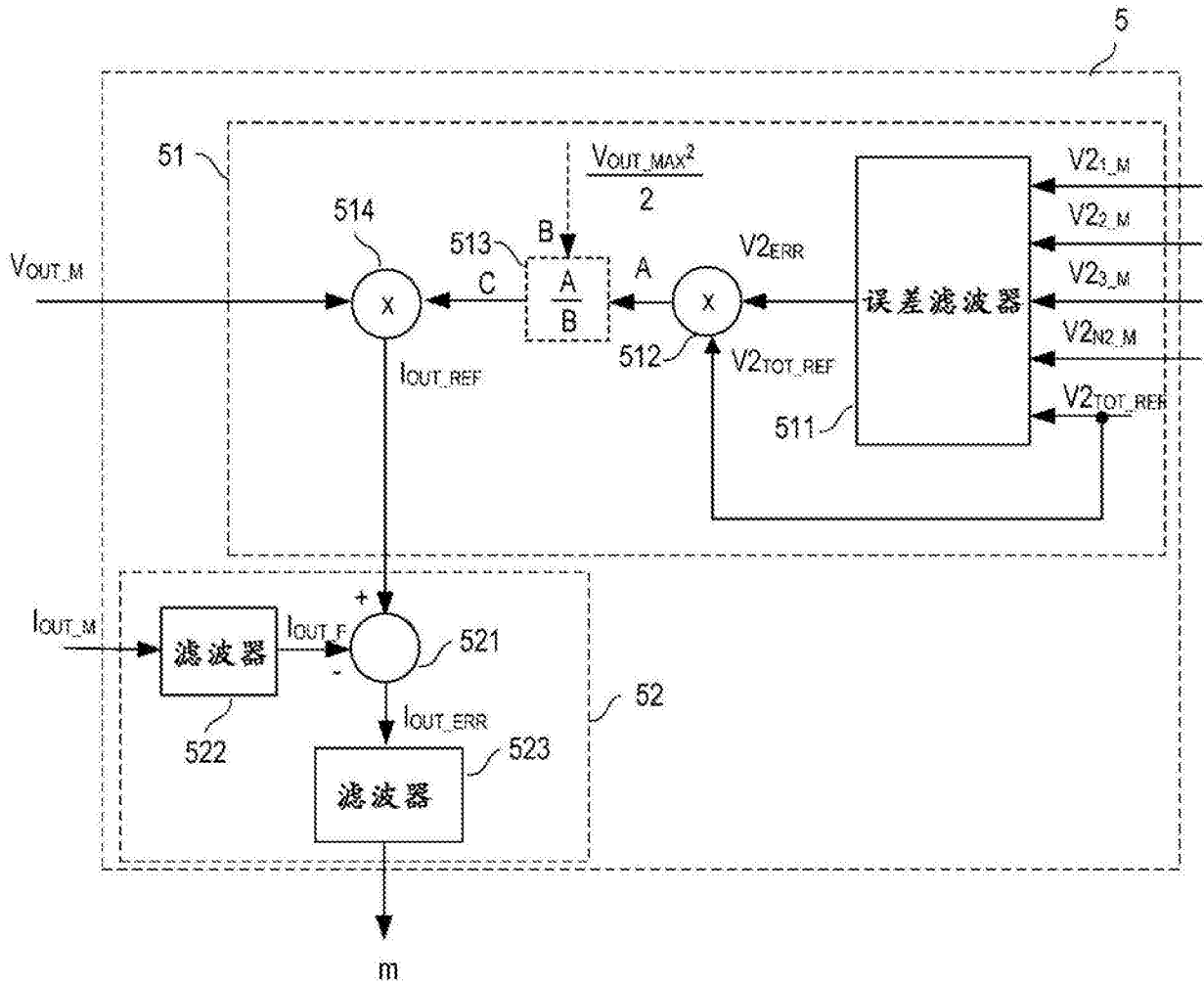


图36

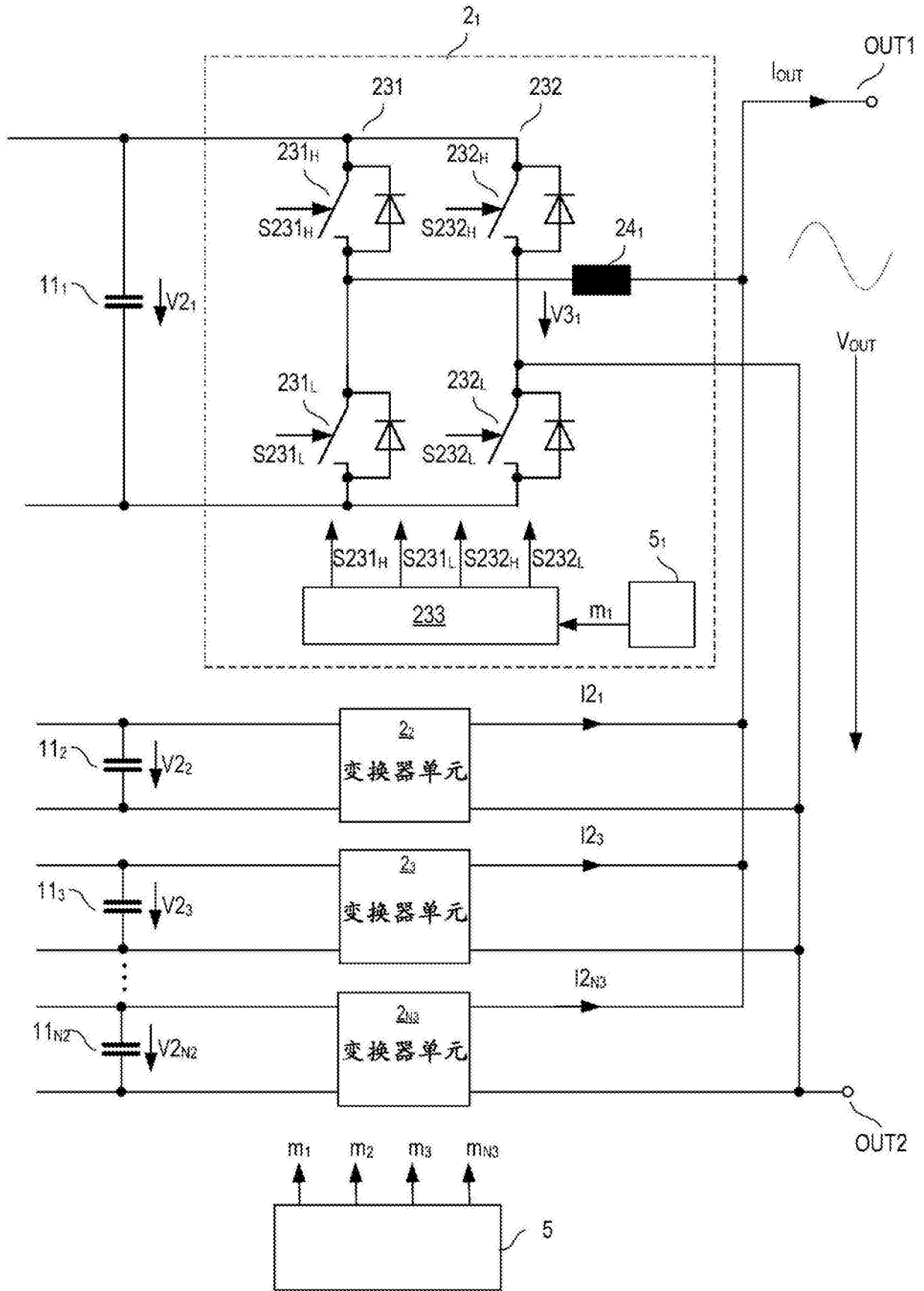


图37

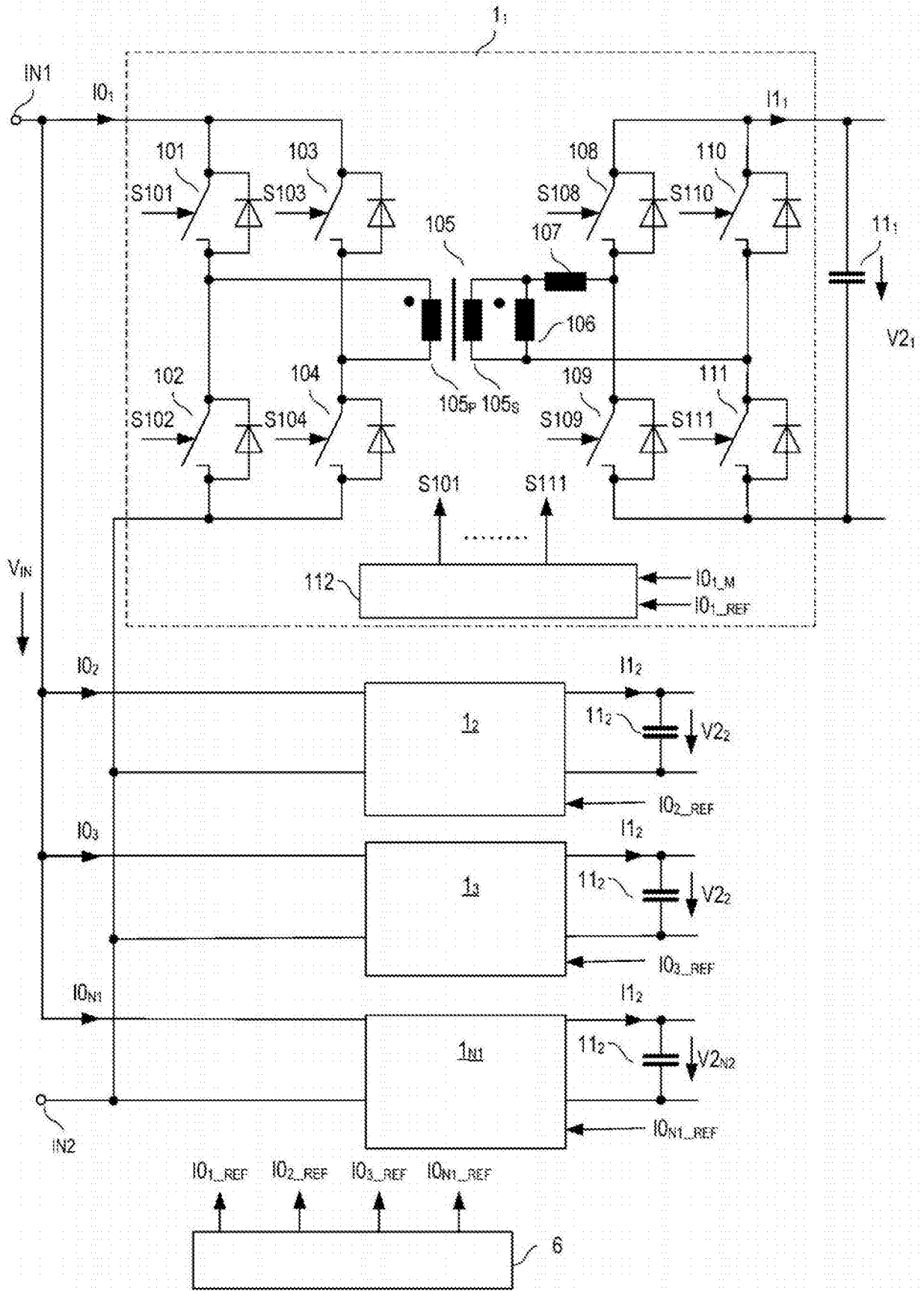


图38

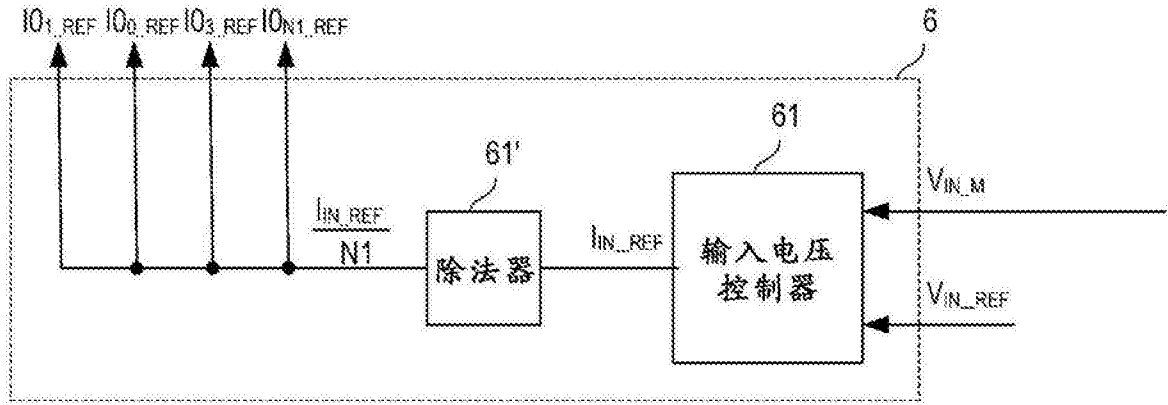


图39

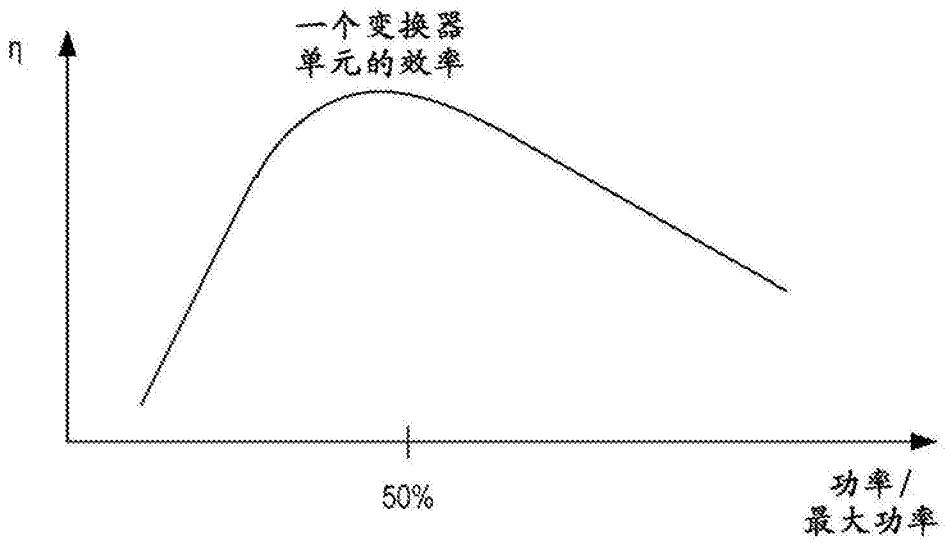


图40

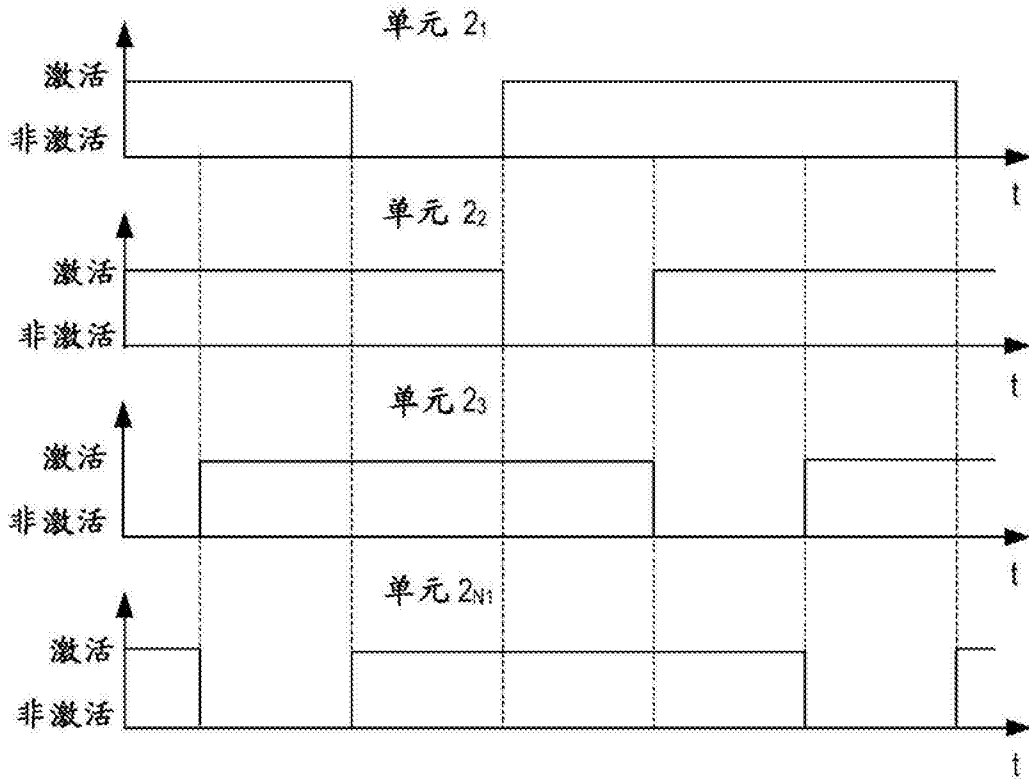


图41A

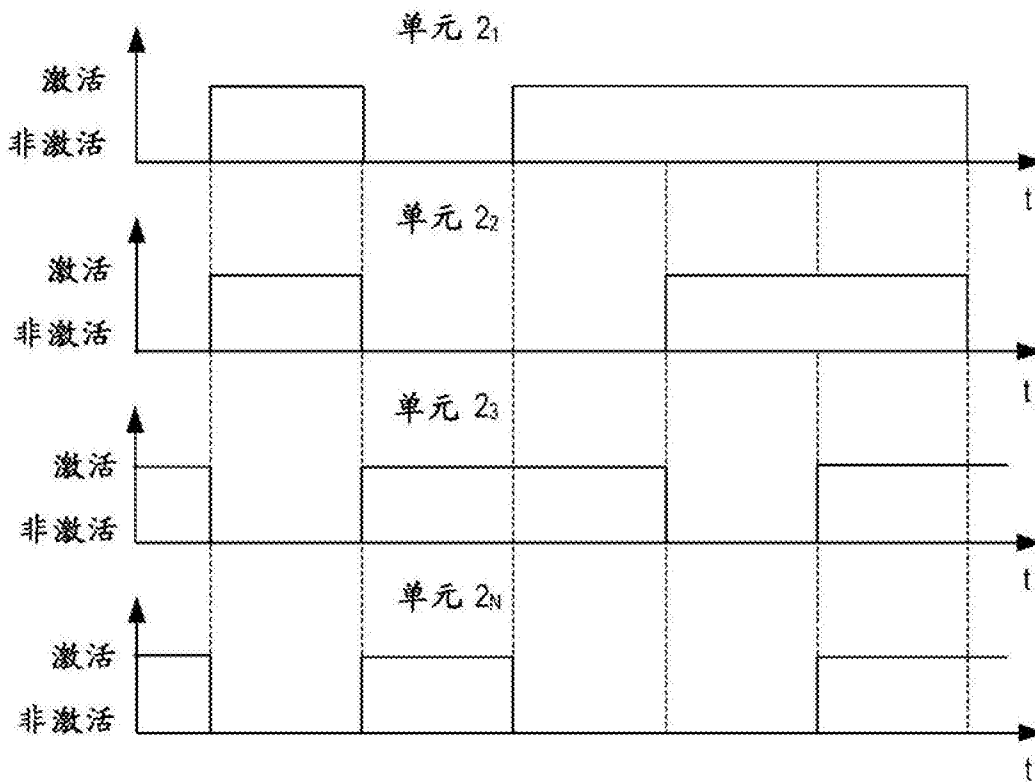


图41B

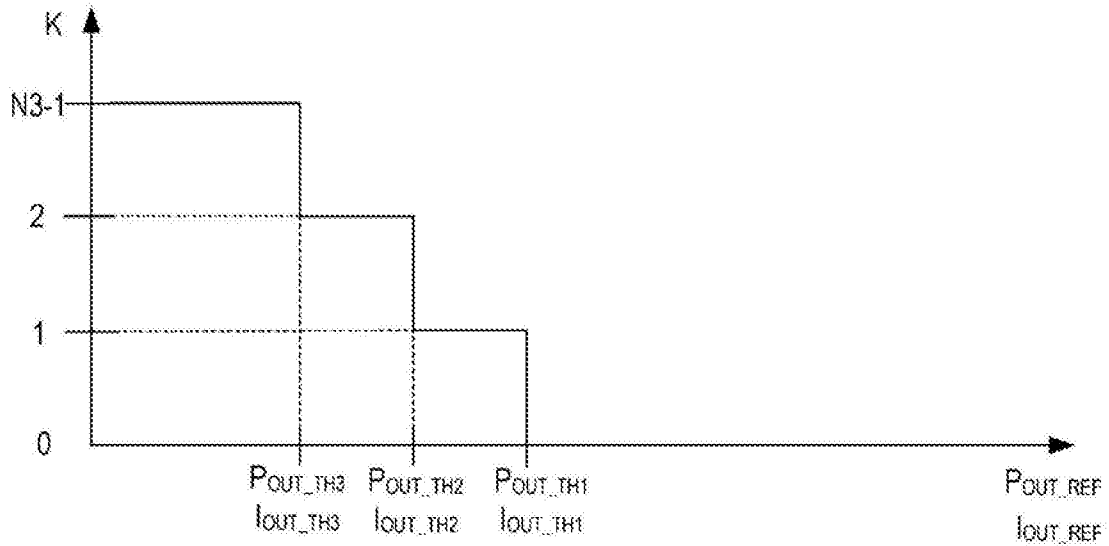
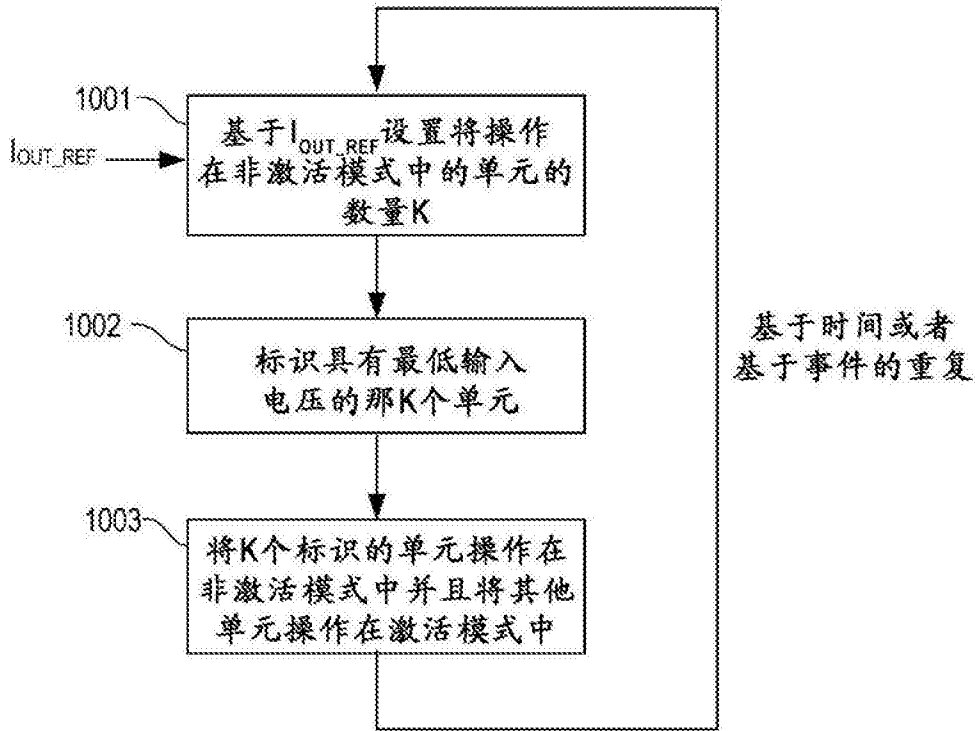


图42



在具有OP拓扑的多单元变换器中的甩相

图43

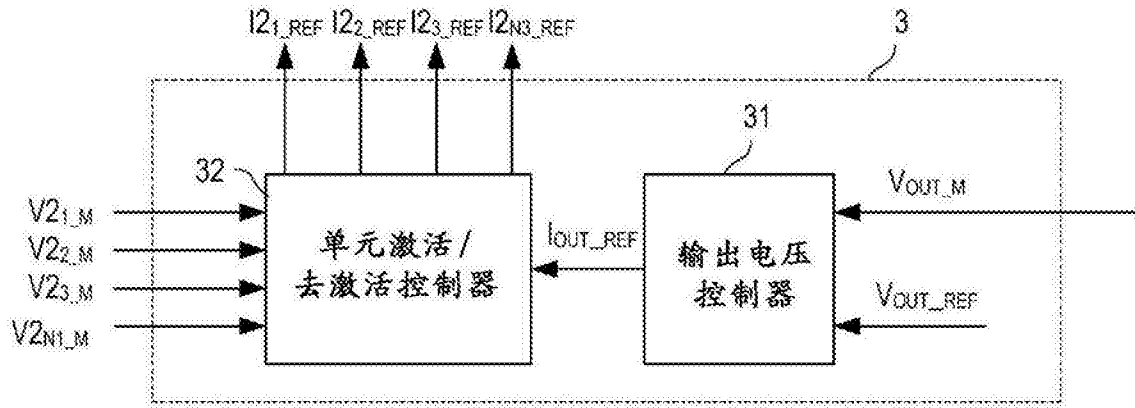


图44

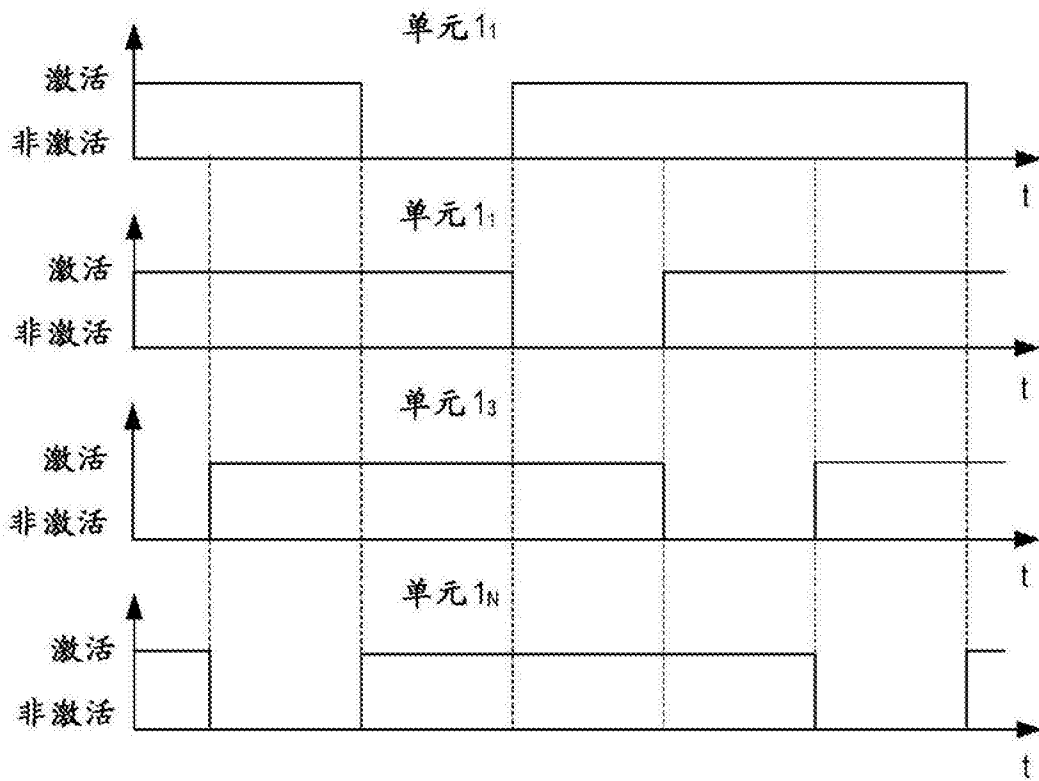


图45A

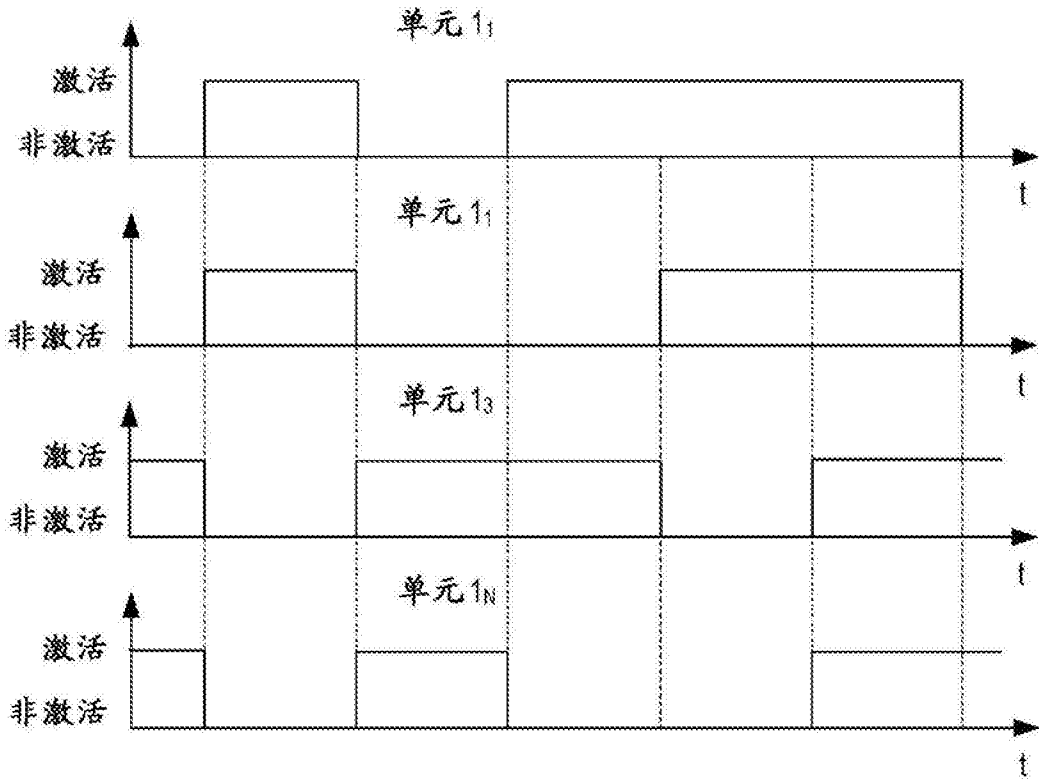


图45B

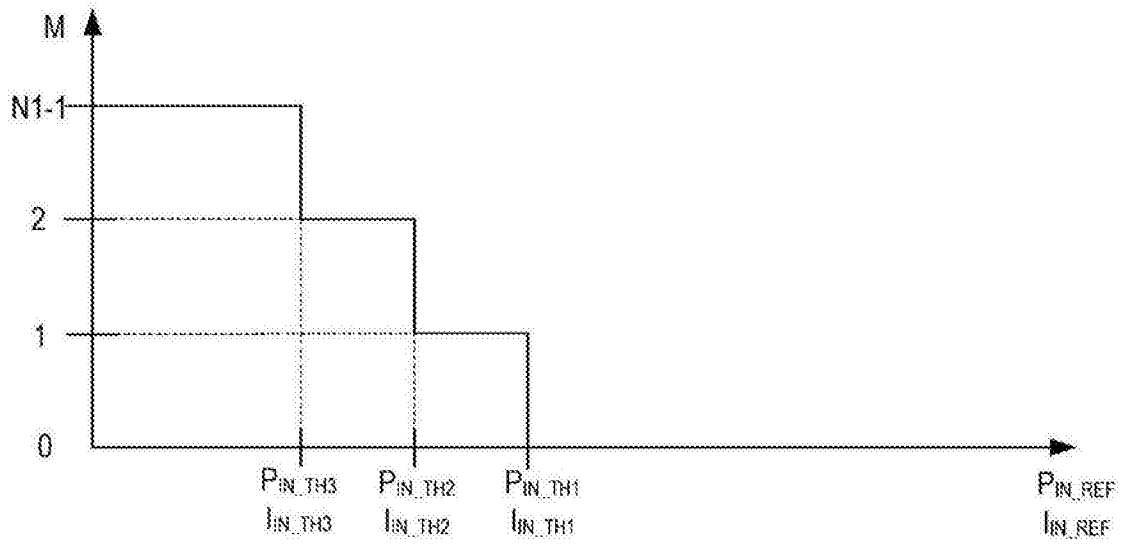


图46

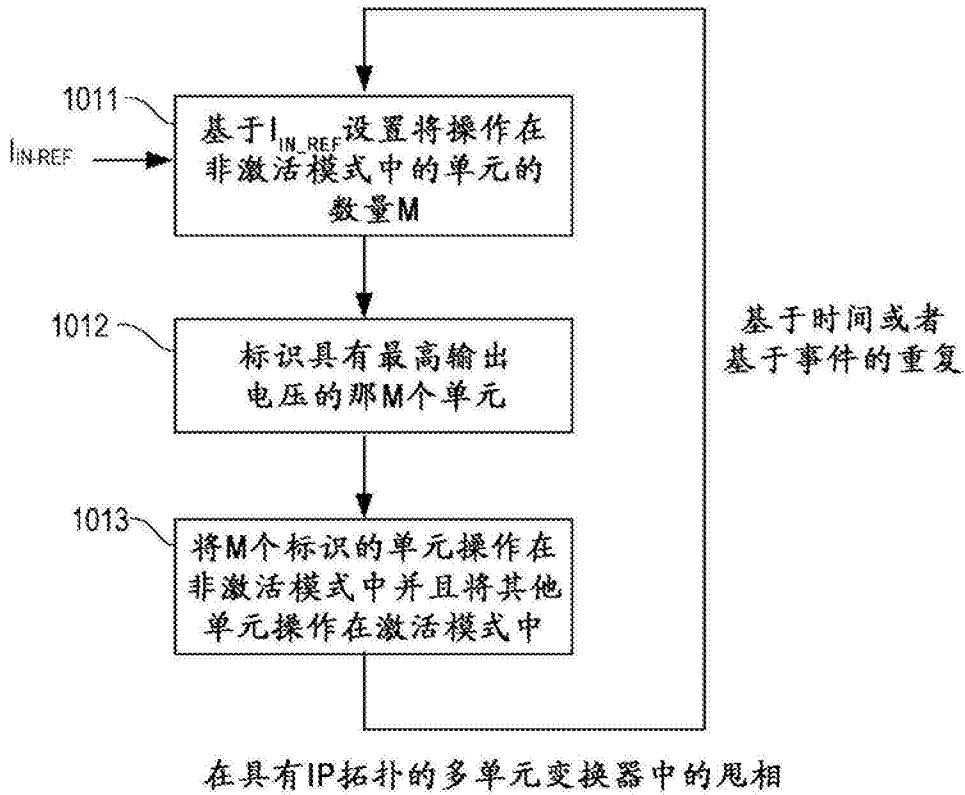


图47

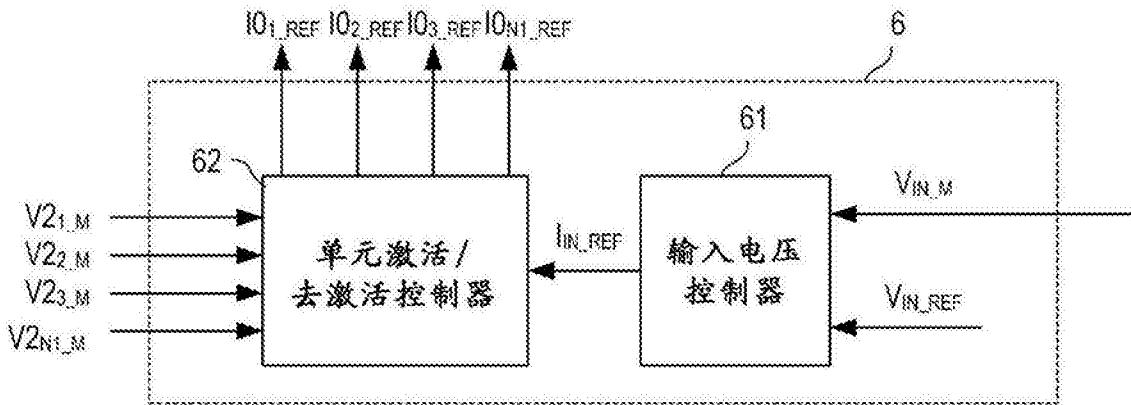


图48

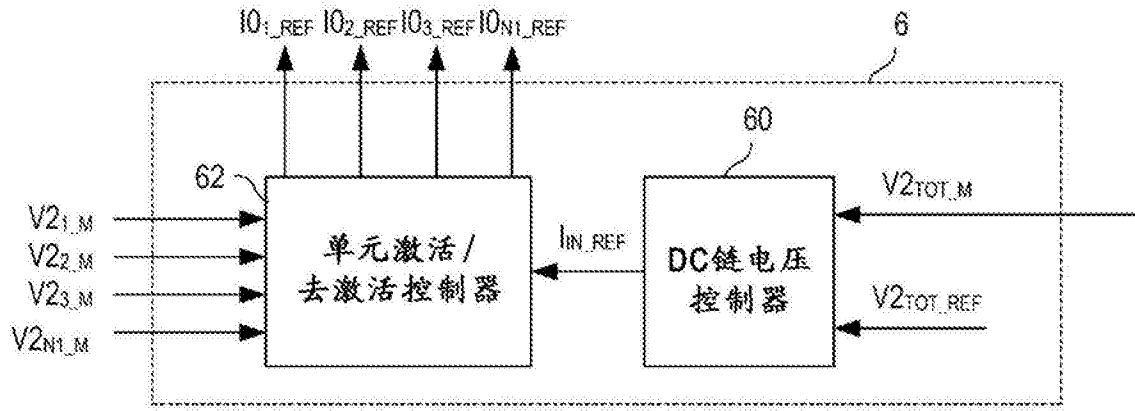


图49

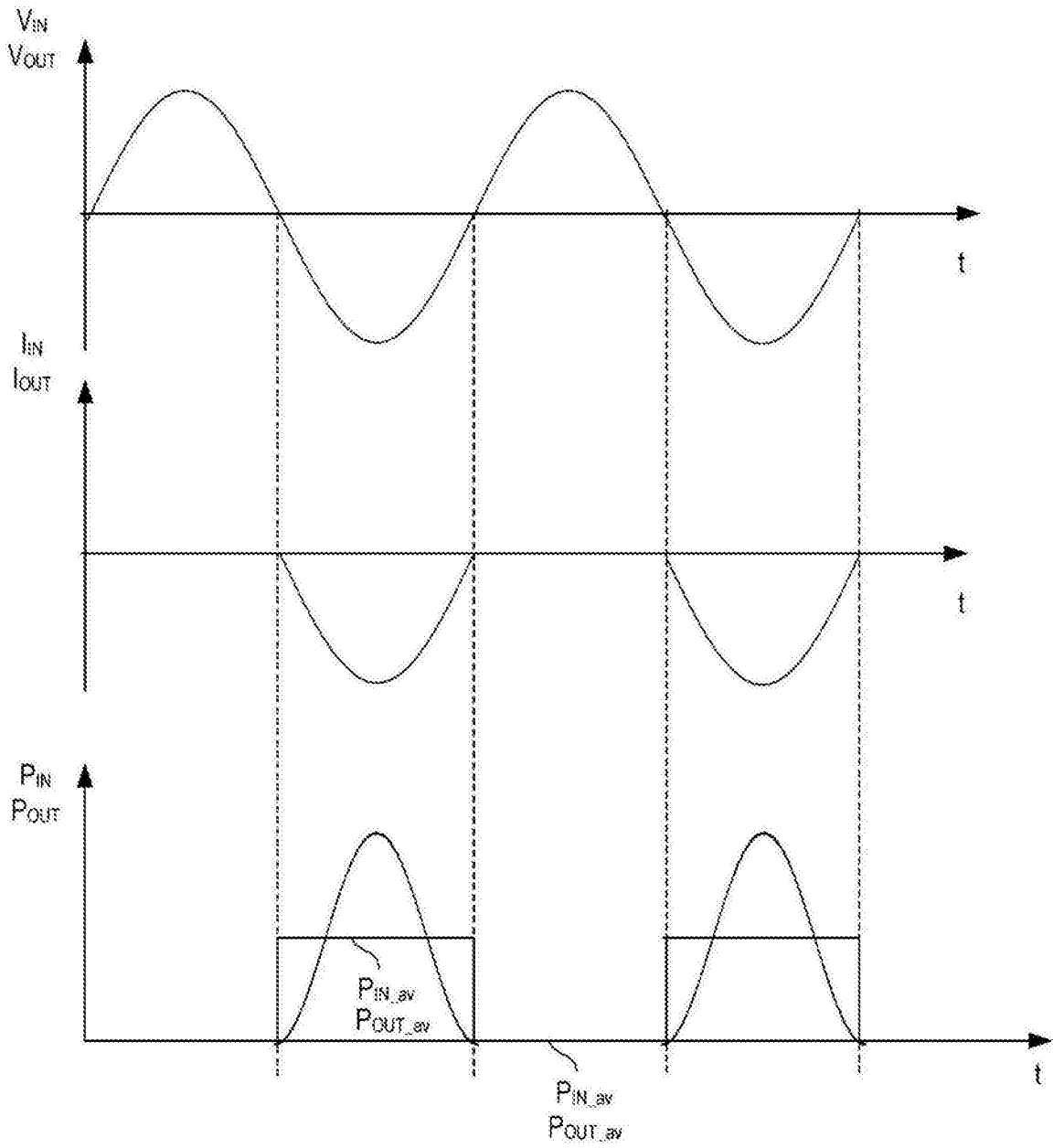


图50

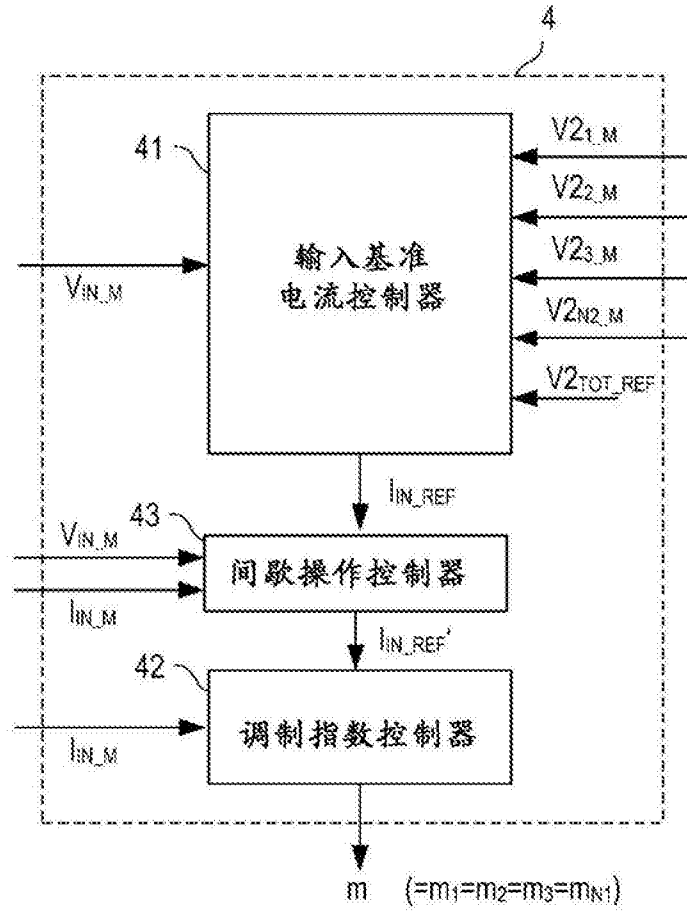


图51

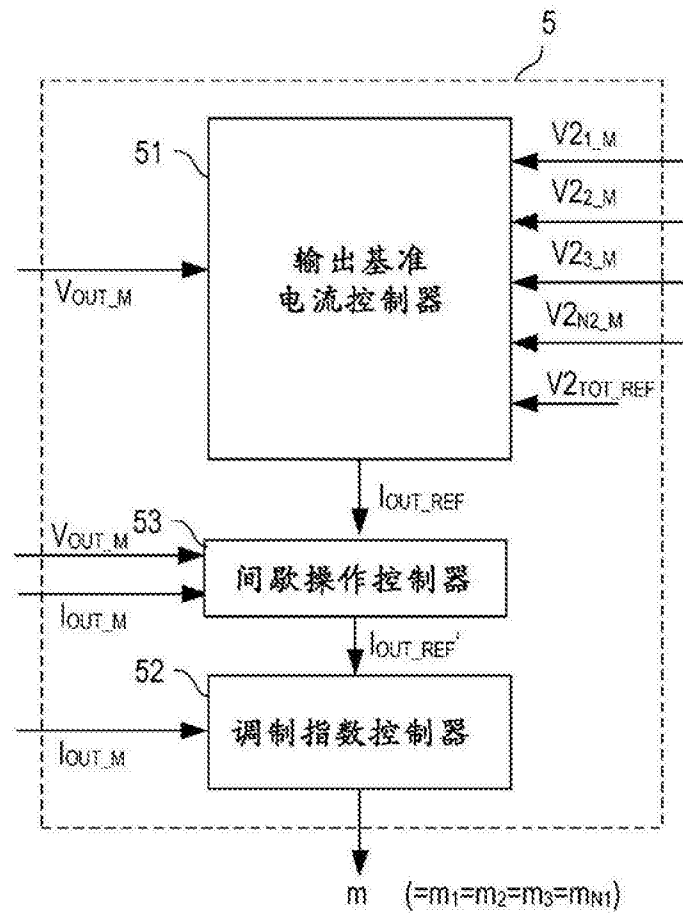


图52

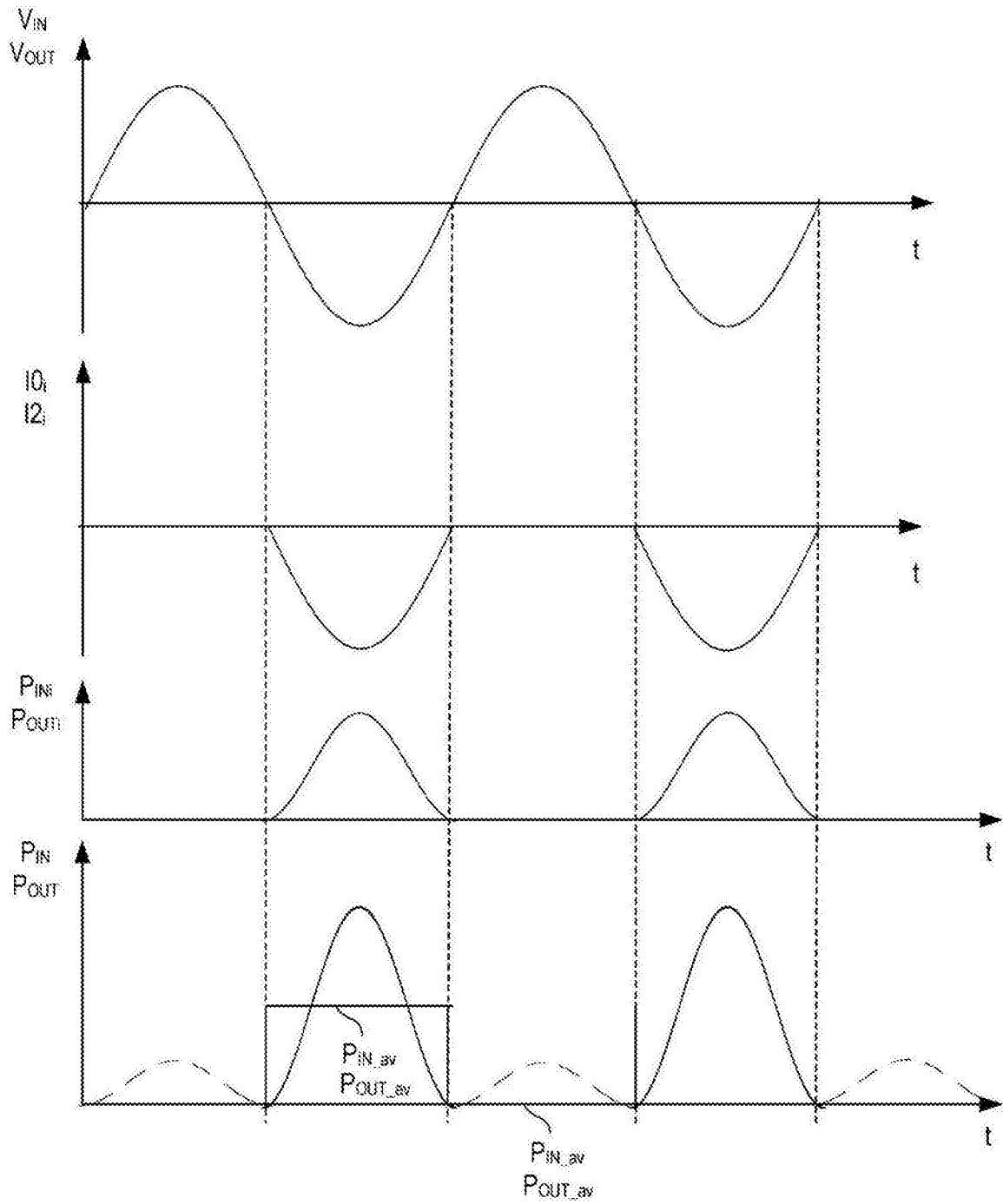


图53

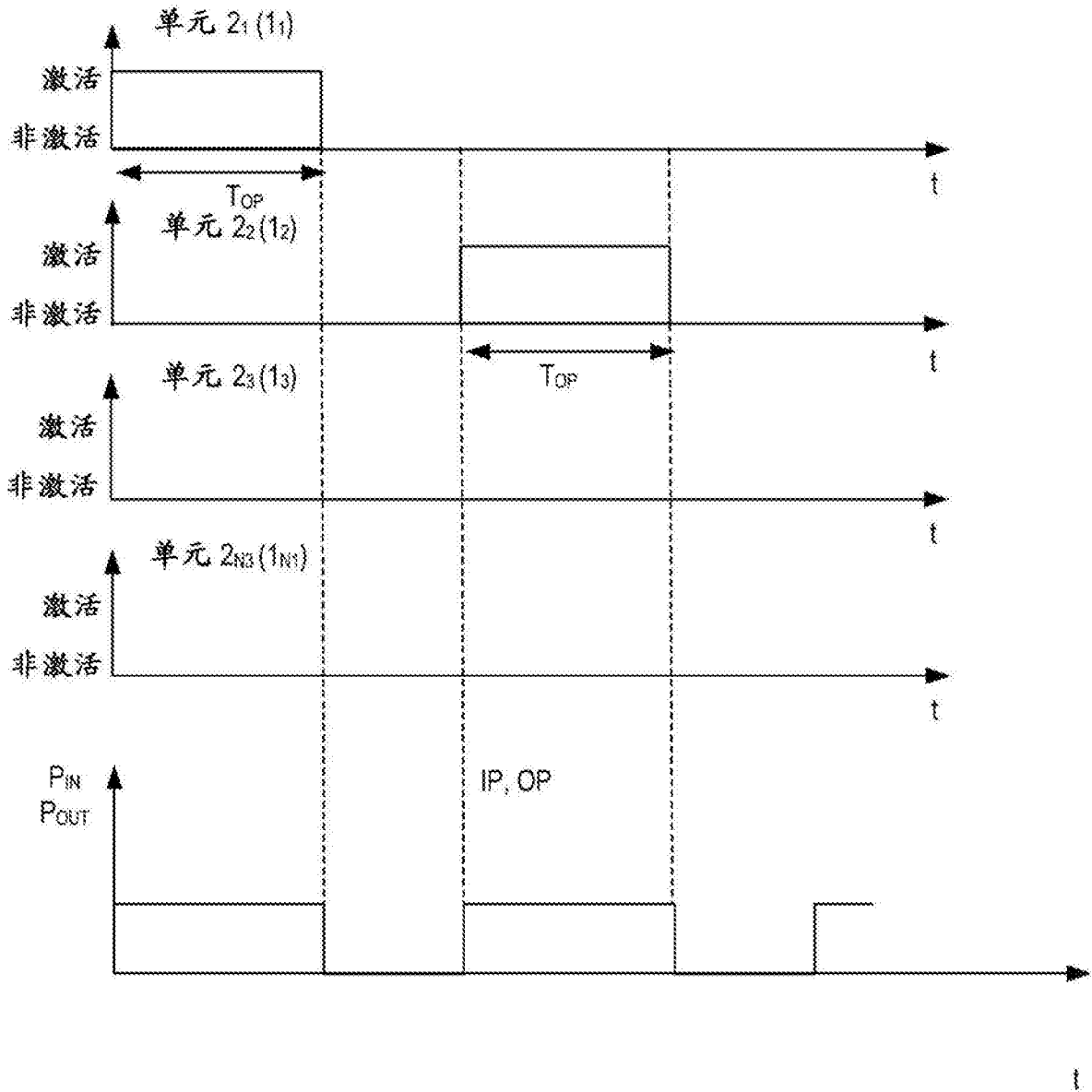


图54

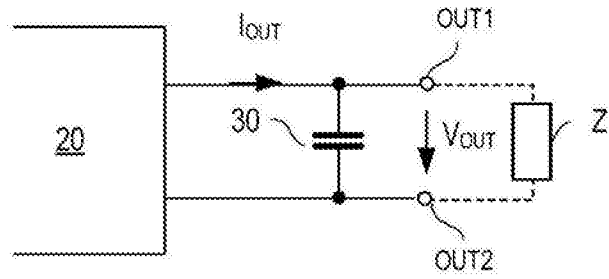


图55

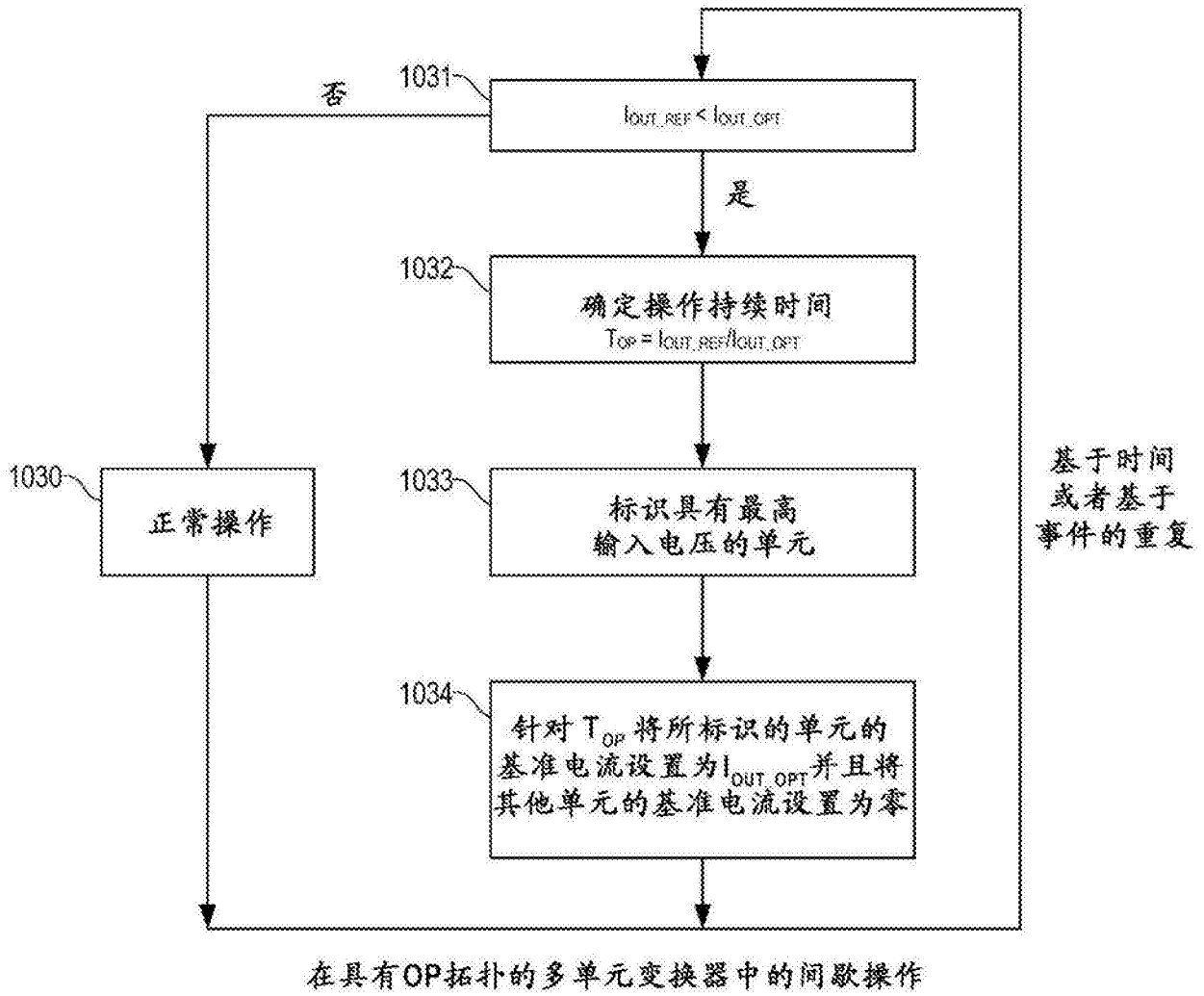


图56

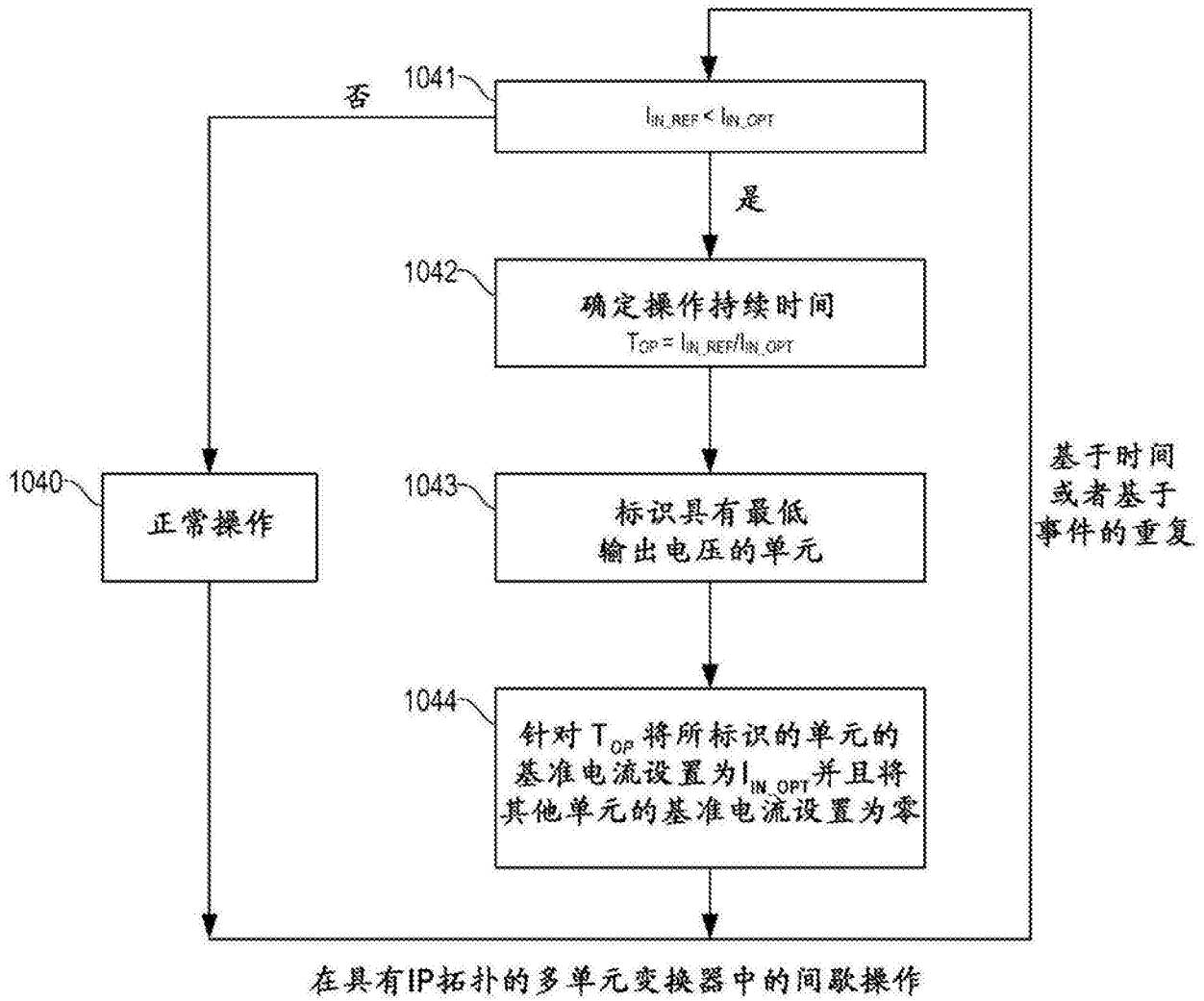


图57

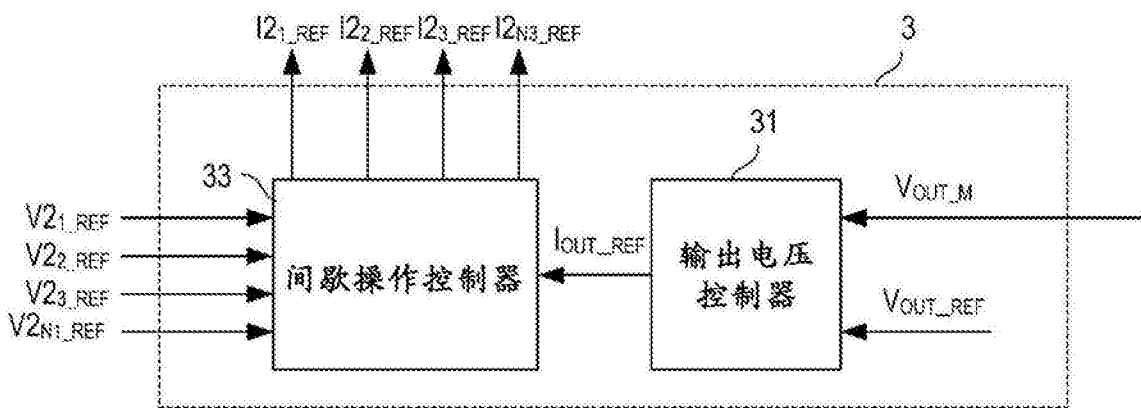


图58

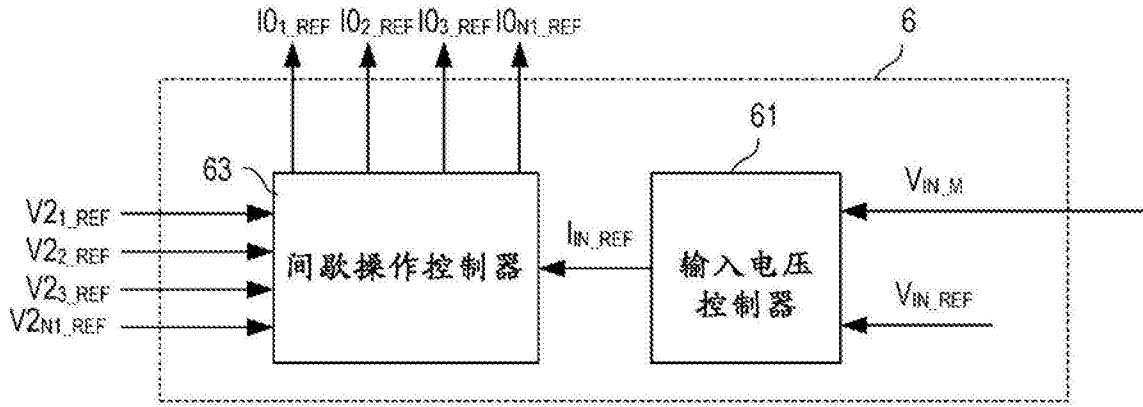


图59

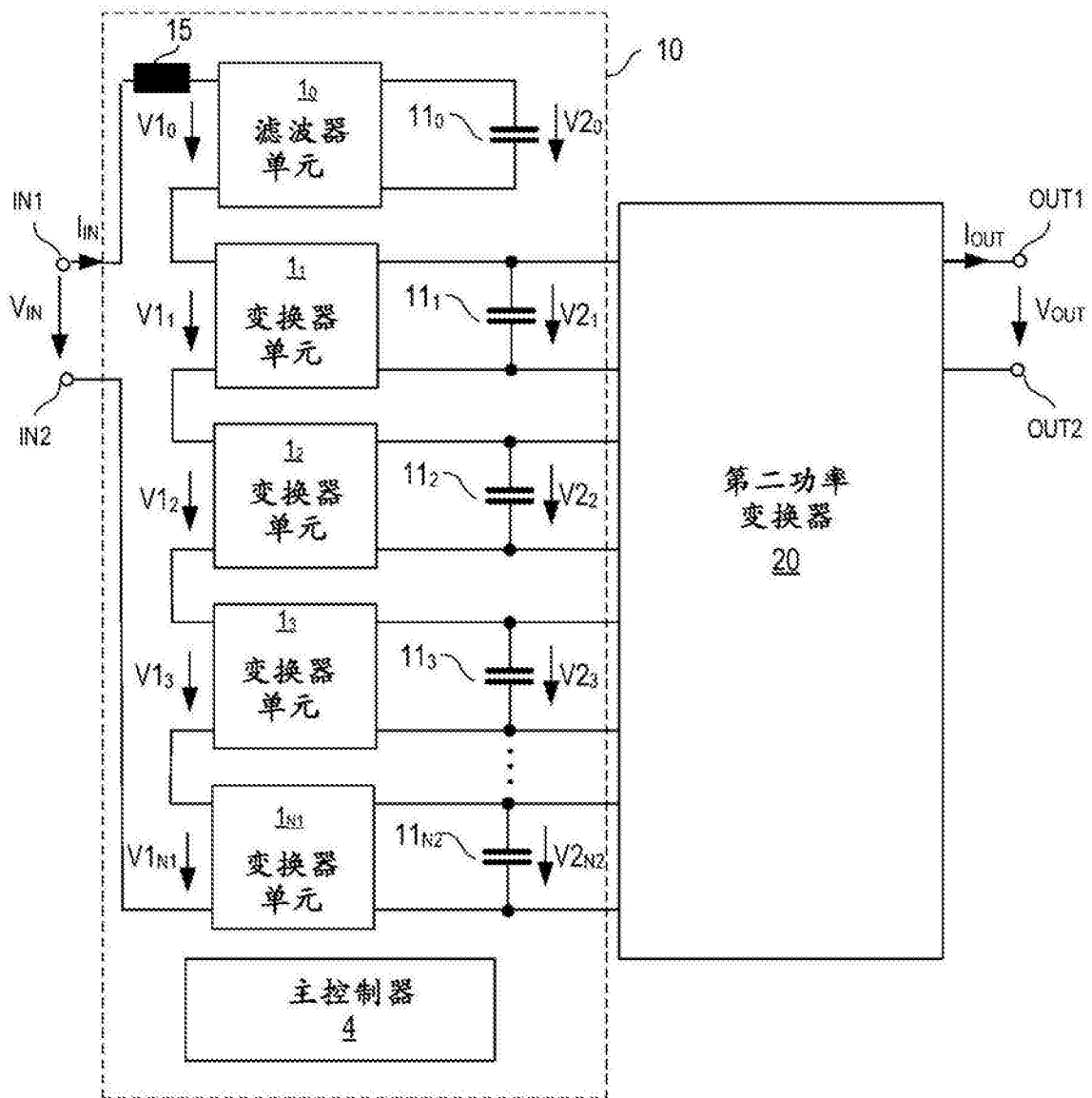


图60

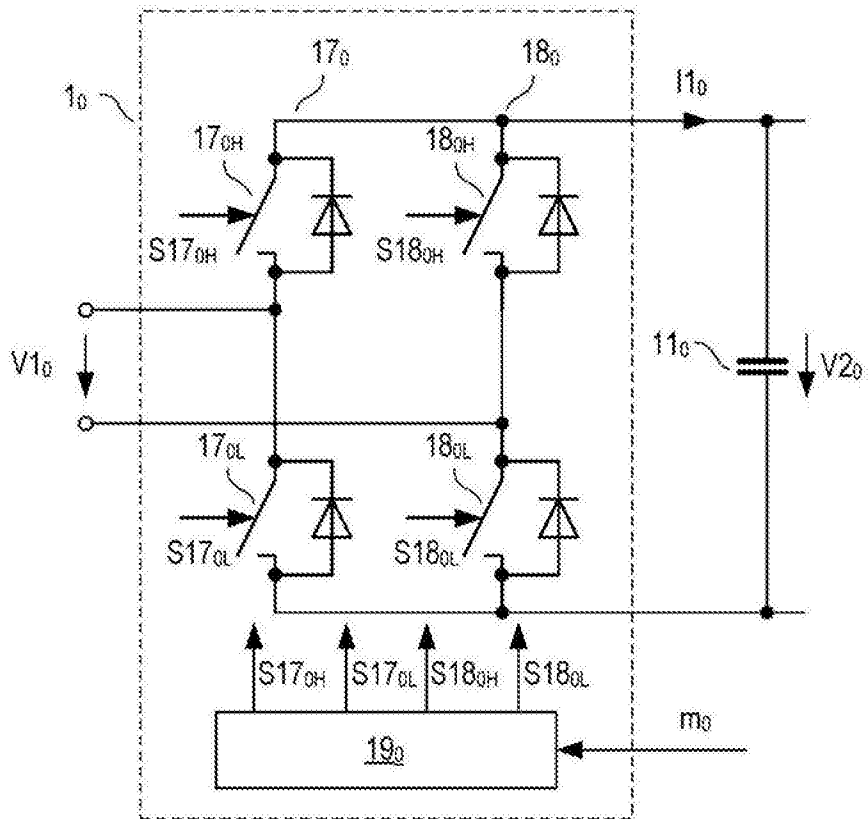


图61

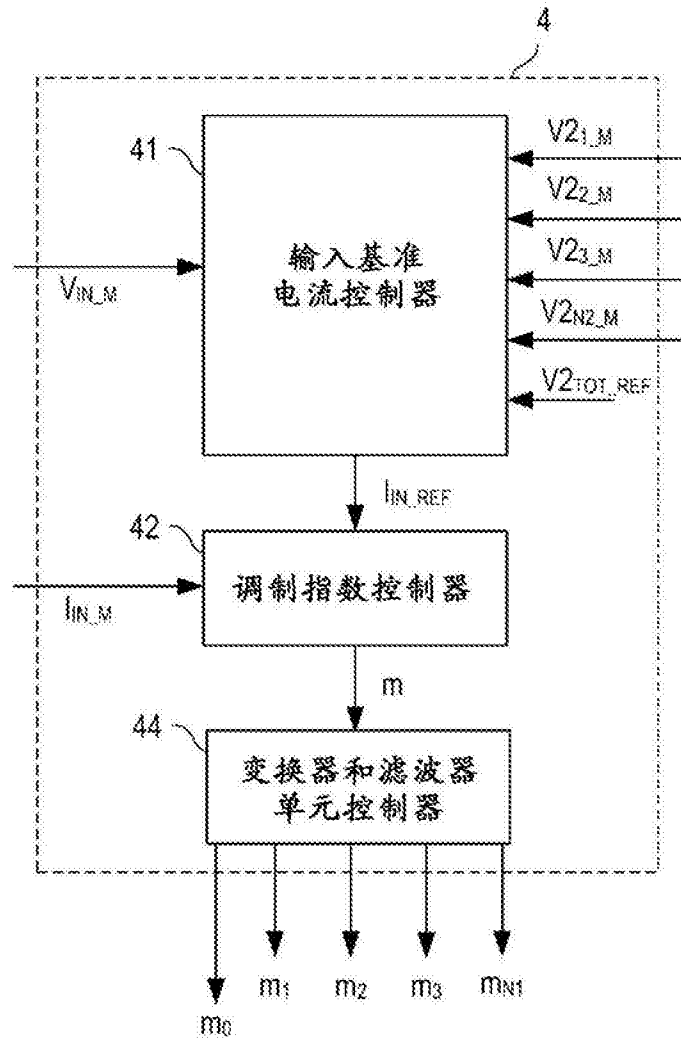


图62

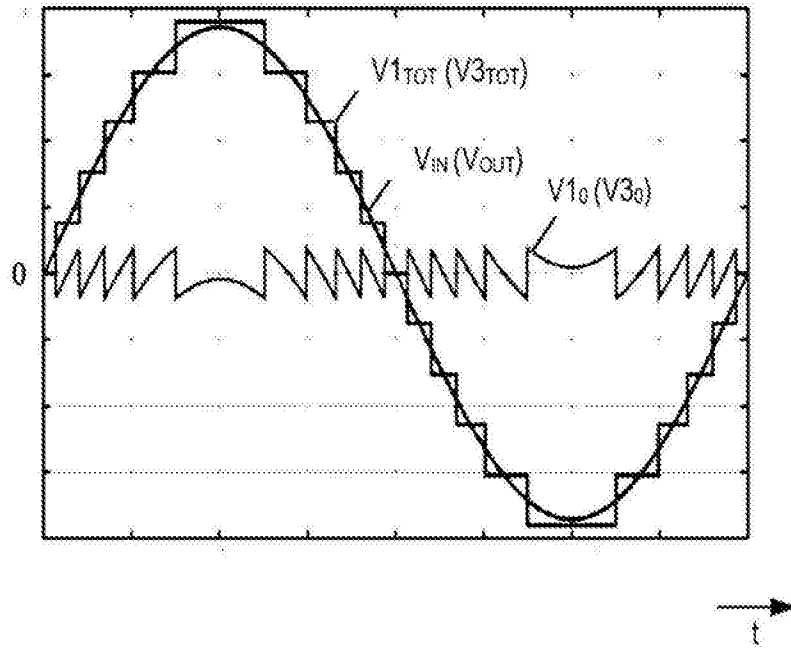


图63

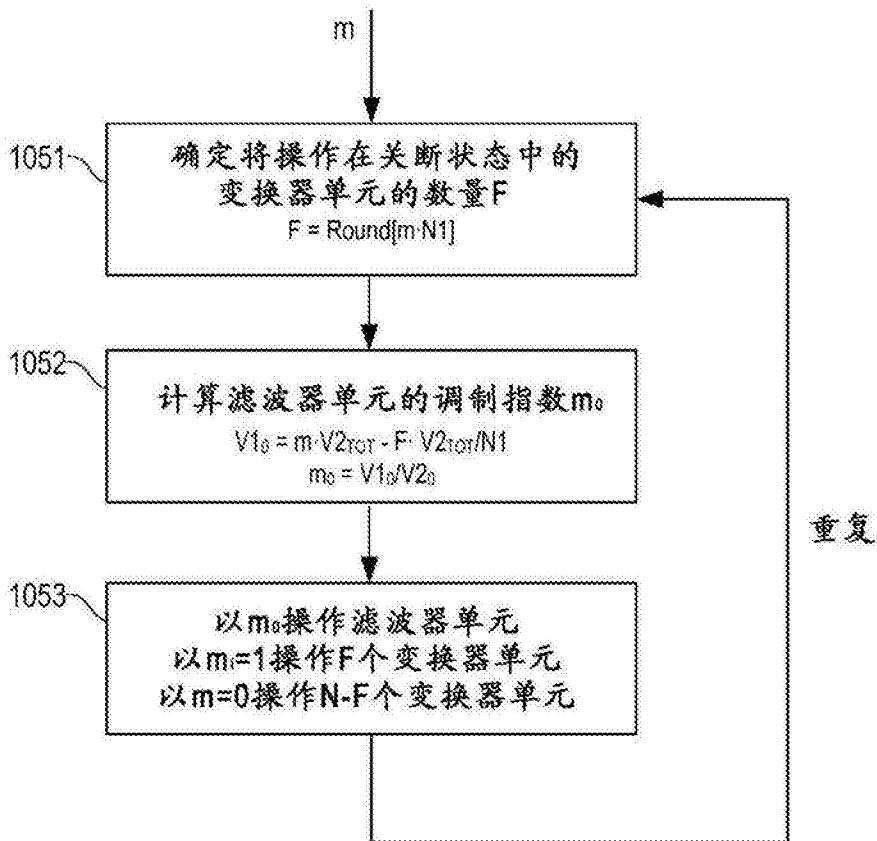


图64

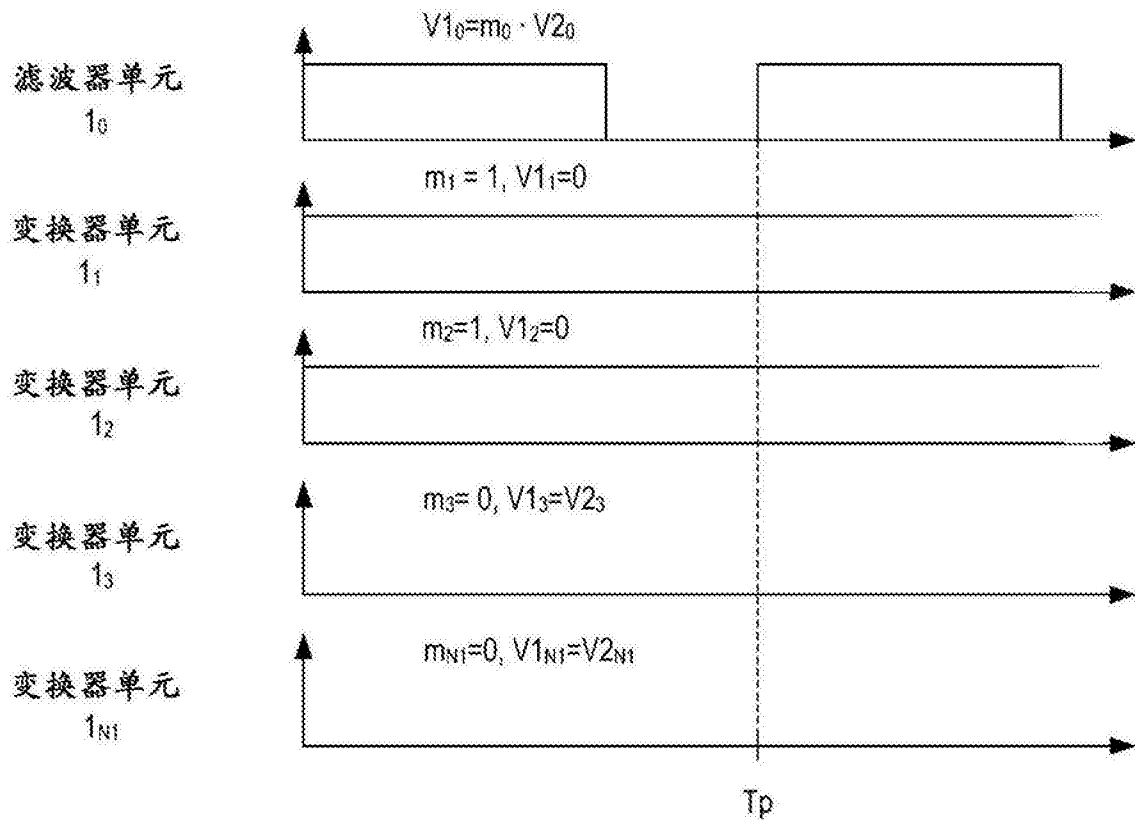


图65

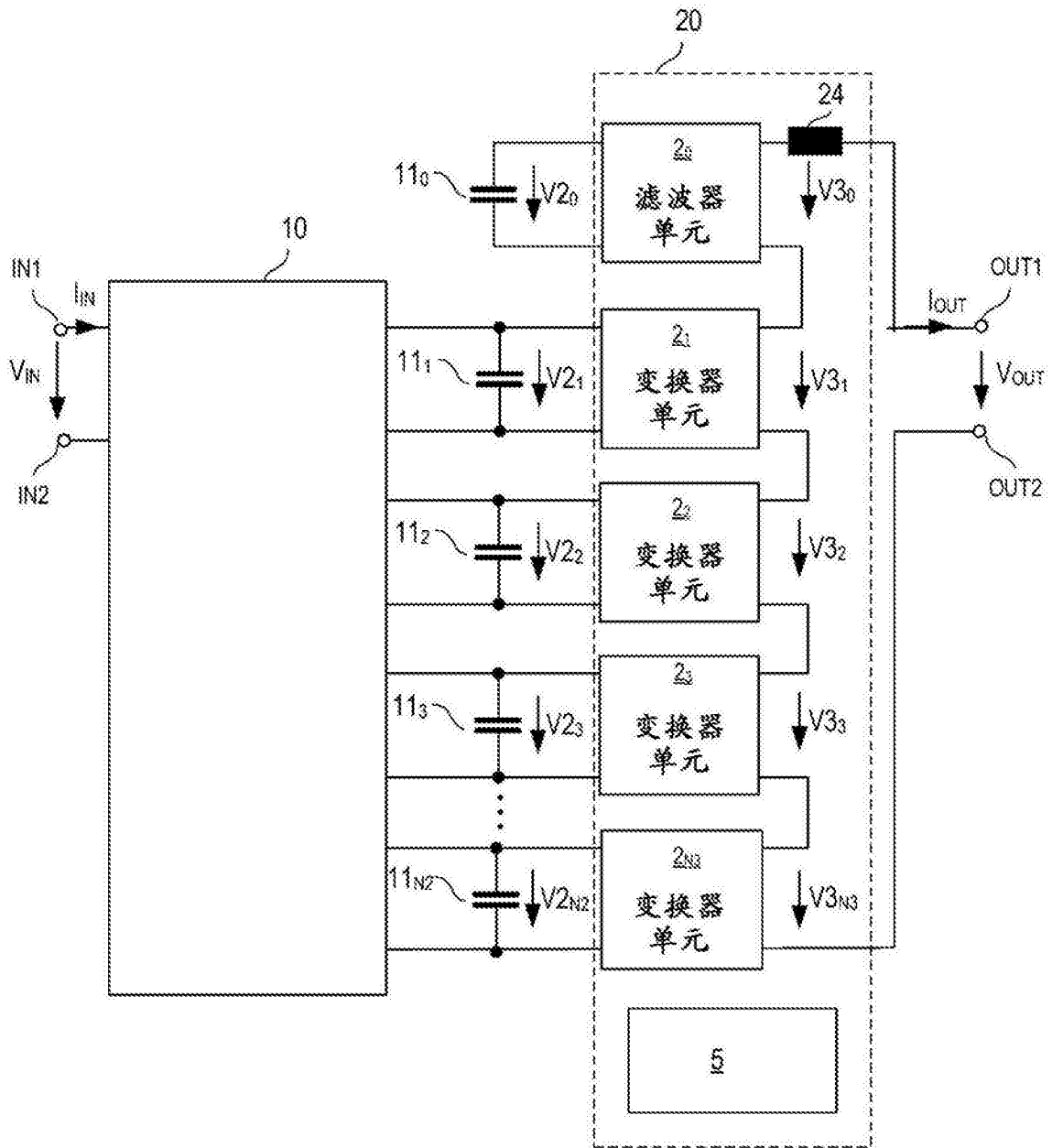


图66

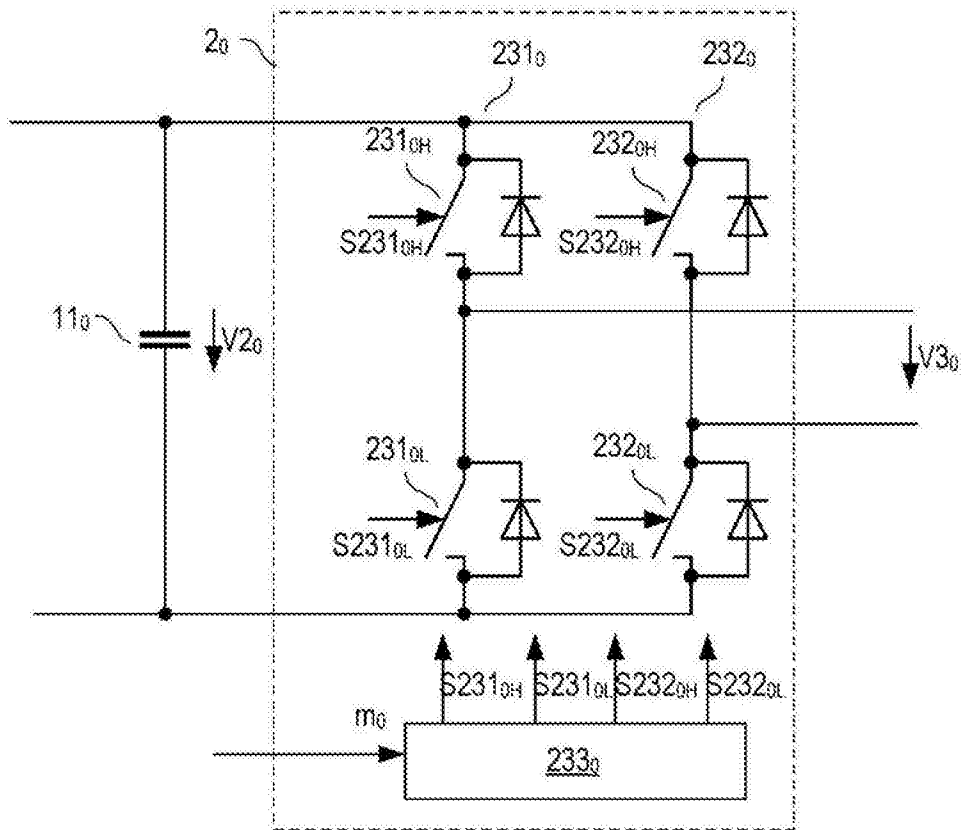


图67

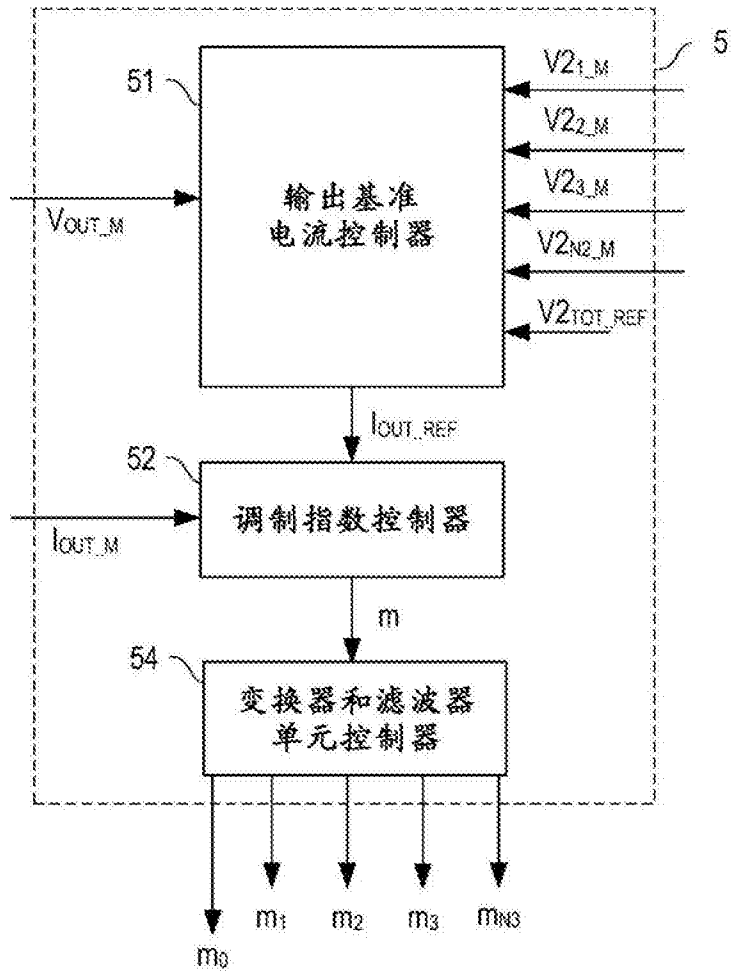


图68

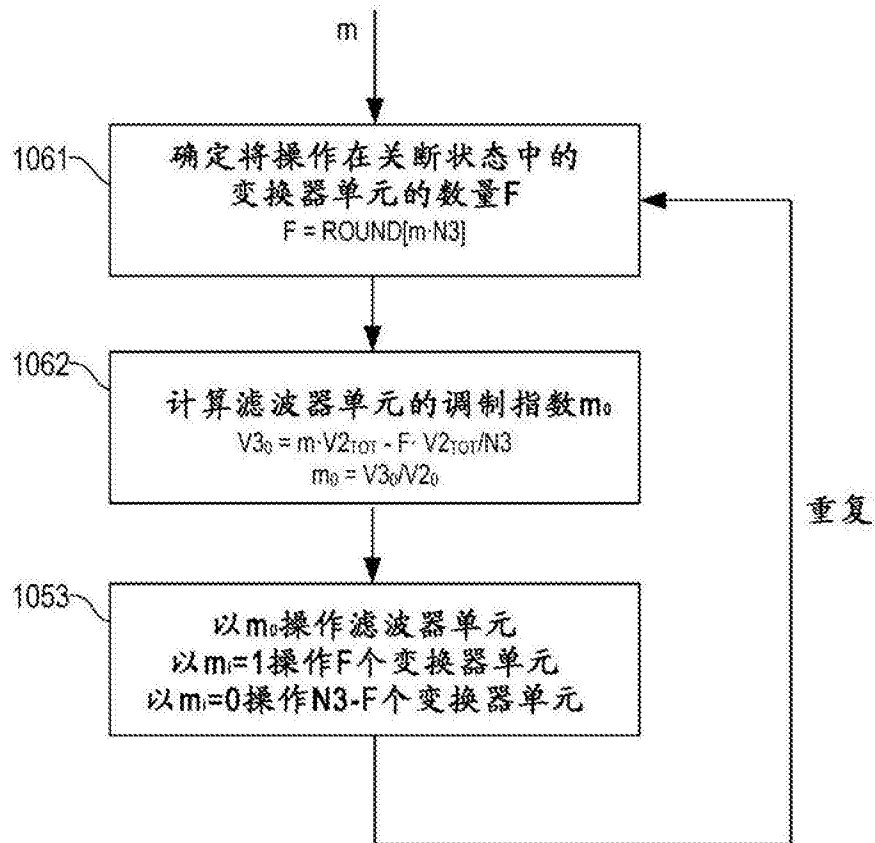


图69

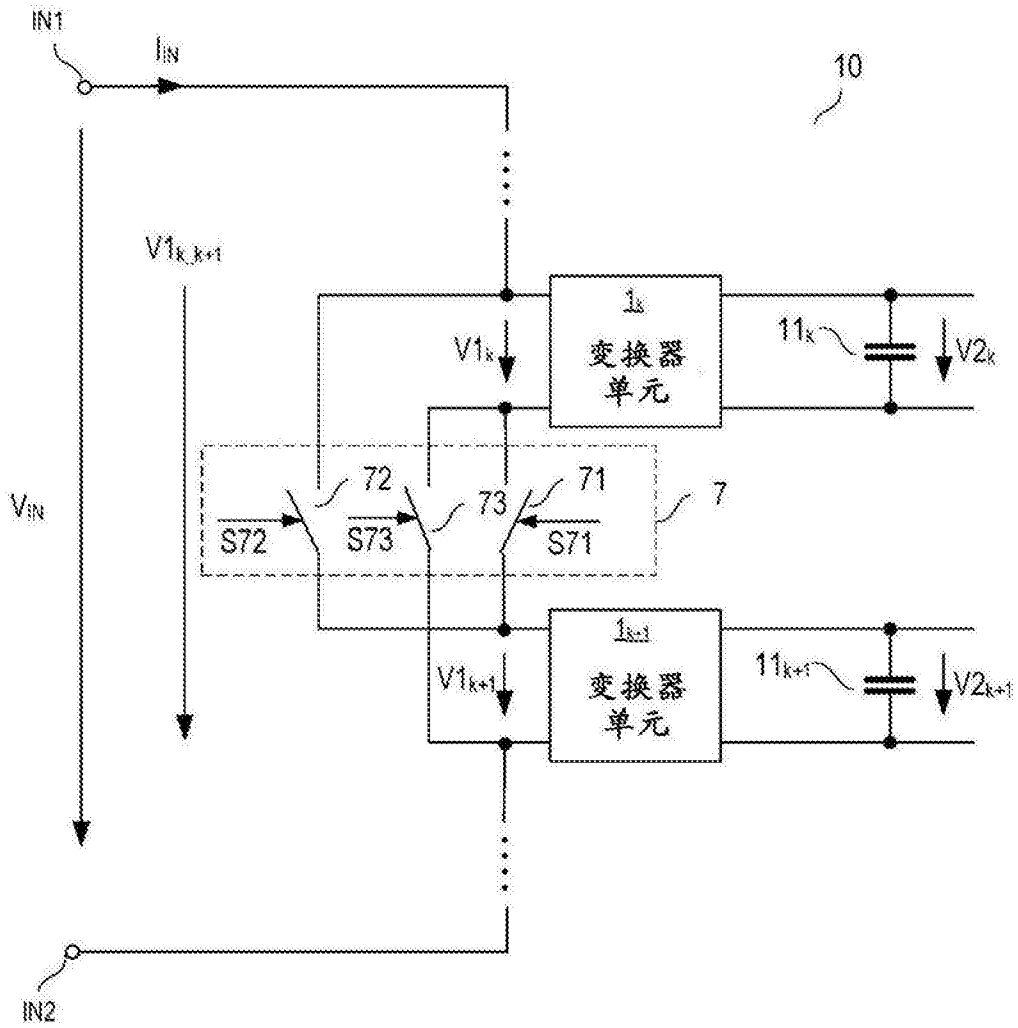


图70

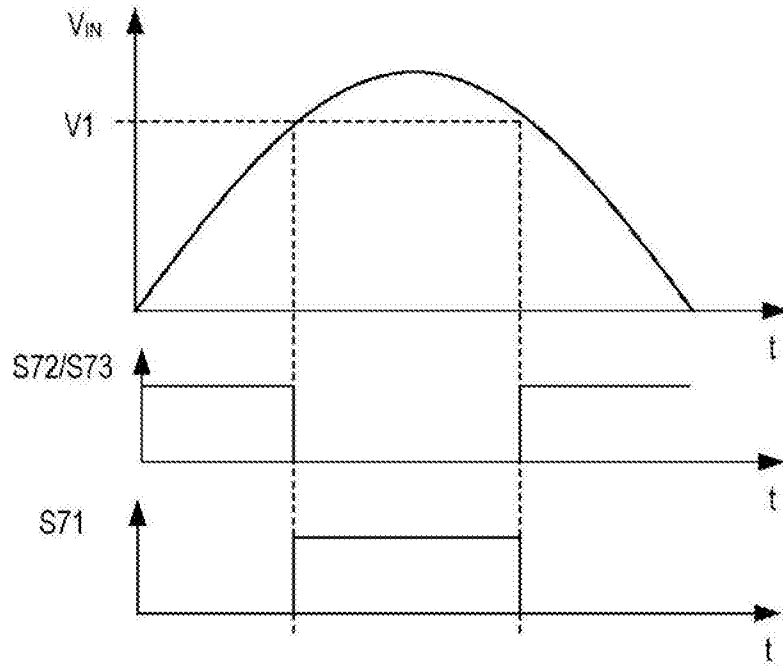


图71

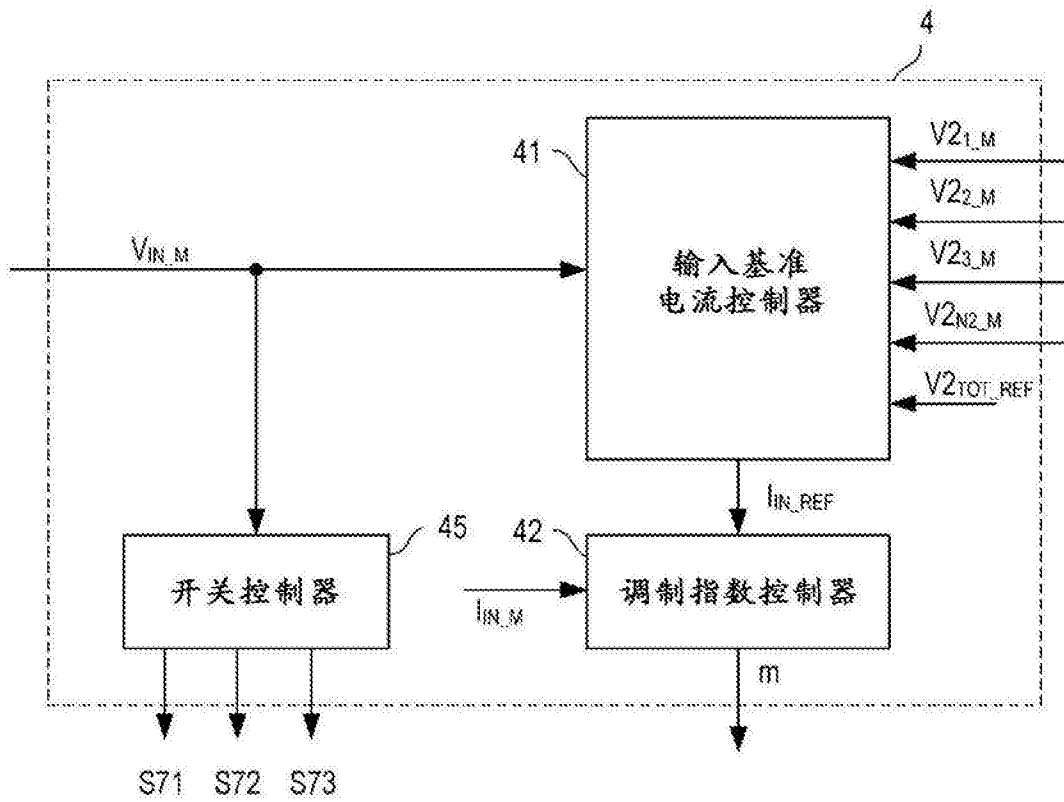


图72

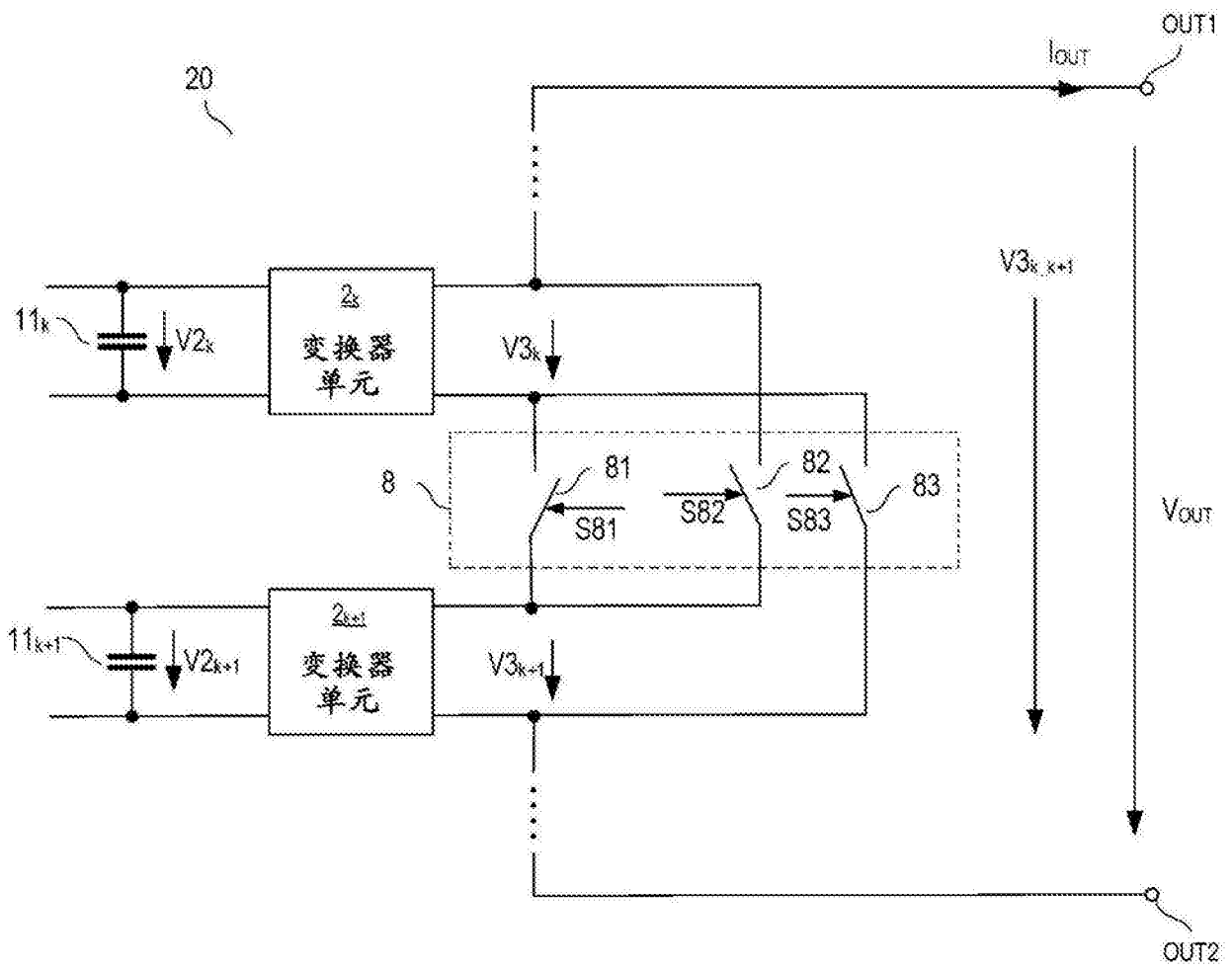


图73

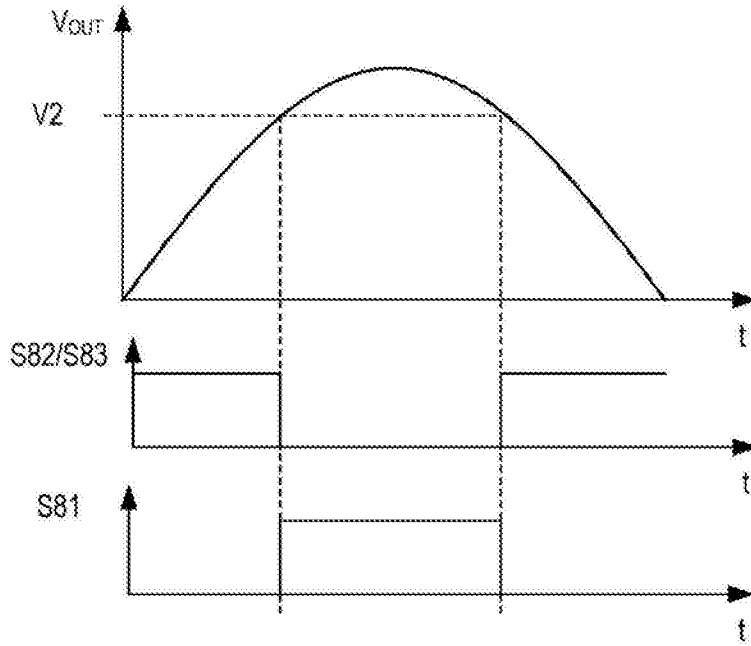


图74

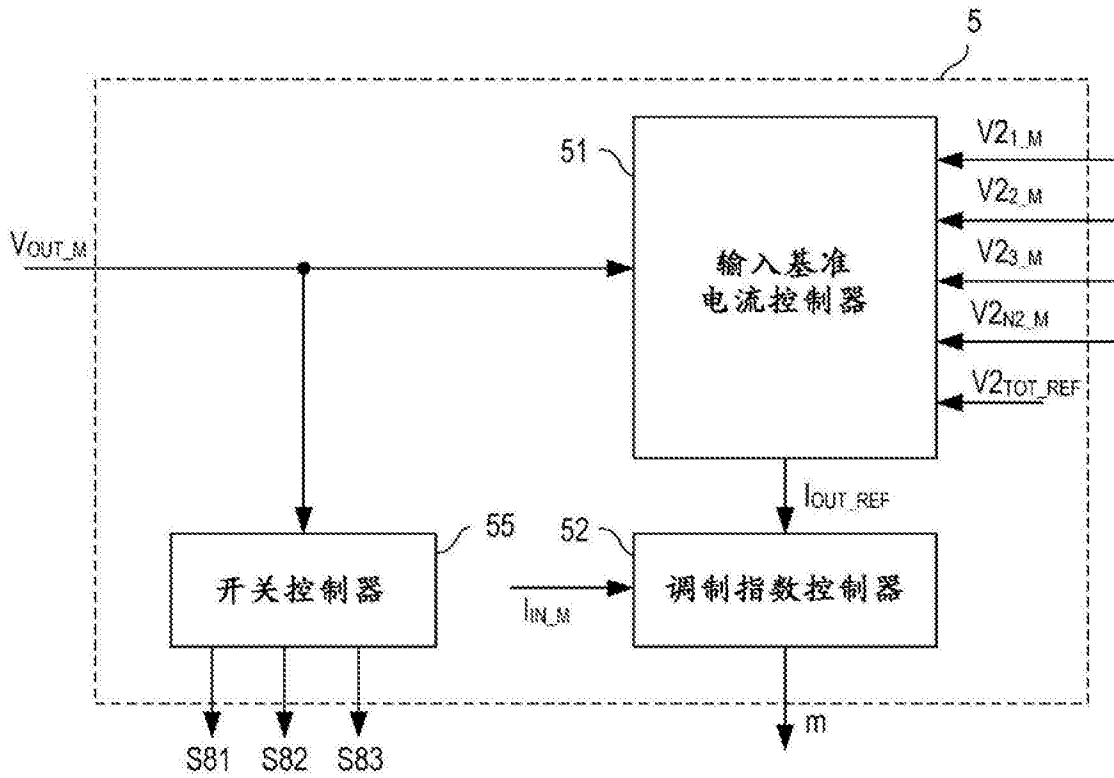


图75

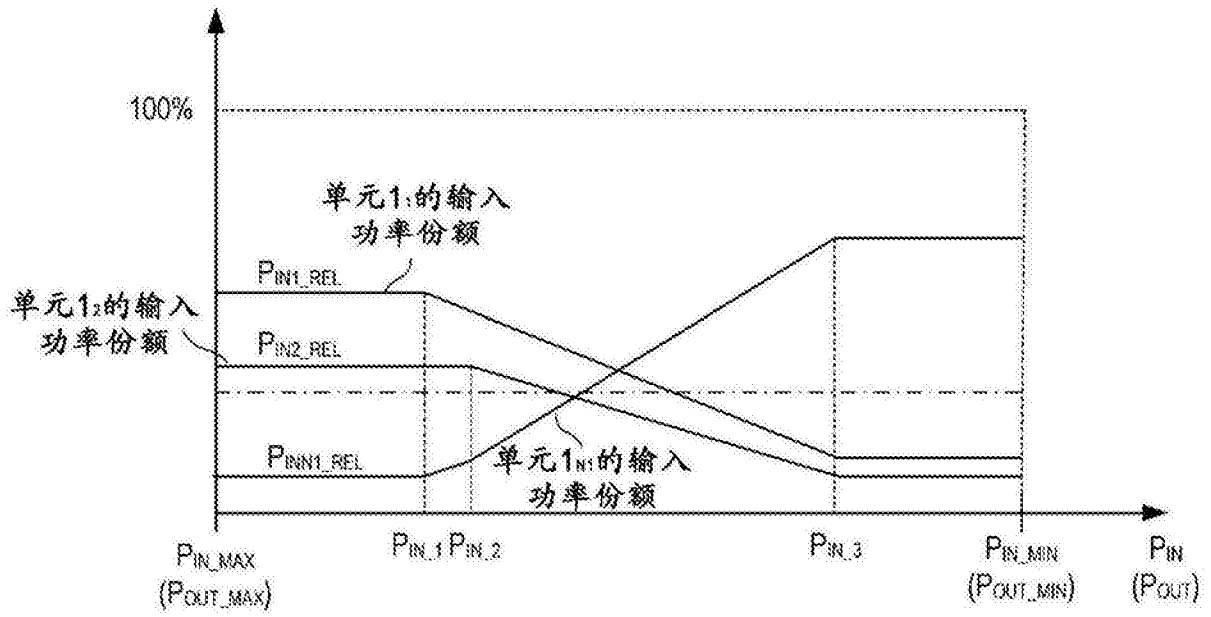


图76A

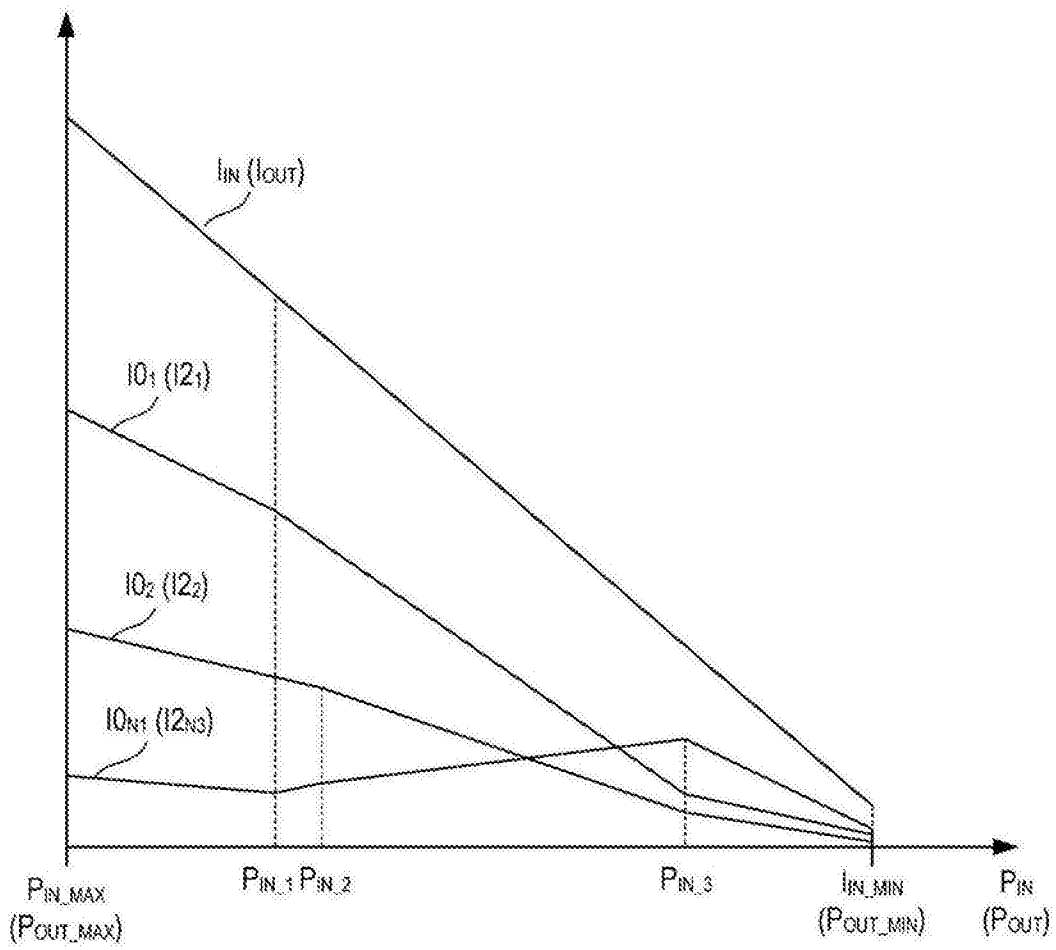


图76B

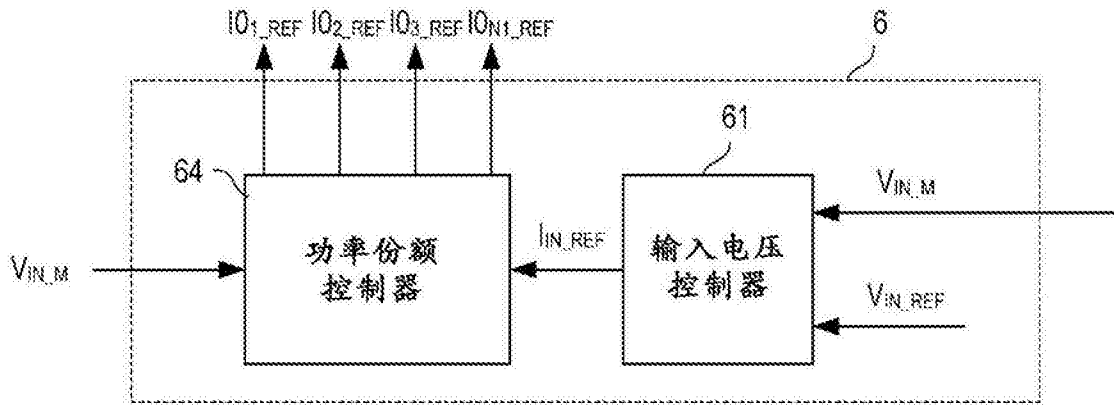


图77

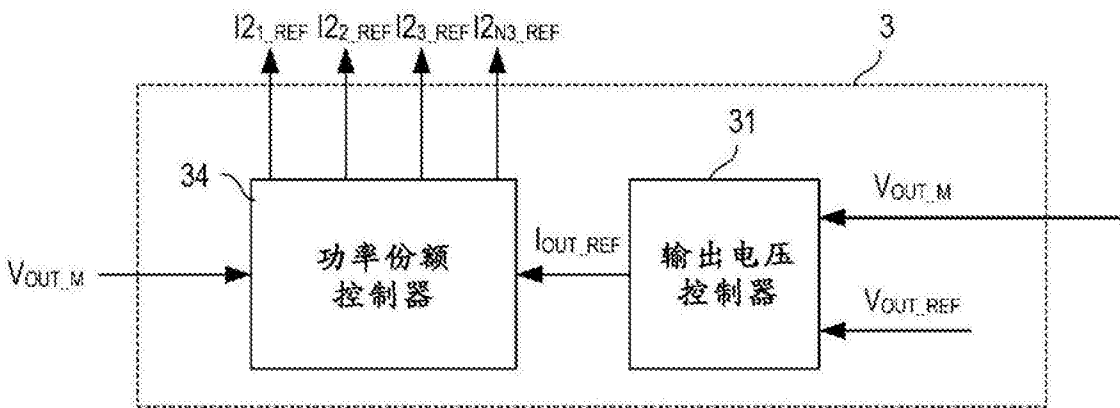


图78

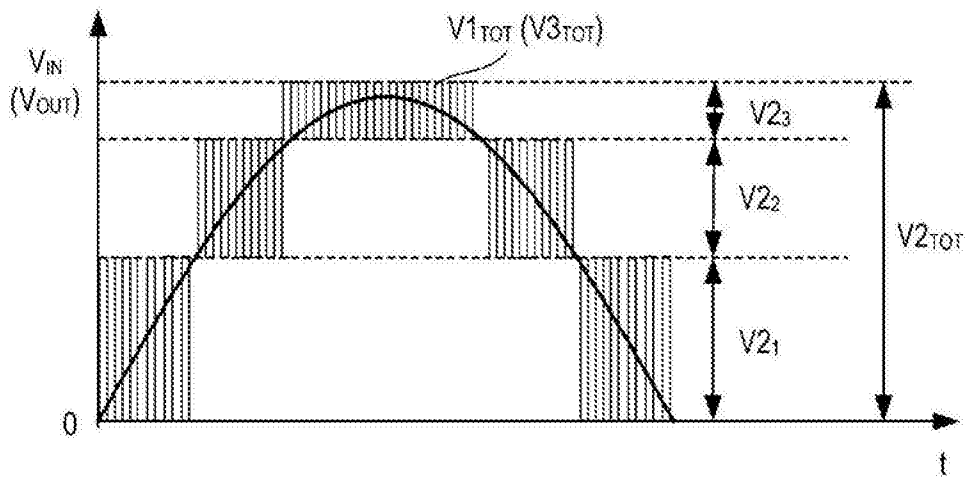


图79A

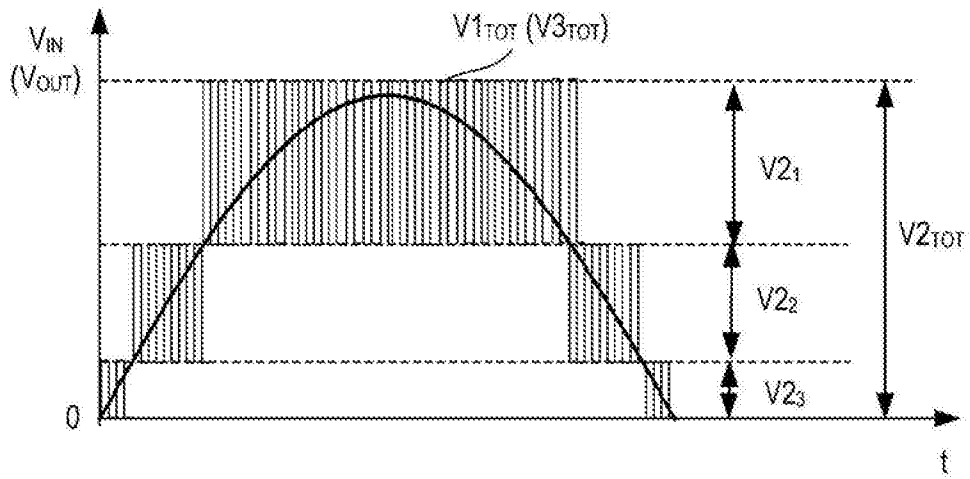


图79B

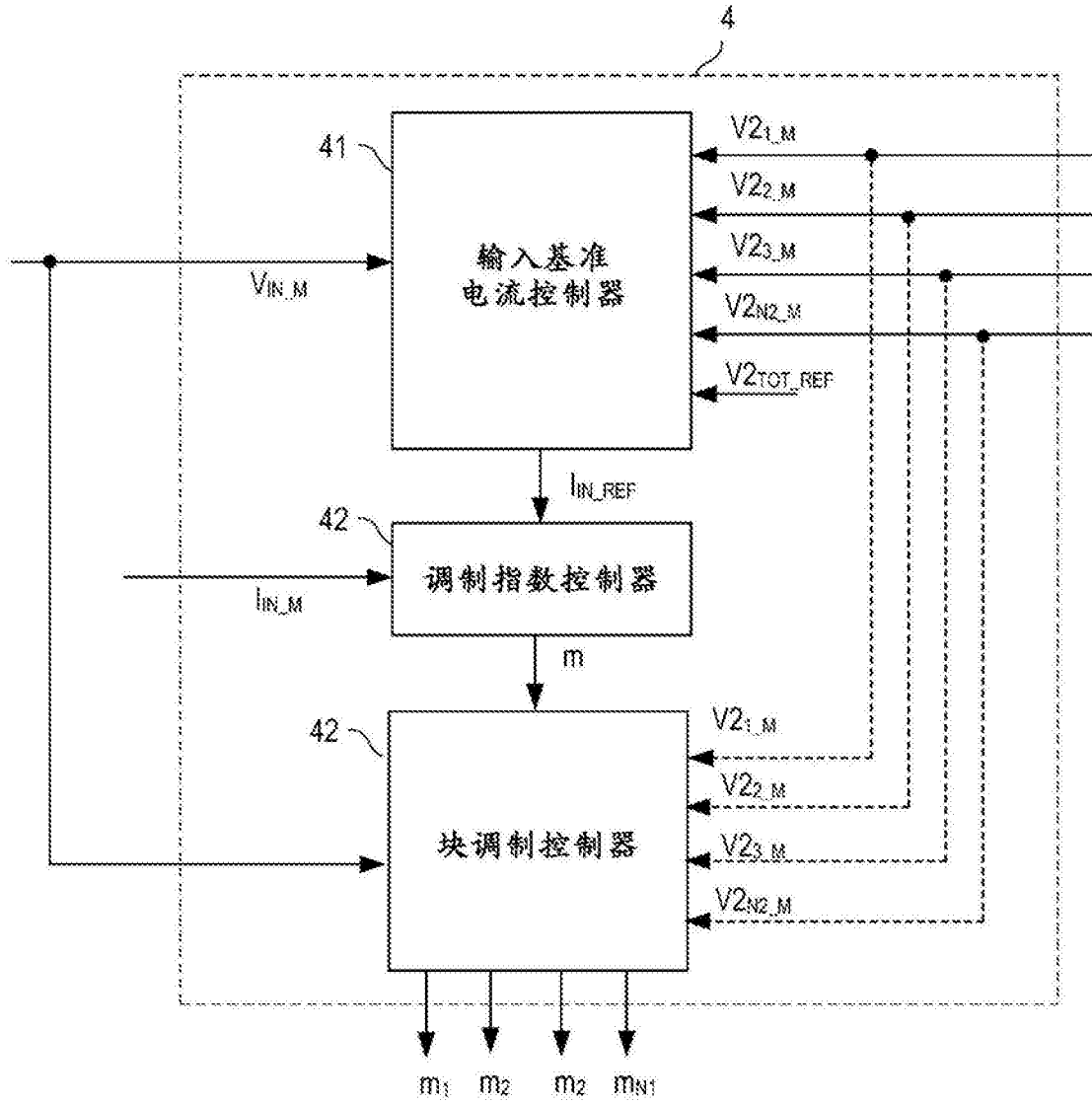


图80

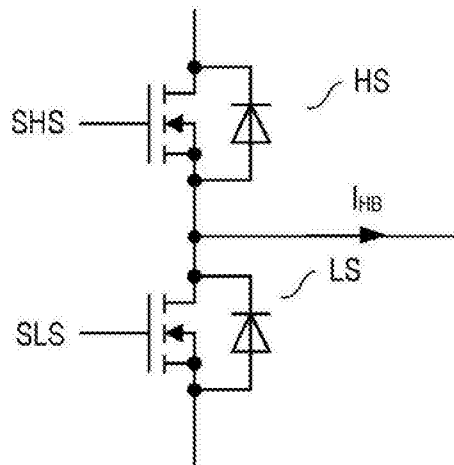


图81

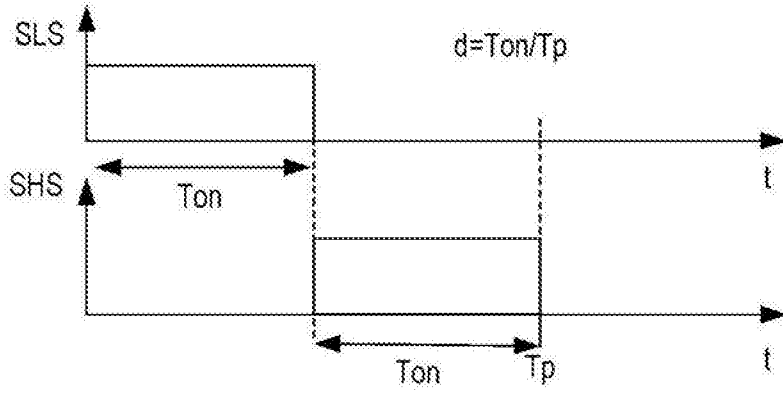


图82

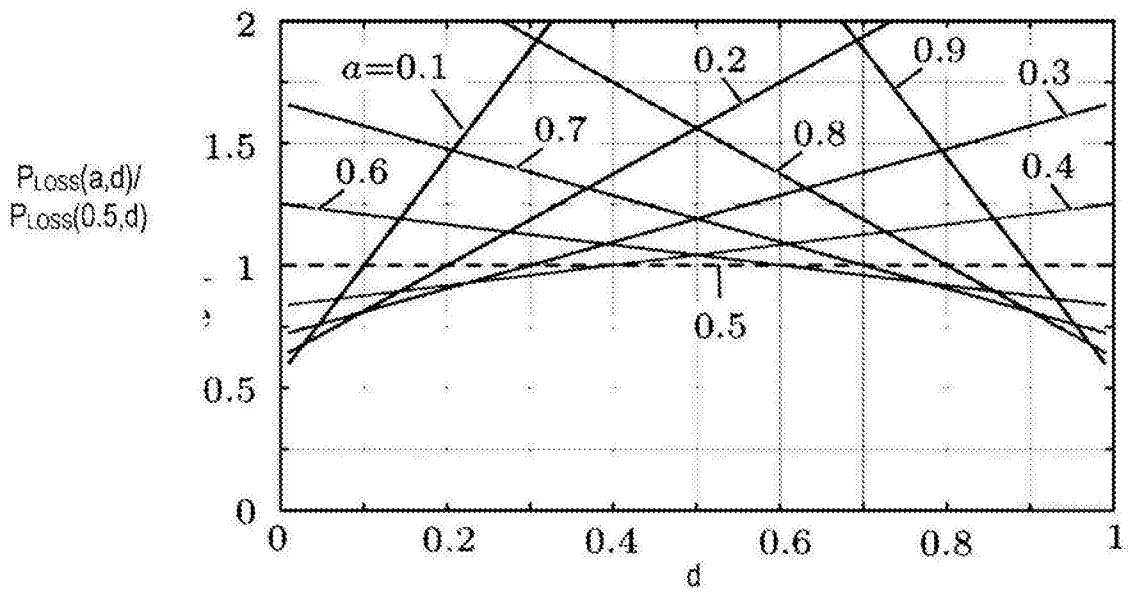


图83

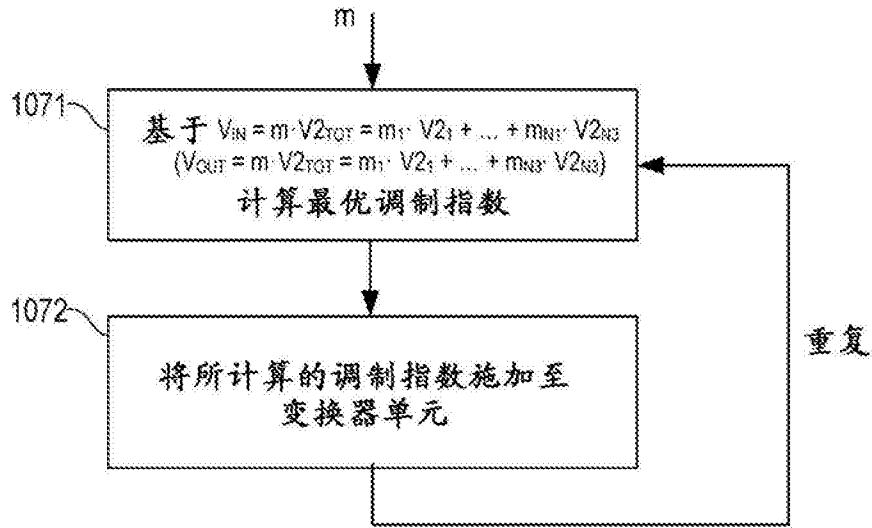


图84

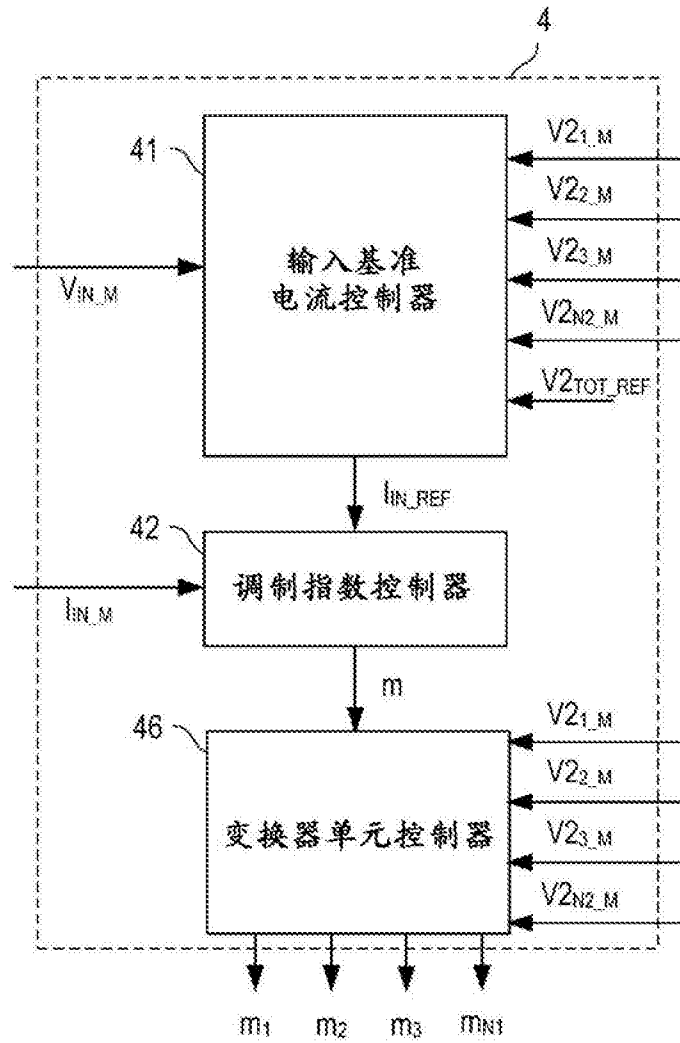


图85

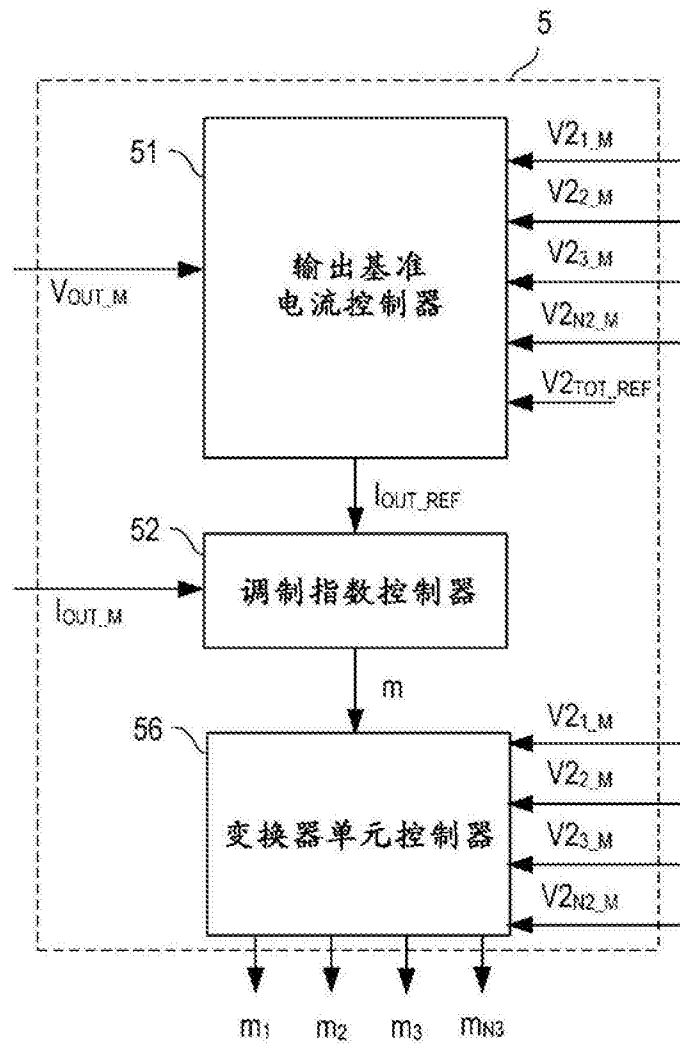


图86

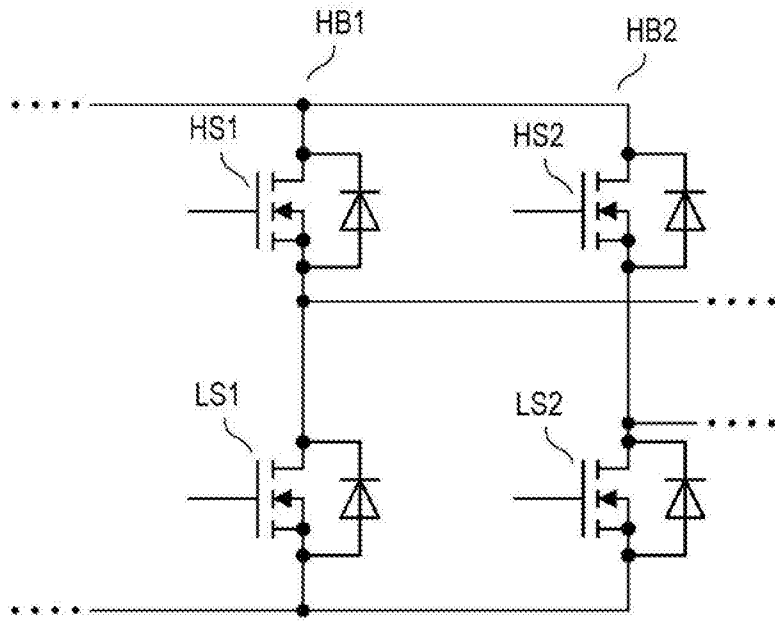


图87

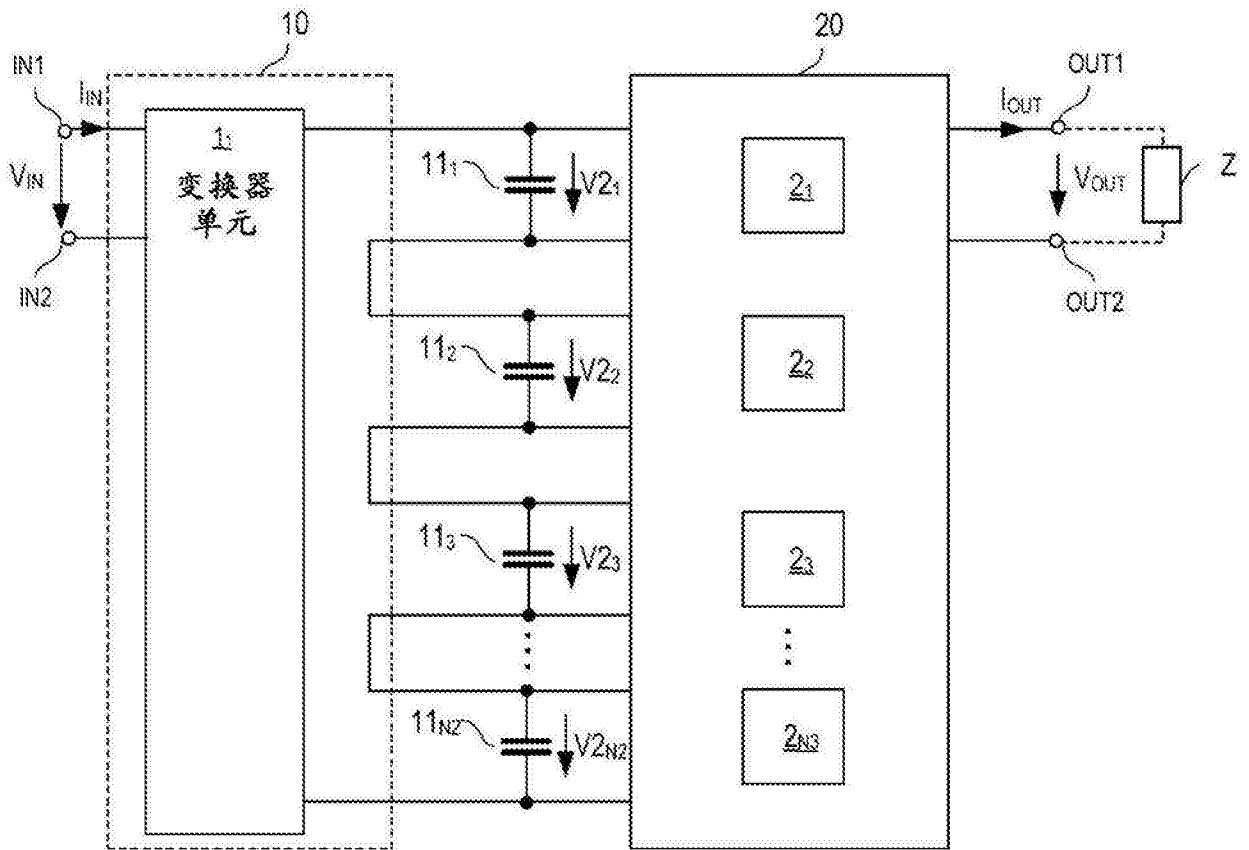


图88

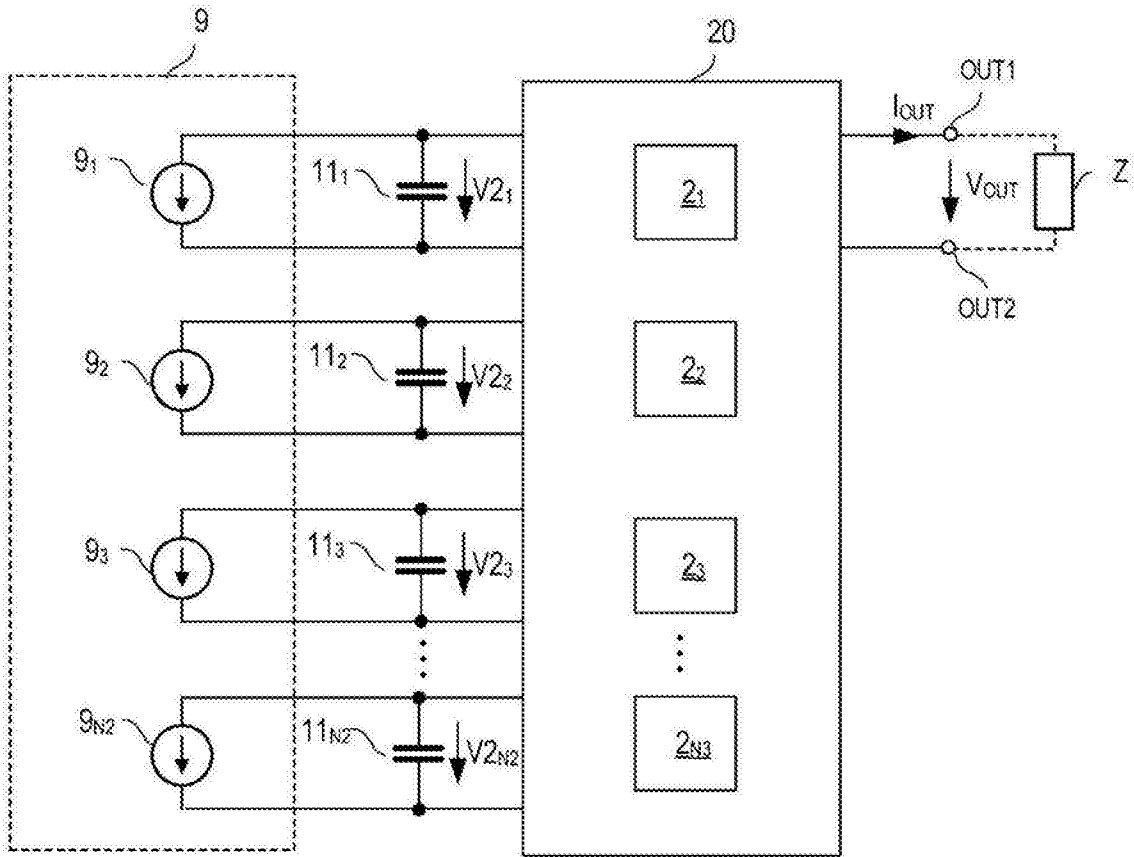


图89

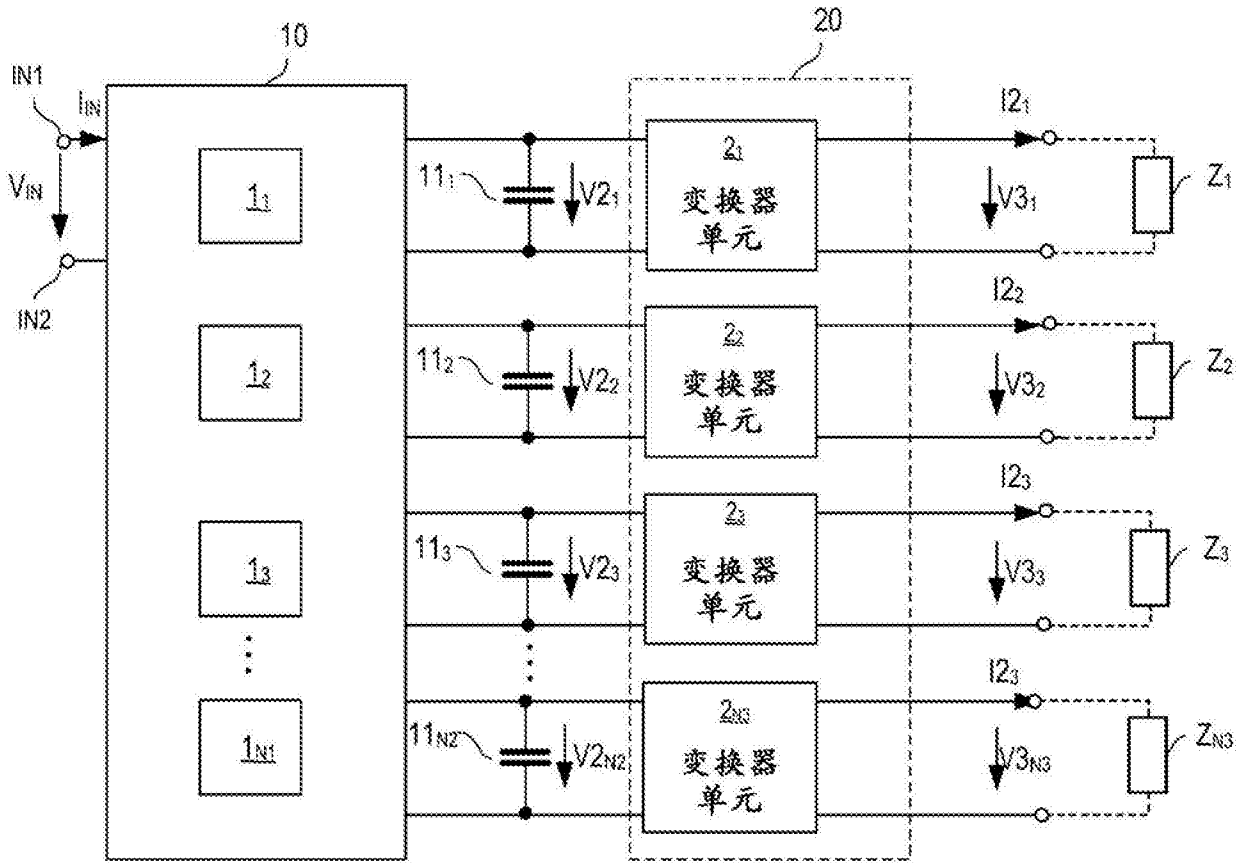


图90