



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) **CH** **698 527 B1**

(51) Int. Cl.: **H02M 7/219 (2006.01)**

Erfindungspatent für die Schweiz und Liechtenstein

Schweizerisch-lichtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTSCHRIFT**

(21) Anmeldenummer: 00373/05

(22) Anmeldedatum: 04.03.2005

(24) Patent erteilt: 31.08.2009

(45) Patentschrift veröffentlicht: 31.08.2009

(73) Inhaber:
ETH Zürich, ETH transfer, Rämistrasse 101
8092 Zürich (CH)

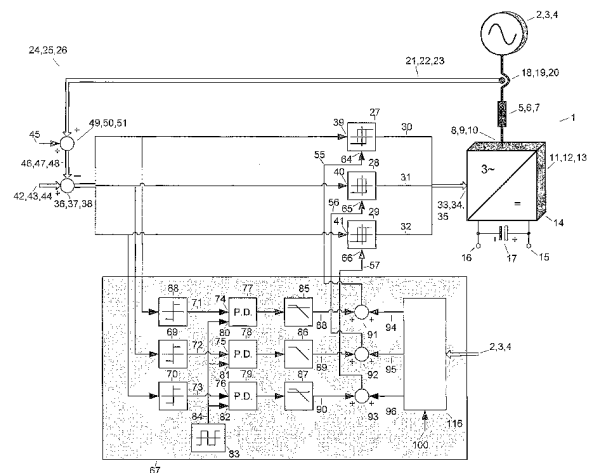
(72) Erfinder:
Johann W. Kolar, 8044 Zürich (CH)
Simon D. Round, 8049 Zürich (CH)

(74) Vertreter:
Frei Patentanwaltsbüro AG, Postfach 1771
8032 Zürich (CH)

(54) **Verfahren zur Steuerung eines selbstgeführten dreiphasigen Pulsleichrichtersystems.**

(57) Die Erfindung betrifft ein Verfahren zur Toleranzbandregelung der Eingangphasenströme (21, 22, 23) eines dreiphasigen Pulsleichrichtersystems (1) mit gemäss dem Stand der Technik durch eine Vorgabegrösse (45) schaltfrequent entkoppelten Phasenregelkreisen (24, 25, 26). Erfindungsgemäss werden durch Komparatoren (68, 69, 70) aus den Phasenstromregelabweichungen (39, 40, 41) Phasenrechtecksignale (71, 72, 73) gebildet, welche durch Phasendifferenzdetektoren (77, 78, 79) mit nachgeschalteten Verstärkungselementen (85, 86, 87) mit Tiefpasscharakteristik enthaltende Phasenregelschleifen auf eine, in Form eines Sollrechtecksignals (84) vorgegebene Sollfrequenz synchronisiert werden. Die Toleranzbandregelungen übernehmen dabei die Funktion von spannungsgesteuerten Oszillatoren wobei als Stellsignale Toleranzbandbreiten, d.h. Breiten (55, 56, 57) von Schalthysteresen der Toleranzbandregelung, aus an den Ausgängen der Verstärkungselemente (85, 86, 87) gebildeten Korrektursignalen (88, 89, 90) in Verbindung mit Vorsteuersignalen (94, 95, 96) herangezogen werden. Die Toleranzbandbreiten werden so verändert, dass das Sollrechtecksignal (84) und die Phasenrechtecksignale (71, 72, 73) keine Phasendifferenz aufweisen womit für alle Phasen eine Synchronisation der Sollwertdurchtritte der Phasenströme, d.h. dieselbe Schaltfrequenz gegeben ist und eine Koordination der Umschaltungen der Phasen erreicht wird. Die Schaltzustandssequenz innerhalb jeder Pulsperiode wird dann durch sequentielle Umschaltung jeweils nur eines Brückenzeiges gebildet, womit die-

selben Verhältnisse wie für Pulsbreitenmodulation nach dem Unterschwingungsverfahren vorliegen.



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Steuerung eines Dreiphasen-Pulsleichrichtersystems wie es im Oberbegriff des Patentanspruches 1 beschrieben ist.

Stand der Technik

[0002] Nach dem derzeitigen Stand der Technik werden zur Umformung eines Dreiphasen-Spannungssystems in eine Gleichspannung Dreiphasenpulsleichrichtersysteme mit sinusförmigen Eingangsströmen und geregelter Ausgangsspannung eingesetzt. Die Systeme weisen Hochsetzstellerstruktur, d.h. in die Netzzuleitungen gelegte Vorschaltinduktivitäten und eine nachgeschaltete Anordnung von Leistungstransistoren und Leistungsdioden, in Form von drei, gleichspannungsseitig verbundenen Brückenweigen gleicher Struktur auf, wobei in jeder Phase die Ausgangsgleichspannung in eine pulsbreitenmodulierte Eingangswchselspannung umgeformt wird, welche in Verbindung mit der zugeordneten Netzphasenspannung den zugehörigen Netzphasenstrom definiert. Die Erzeugung der Steuersignale der Leistungstransistoren der Brückenweige kann im einfachsten Fall durch eine Toleranzbandregelung der Phasenströme erfolgen, wobei in jeder Phase von dem durch eine übergeordnete Ausgangsspannungsregelschleife vorgegebene Phasenstromsollwert der gemessene Phasenstromistwert subtrahiert und die so gebildete Regeldifferenz an den Eingang eines Hystereseschaltgliedes gelegt wird, dessen Ausgang direkt oder in invertierter Form die Ansteuersignale des zugeordneten Brückenweiges bildet.

[0003] Diese Form der Regelung weist geringen Realisierungsaufwand und hohe Dynamik auf, ist, allerdings durch eine gegenseitige Beeinflussung der Phasen und eine über die Netzperiode stark variierende Schaltfrequenz gekennzeichnet. Dieser Nachteil kann durch Addition eines Nullstromes zu den Phasenstromistwerten unterbunden werden. Der Nullstrom wird so bestimmt, dass für schaltfrequente Vorgänge eine virtuelle Kopplung von Netzsternpunkt und Mittelpunkt der Ausgangsgleichspannung resultiert, womit die Rippelkomponenten der Phasenströme einen dreieckförmigen Verlauf mit durch die Toleranzbandgrenzen definiertem Spitzenwert zeigen und die lokal starke Schwankung der Taktfrequenz unterbunden wird. Zu diesem Nullstrom wird ein weiterer Nullstrom mit dreifacher Netzfrequenz addiert, welcher zur Bildung eines Nullanteiles der Gleichrichtereingangsspannungen mit dreifacher Frequenz Netzfrequenz führt und die volle Nutzung des linearen Aussteuerbereiches ermöglicht. Für Dreipunkt-Gleichrichtersysteme, d.h. Gleichrichtersysteme für welche der Eingang eines Brückenweiges neben der positiven und negativen Ausgangsspannungsklemme auch mit dem kapazitiven Mittelpunkt der Ausgangsspannung verbunden werden kann, kann durch einen weiteren, zeitlich konstanten Nullstromanteil eine aktive Symmetrierung der Ausgangsteilspannungen erfolgen.

[0004] Allerdings ist dieses Regelkonzept durch einen, gegenüber Pulsbreitenmodulationsverfahren nach dem Unterschwingungsverfahren mit durch dritte Harmonische erweiterten Phasenmodulationsfunktionen bei gleichen Schaltverlusten deutlich höheren schaltfrequenten Rippel des Eingangsstromes gekennzeichnet. Ursache hierfür ist die lokal unterschiedliche Schaltfrequenz der Phasen bzw. die fehlende Koordination der Phasenumschaltungen welche vorteilhaft so erfolgen soll, dass zur Bildung der Gleichrichtereingangsspannung stets nur Schaltzustände herangezogen werden, deren zugeordnete Phasenspannung eine geringe Abweichung gegenüber der eigentlich zu bildenden Spannungsgrundschwingung zeigt.

Detaillierte Darstellung der Erfindung

[0005] Aufgabe der Erfindung ist es daher ein Verfahren zur Steuerung eines Dreiphasenpulsleichrichtersystems mit entkoppelten Phasentoleranzbandregelungen derart zu schaffen, dass lokal dieselbe Schaltfrequenz der Phasen und eine Koordination der Umschaltungen der Brückenweige innerhalb der Pulsintervalle, wie sie bei Pulsbreitenmodulation nach dem Unterschwingungsverfahren gegeben wäre, sichergestellt ist.

[0006] Erfindungsgemäss wird dies durch die kennzeichnenden Merkmale des Patentanspruches 1 erreicht.

[0007] Infolge der vorausgesetzten, dem Stand der Technik entsprechenden schaltfrequenten Entkopplung der Phasenstromregelungen zeigt der Stromrippel, d.h. die als Differenz von Soll- und Istwert definierte Regelabweichung jedes Phasenstromes innerhalb des Toleranzbandes einen regelmässigen, dreieckförmigen Verlauf wobei die lokalen Spitzenwerte durch die obere und untere Toleranzbandgrenze definiert werden und sich der zugeordnete Brückenweige während der abfallenden Flanken der Regelabweichung bzw. des schaltfrequenten Ansteigens des Phasenstromes im Einschaltzustand befindet, d.h. die Netzphasenspannung die, an das dem Netz abgewandte Ende der Induktivität geschaltet Spannung überwiegt. Entsprechend ist während der ansteigenden Flanken der Regelabweichung ein Ausschaltzustand des Brückenweiges gegeben bzw. gleichrichterseitig eine die Netzphasenspannung überwiegende Spannung an die Induktivität geschaltet.

[0008] Erfindungsgemäss wird nun mittels eines Komparators in jeder Phase der Phasenstromistwert mit dem Phasenstromsollwert verschnitten womit ein digitales schaltfrequentes Phasenrechtecksignal mit lokal gleicher Ein- wie Ausschalt-dauer resultiert, da die Regelabweichung einen symmetrischen Verlauf um den Sollwert zeigt. Eine für alle Phasen gleiche Schaltfrequenz, d.h. gleichfrequente Phasenrechtecksignale werden nun durch entsprechende Vorgabe der Breiten der, den jeweiligen Stromsollwert als Mittelachse aufweisenden Toleranzbänder der Phasenstromregelungen erreicht, wobei die Toleranzbandbreiten durch eine Vorsteuereinheit in an sich bekannter Weise unter Berücksichtigung der Sollfrequenz,

der Vorschaltinduktivität, der lokalen Netzspannung, der Ausgangsspannung und der in den Netzphasenspannungen enthaltene Nullgrösse definiert wird. Im Sinne einer einfachen Ermittlung der Toleranzbandbreite kann hierbei die netzfrequente Komponente der Spannung über der Vorschaltinduktivität vernachlässigt, d.h. die Grundschnwingung der Gleichrichtereingangsspannung gleich der Netzphasenspannung gesetzt werden kann.

[0009] Um neben der gleichen Frequenz auch eine Synchronisation der Phasenrechtecksignale zu erreichen und die konstante Schaltfrequenz auch bei Auftreten von Störungen sicherzustellen, wird nun jedes Phasenrechtecksignal mittels einer Phase-Locked-Loop (PLL) auf eine, durch eine übergeordnete Steuereinheit in Form eines Sollrechtecksignals gleicher Ein- und Ausschaltdauer vorgegebene Frequenz synchronisiert. Hierbei wird in an sich bekannter Weise mittels eines Phasendetektors mit nachgeschaltetem Tiefpassfilter ein, der Phasendifferenz von Sollrechtecksignal und Phasenrechtecksignal zugeordnetes Stellsignal gebildet. Erfindungsgemäss beeinflusst dieses Stellsignal die Toleranzbandbreite der jeweiligen Phasenstromregelung, d.h. die Toleranzbandregelung übernimmt die Funktion eines Voltage-Controlled-Oszillator (VCO), wobei das Stellsignal die durch die Vorsteuerung definierte Toleranzbandbreite lokal so verändert, dass die Phasendifferenz zu Null geführt wird. Damit wird letztlich für alle Phasen eine Synchronisation der Sollwertdurchtritte der Phasenströme mit den Flanken des Sollfrequenzsignals, d.h. dieselbe Schaltfrequenz und eine Koordination der Umschaltungen der Phasen wie für Pulsbreitenmodulation erreicht. Dies deshalb, da die Phasenstromregelabweichung aufgrund des dreieckförmigen Verlaufs und der Symmetrie um den Sollwert auf halbem Weg von der unteren zur oberen Toleranzbandgrenze und auf halbem Weg von der oberen zur unteren Toleranzbandgrenze durch den Sollwert tritt, d.h. die Ein- und Ausschaltintervalle der Brückenzeige symmetrisch um die Flanken des Sollfrequenzsignals d.h. symmetrisch um Anfänge, Mitten und Enden der Pulsintervalle liegen, wobei ein Anfang bzw. Ende eines Pulsintervalls durch eine steigende Flanke und die Mitte durch eine fallende Flanke des Sollrechtecksignals definiert ist.

[0010] Die Schaltzustandssequenz innerhalb jeder Pulsperiode wird dann durch sequentielle Umschaltung jeweils nur eines Brückenzeiges gebildet, womit dieselben Verhältnisse wie für Pulsbreitenmodulation vorliegen und die Toleranzbandregelung bei gegebener Schaltfrequenz bzw. Schaltverlusten denselben Effektivwert des schaltfrequenten Eingangstromrippels zeigt, und darüber hinaus noch den Vorteil hoher Dynamik und einer direkten Kompensation der durch Schaltverzugszeiten und Ventilspannungsabfälle resultierenden Spannungsfehler der Brückenzeige aufweist.

Aufzählung der Zeichnungen

[0011] Die Erfindung wird im Weiteren anhand von Zeichnungen näher erläutert.

Fig. 1 zeigt ein Blockschaltbild der erfindungsgemässen Vorrichtung nach Patentanspruch 1 in Verbindung mit einer schematisierten Darstellung des Leistungsteiles des Pulsleichrichtersystems und der Phasenstromtoleranzbandregelung mit schaltfrequenter Entkopplung der Phasenregelkreise.

Fig. 2 zeigt charakteristische, die Funktion der erfindungsgemässen Vorrichtung veranschaulichende Signalformen.

Ausführung der Erfindung

[0012] Fig. 1 zeigt schematisiert den Leistungsteil eines Dreiphasenpulsleichrichtersystems 1 welcher eingangsseitig in jeder Phase eine an die zugeordnete Netzphasenspannung 2, 3, 4 gelegte Vorschaltinduktivität 5, 6, 7 aufweist, deren zweiter Anschluss an die Wechselspannungsklemme 8, 9, 10 des zugeordneten Brückenzeiges 11, 12, 13 einer dreiphasigen Anordnung 14 von Leistungstransistoren und Leistungsdioden gelegt ist, wobei die für alle Brückenzeige gemeinsame Ausgangsgleichspannung, d.h. die Ausgangsspannung des Dreiphasenpulsleichrichtersystems 1 zwischen einer positiven Ausgangsklemme 15 und einer negativen Ausgangsklemme 16 auftritt und durch einen Glättungskondensator 17 gestützt wird. Die Funktion jedes Brückenzeiges 11, 12, 13 entspricht der eines Umschalters zwischen der positiven Ausgangsspannungsklemme 15 und der negativen Ausgangsspannungsklemme 16, wobei aufgrund des Überwiegens der Ausgangsspannung über die Netzspannung bei Verbindung mit der positiven Ausgangsspannungsklemme 15 eine Verringerung und bei Verbindung mit der negativen Ausgangsspannungsklemme 16 eine Erhöhung des von den Netzphasenspannungen 2, 3, 4 ausgehend positiv gezählten Stromes der Vorschaltinduktivität der zugeordneten Phase auftritt.

[0013] Für die Toleranzbandregelung der dem Netz entnommenen, durch Stromwandler 18, 19, 20 erfassten Phasenströme 21, 22, 23 sind in an sich bekannter Weise drei Phasenregelkreise 24, 25, 26 mit Hystereseschaltgliedern 27, 28, 29 deren Ausgangssignale 30, 31, 32 an die Steuereingänge 33, 34, 35 der Brückenzeige 11, 12, 13 geführt werden, vorgesehen. An die Eingänge der Hystereseschaltglieder 27, 28, 29 werden die an den Ausgängen von Subtrahiergliedern 36, 37, 38 gebildeten Phasenstromregelabweichungen 39, 40, 41 gelegt, wobei an den positiven Eingängen der Subtrahierglieder 36, 37, 38 die durch eine übergeordnete Steuereinheit vorgegebenen Phasenstromsollwerte 42, 43, 44 liegen und an die negativen Eingänge der Subtrahierglieder 36, 37, 38 die durch einen als Vorgabegrösse dienenden Nullstrom 45 erweiterten Phasenstromistwerte 46, 47, 48 geführt werden. Die erweiterten Phasenstromistwerte 46, 47, 48 werden dabei als Ausgänge von Summiergliedern 49, 50, 51 erhalten, an deren ersten Eingängen die Phasenstromistwerte 21, 22, 23 und an deren zweiten Eingängen der Nullstrom respektive die Vorgabegrösse 45 liegt. Der Nullstrom respektive die Vorgabegrösse 45 wird dabei gemäss dem Stand der Technik unter Berücksichtigung der Netzphasenspannungen 2, 3, 4 der aktuellen Ansteuerbefehle 33, 34, 35 der Brückenzeige 11, 12, 13, der Ausgangsspannung des Pulsleichrichter-

systems 1 und der Induktivität der Vorschaltinduktivitäten 5, 6, 7 so ermittelt, dass eine schaltfrequente Entkopplung der Phasenregelkreise 24, 25, 26 erreicht wird, d.h. für schaltfrequente Vorgänge eine virtuelle Verbindung des Mittelpunktes der Ausgangsspannung mit dem Sternpunkt des Netzes gegeben ist und der gesamte lineare Spannungsaussteuerbereich des Pulsleichrichtersystems für die Führung der Grundschwingungen der Phasenströme zur Verfügung steht. Resultierend wird durch diese Regelanordnung, wie in Fig. 2 gezeigt, eine Führung der Phasenstromregelabweichungen 39, 40, 41 in symmetrisch um die Phasenstromsollwerte 42, 43, 44 liegenden Toleranzbändern 52, 53, 54 erreicht, wobei die Breiten der Toleranzbänder 52, 53, 54 gleich den Breiten 55, 56, 57 der Schalthysteresen der zugeordneten Hystereseschaltglieder 27, 28, 29 sind und als Differenz der jeweiligen oberen Toleranzbandgrenze 58, 59, 60 und unteren Toleranzbandgrenze 61, 62, 63 gemessen werden können.

[0014] Erfindungsgemäss sind nun die Hystereseschaltglieder 27, 28, 29 so ausgeführt, dass über Steuereingänge 64, 65, 66 die Breiten 55, 56, 57 der Schalthysteresen vorgegeben werden können und die zur Ermittlung der Breiten 55, 56, 57 der Schalthysteresen eingesetzte Vorrichtung oder Hysteresevorgabevorrichtung 67 in jeder Phase gleiche Struktur aufweist, wobei eingangsseitig die Phasenstromregelabweichung 39, 40, 41 an Komparatoren 68, 69, 70 mit Vergleichswert Null gelegt wird, sodass an den Komparatorausgängen Phasenrechtecksignale 71, 72, 73 gebildet werden, wobei jedem Signalpegel das Vorzeichen des jeweiligen Phasenregelfehlers zugeordnet ist und beide Signalpegel der Phasenrechtecksignale 71, 72, 73 somit gleiche relative Dauer aufweisen, da der Phasenregelfehler bei Entkopplung der Phasenregelkreise lokal einen symmetrischen Verlauf um den Sollwert zeigt. Die Phasenrechtecksignale 71, 72, 73 werden im weiteren an erste Eingänge 74, 75, 76 von an sich bekannten Phasendifferenzdetektoren 77, 78, 79 gelegt, an deren zweite Eingänge 80, 81, 82 ein, durch einen Signalgenerator 83 erzeugtes Sollrechtecksignal 84, dessen Frequenz gleich der Sollschaftfrequenz ist und welches ebenfalls eine gleiche relative Dauer beider Signalpegel aufweist, geführt wird. Den Phasendifferenzdetektoren sind Verstärkungselemente 85, 86, 87 mit Tiefpasscharakteristik nachgeordnet, an deren Ausgängen den Phasendifferenzen der Phasenrechtecksignale 71, 72, 73 gegenüber dem Sollrechtecksignal 84 zugeordnete Korrektursignale 88, 89, 90 gebildet werden, welche an erste Eingänge von Summiergliedern 91, 92, 93 geführt werden, an deren jeweils zweiten Eingängen Vorsteuersignale 94, 95, 96 liegen, welche durch eine Vorsteuereinheit 116 so definiert werden, dass an den Ausgängen der Summierglieder 91, 92, 93 die Breiten 55, 56, 57 der Schalthysteresen (auch Toleranzbandbreiten genannt), d.h. an die Steuereingängen 64, 65, 66 der Hystereseschaltglieder zu legenden Steuersignale auftreten, welche für jeden Phasenbrücken-zweig 11, 12, 13 eine dem Sollrechtecksignal gleiche Schaltfrequenz und darüber hinaus einen synchronen Wechsel des Pegels aller Phasenrechtecksignale 71, 72, 73 in Zeitpunkten 97, 98, 99 sicherstellen.

[0015] Die Vorsteuersignale 94, 95, 96 werden durch die Vorsteuereinheit 116 in Abhängigkeit der Momentanwerte der Netzphasenspannungen 2, 3, 4 sowie der zwischen positiver Ausgangsklemme 15 und negativer Ausgangsklemme 16 zu messenden Ausgangsspannung, respektive einer davon abgeleiteten Steuerspannung 100, und der Induktivität der Vorschaltinduktivitäten 5, 6, 7 auf Basis an sich bekannter, die Funktion des Pulsleichrichtersystems beschreibender mathematischer Beziehungen so gebildet, dass ideal auch ohne Korrektursignale 88, 89, 90 die Schaltfrequenz der Phasenbrücken-zweige konstant gleich der Frequenz des Sollrechtecksignals wäre. Die Korrektursignale 88, 89, 90 verändern die Vorsteuersignale 94, 95, 96 so, dass die Phasendifferenz der Phasenrechtecksignale 71, 72, 73 und den Sollrechtecksignale entsprechend einer Phasendifferenzregelung mit Sollwert Null zu Null geführt wird, wobei die Toleranzbandregelungen anschaulich die Funktion von, über die Breiten 55, 56, 57 der Schalthysteresen in der Frequenz steuerbaren Oszillatoren zukommt und schliesslich die gewünschte, in Fig. 2 gezeigte Synchronität der Umschaltungen der Phasenrechtecksignale 71, 72, 73 und des Sollrechtecksignals 84 erreicht wird.

[0016] Dies bedeutet für alle Phasen eine Synchronisation der Sollwertdurchtritte 101, 102, 103, 104, 105, 106 der Phasenströme mit den Flanken des Sollrechtecksignals 83, womit eine Koordination der Umschaltungen der Phasen wie für Pulsbreitenmodulation nach dem Unterschwingungsverfahren erreicht wird. Dies deshalb, da die Phasenstromregelabweichungen 39, 40, 41 aufgrund des dreieckförmigen Verlaufs und der Symmetrie um den Sollwert auf halbem Weg von der unteren Toleranzbandgrenze 61 oder 62 oder 63 zur zugeordneten oberen Toleranzbandgrenze 58 oder 59 oder 60 und auf halbem Weg von der oberen zur zugeordneten unteren Toleranzbandgrenze durch den Sollwert treten, d.h. die Ein- und Ausschaltintervalle der Ansteuersignale 30, 31, 32 der Brücken-zweige 11, 12, 13 symmetrisch um die Flanken 107, 108, 109, 110, 111 des Sollfrequenzsignals 83 d.h. symmetrisch um die Anfänge bzw. Enden 97, 98, 99 und Mitten 112, 113 der Pulsintervalle 114, 115 liegen, wobei Anfänge bzw. Enden der Pulsintervalle 114, 115 durch steigende Flanken 107, 109, 111 und Mitten der Pulsintervalle 114, 115 durch fallende Flanken 108, 110 des Sollrechtecksignals 83 definiert sind.

[0017] Wird als Schaltzustand des Pulsleichrichtersystems 1 das Tripel der Ansteuersignale 33, 34, 35 der Brücken-zweige 11, 12, 13 verstanden, wird dann die Schaltzustandssequenz innerhalb einer Pulsperiode 114, 115 durch sequentielle Umschaltung jeweils nur eines Brücken-zweiges 11 oder 12 oder 13 gebildet, womit dieselben Verhältnisse wie für eine Pulsbreitenmodulation nach dem Unterschwingungsverfahren vorliegen und die Toleranzbandregelung bei gegebener Schaltfrequenz bzw. gegebenen Schaltverlusten denselben Effektivwert der schaltfrequenten Rippel 39, 40, 41 der Eingangsphasenströme 21, 22, 23 zeigt, und darüber hinaus noch den Vorteil hoher Dynamik und einer direkten Kompensation der durch Schaltverzugszeiten und Ventilspannungsabfälle resultierenden Spannungsfehler der Brücken-zweige 11, 12, 13 aufweist.

Patentansprüche

1. Verfahren zur Steuerung eines selbstgeführten dreiphasigen Pulsleichrichtersystems (1) mit Vorschaltinduktivitäten (5, 6, 7), Brückenzeigen (11, 12, 13), Netzphasenspannungen (2, 3, 4), Eingangsphasenströme (21, 22, 23) und einer durch einen Ausgangskondensator (17) zwischen einer positiven Ausgangsklemme (15) und einer negativen Ausgangsklemme (16) eingepprägten Ausgangsgleichspannung, wobei das Verfahren realisiert wird mittels einer Toleranzbandregelung der Eingangsphasenströme (21, 22, 23) mit Phasenregelkreisen (24, 25, 26) zur Bildung von Ansteuersignalen (33, 34, 35) der Brückenzeige (11, 12, 13) mittels Hystereseschaltgliedern (27, 28, 29) aus Phasenstromregelabweichungen (39, 40, 41) zwischen vorgegebenen Phasenstromsollwerten (42, 43, 44) und zu einer Vorgabegrösse (45) addierten Istwerten der Eingangsphasenströme (21, 22, 23), wobei diese Toleranzbandregelung eine schaltfrequente Entkopplung der Phasenregelkreise (24, 25, 26) und die volle Nutzbarkeit des linearen Spannungsaussteuerbereiches des Pulsleichrichtersystems (1) sicherstellt dadurch gekennzeichnet, dass die Hystereseschaltglieder (27, 28, 29) über Steuereingänge (64, 65, 66) vorgebbare Breiten (55, 56, 57) der Schalthysteresen aufweisen und eine Hysteresevorgabevorrichtung (67) zur Bildung der Breiten (55, 56, 57) der Schalthysteresen anhand der Phasenstromregelabweichungen (39, 40, 41) vorliegt, wobei die Hysteresevorgabevorrichtung (67) für jede Phase die gleiche Struktur aufweist und in der Hysteresevorgabevorrichtung (67) eingangsseitig für jede Phase die entsprechende Phasenstromregelabweichung (39, 40, 41) an einen Komparator (68, 69, 70) mit Vergleichswert Null gelegt wird, und dadurch am Komparatorausgang ein Phasenrechtecksignal (71, 72, 73) gebildet wird, welches an einen ersten Eingang (74, 75, 76) eines Phasendifferenzdetektors (77, 78, 79) gelegt wird, an dessen zweitem Eingang (80, 81, 82) ein, durch einen allen Phasen gemeinsamen Signalgenerator (83) erzeugtes Sollrechtecksignal (84) mit Sollschaltfrequenz geführt wird, welches gleiche relative Dauer beider Signalpegel aufweist und dem Phasendifferenzdetektor (77, 78, 79) ein Verstärkungselement (85, 86, 87) mit Tiefpasscharakteristik nachgeschaltet ist, an dessen Ausgang ein der Phasendifferenz des Phasenrechtecksignals (71, 72, 73) gegenüber dem Sollrechtecksignal (84) zugeordnetes Korrektursignal (88, 89, 90) gebildet wird, welches an einen ersten Eingang eines Summiergliedes (91, 92, 93) geführt wird, an dessen zweiten Eingang ein Vorsteuersignal (94, 95, 96) liegt, welches durch eine Vorsteuereinheit (116) so bestimmt wird, dass an den Ausgängen des Summiergliedes (91, 92, 93) eine Breite (55, 56, 57) der Schalthysterese auftritt, welche als Steuersignal an den Steuereingang (64, 65, 66) des Hystereseschaltgliedes der entsprechenden Phase geführt wird, wobei die Steuersignale für jeden Phasenbrückenzeig (11, 12, 13) eine dem Sollrechtecksignal (84) gleiche Schaltfrequenz und darüber hinaus einen synchronen Wechsel des Pegels aller Phasenrechtecksignale (71, 72, 73) sicherstellen, wobei die Vorsteuersignale (94, 95, 96) durch die Vorsteuereinheit (116) in Abhängigkeit der Momentanwerte der Netzphasenspannungen (2, 3, 4) sowie einer Steuerspannung (100), welche aus der Ausgangsspannung des Pulsleichrichtersystems (1) zwischen der positiven Ausgangsklemme (15) und der negativen Ausgangsklemme (16) abgeleitet ist, und der Induktivität der Vorschaltinduktivitäten (5, 6, 7) so gebildet werden, dass ideal auch ohne die Korrektursignale (88, 89, 90) die Schaltfrequenz der Brückenzeige (11, 12, 13) konstant gleich der Frequenz des Sollrechtecksignals (84) ist, also die Korrektursignale (88, 89, 90) die Vorsteuersignale (94, 95, 96) so verändern, dass die Phasendifferenz der Phasenrechtecksignale (71, 72, 73) und des Sollrechtecksignals (84) entsprechend einer Phasendifferenzregelung mit Sollwert Null zu Null geführt, d.h. eine Synchronität der Umschaltungen der Phasenrechtecksignale (71, 72, 73) und des Sollrechtecksignals (84) erreicht wird.

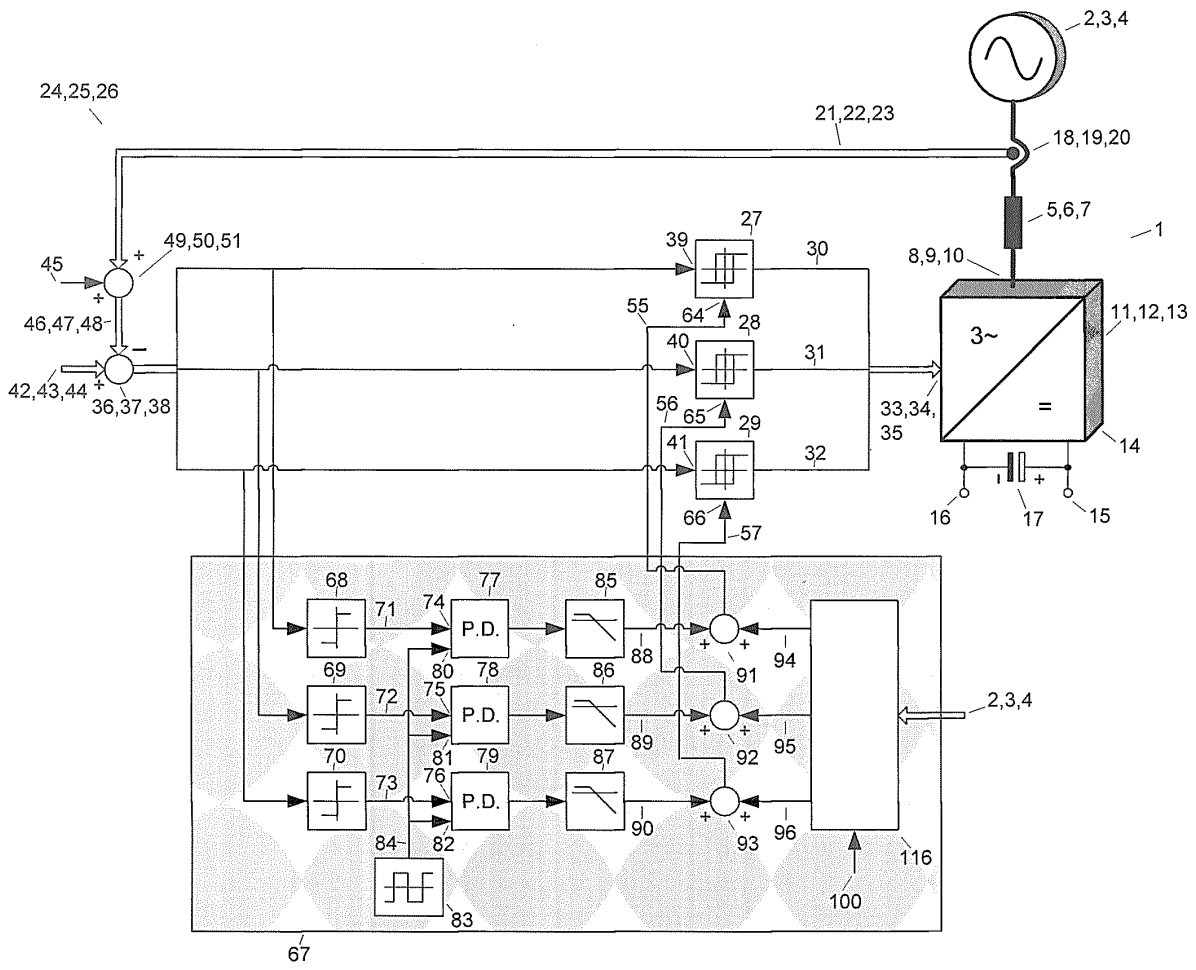


Fig.1

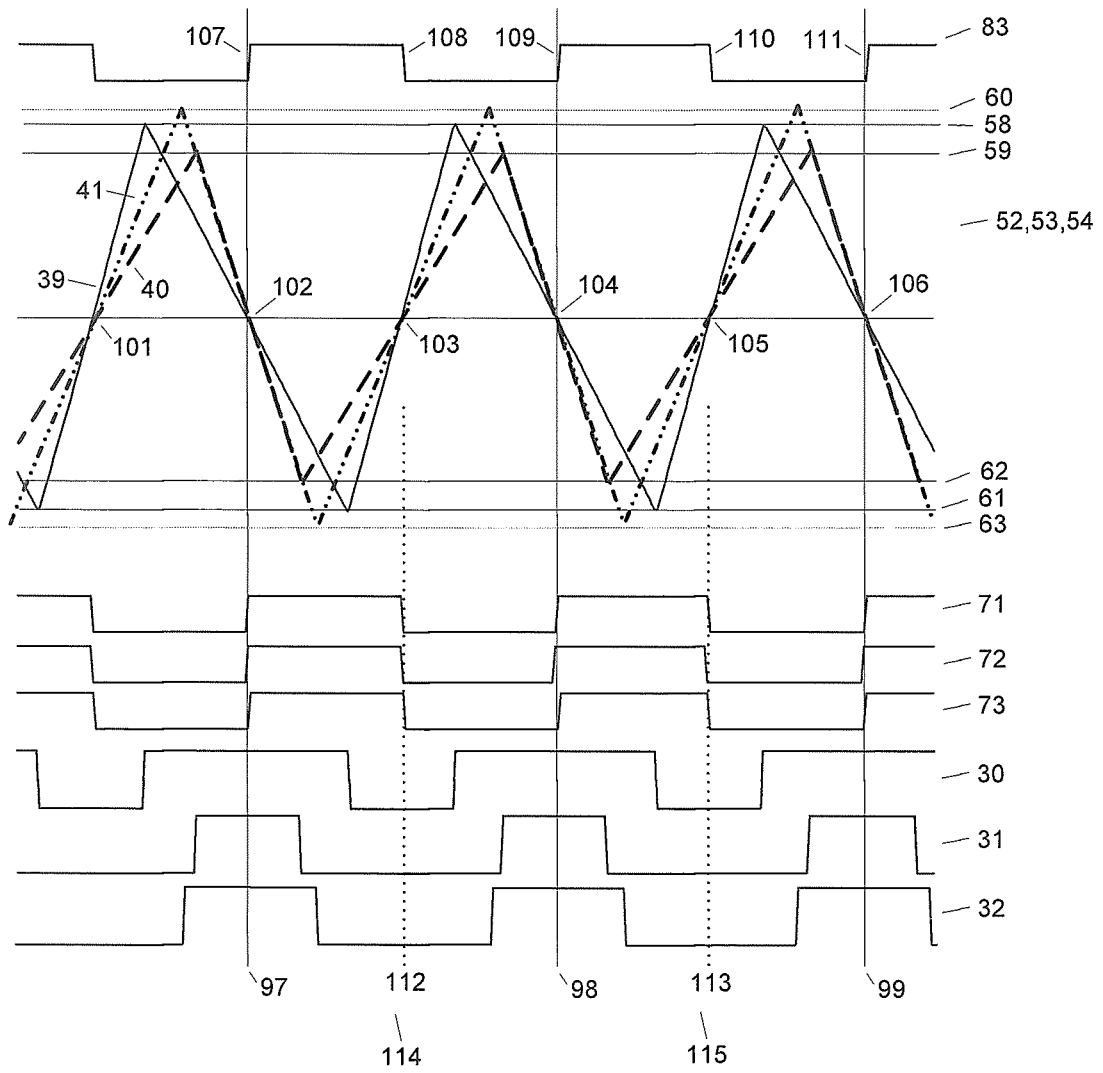


Fig.2